

戦略的創造研究推進事業
CREST(チーム型研究)
追跡評価用資料

研究領域
「ディペンダブルVLSIシステムの
基盤技術」
(2007 年度～2014 年度)

研究総括: 浅井 彰二郎

2021 年 3 月

目次

要旨	1
第1章 研究領域概要.....	3
1.1 戦略目標	3
1.2 研究領域の目的.....	3
1.3 研究総括	3
1.4 領域アドバイザー.....	6
1.5 研究課題及び研究代表者.....	6
第2章 追跡調査	12
2.1 追跡調査について.....	12
2.1.1 調査の目的.....	12
2.1.2 調査の対象.....	12
2.1.3 調査方法.....	13
(1)研究助成金	13
(2)論文	13
(3)特許	14
(4)受賞、招待講演、報道、共同研究や企業との連携等.....	14
2.2 追跡調査概要	15
2.2.1 研究助成金.....	15
2.2.2 論文	18
2.2.3 特許	21
2.2.4 受賞	23
2.2.5 招待講演.....	24
2.2.6 報道	25
2.2.7 共同研究や企業との連携.....	26
2.2.8 実用化・製品化.....	27
2.2.9 ベンチャー.....	27
2.3 研究成果から生み出された科学技術や社会・経済への波及効果.....	28
2.3.1 研究領域の展開状況（展開図）	28
2.3.2 研究成果の科学技術の進歩への貢献.....	31
2.3.3 研究成果の社会・経済への波及効果.....	32
2.3.4 その他の特記すべき事項(新たな展開や分野間融合、キャリアアップ等) ...	33

第3章 各研究課題の主な研究成果と波及効果.....	34
3.1 2007年度採択研究課題.....	35
3.1.1 ロバストファブリックを用いたディペンダブルVLSIプラットフォーム (研究代表者 小野寺秀俊) (図3-1)	35
3.1.2 アーキテクチャと形式的検証の協調による超ディペンダブルVLSI (研究代表者 坂井修一) (図3-2)	36
3.1.3 ディペンダブルワイヤレスシステム・デバイスの開発 (研究代表者 坪内和夫) (図3-3)	37
3.1.4 統合的高信頼化設計のためのモデル化と検出・訂正・回復技術 (研究代表者 安浦寛人) (図3-4)	38
3.2 2008年度採択研究課題.....	39
3.2.1 フィールド高信頼化のための回路・システム機構 (研究代表者 梶原誠司) (図3-5)	39
3.2.2 超高信頼性VLSIシステムのためのディペンダブルメモリ技術 (研究代表者 吉本雅彦) (図3-6)	40
3.2.3 ディペンダブルネットワークオンチッププラットフォームの構築 (研究代表者 米田友洋) (図3-7)	41
3.3 2009年度採択研究課題.....	42
3.3.1 自己修復機能を有する3次元VLSIシステムの創製 (研究代表者 小柳光正) (図3-8)	42
3.3.2 ディペンダブルワイヤレスソリッド・ステート・ドライブ(SSD) (研究代表者 竹内健) (図3-9)	43
3.3.3 耐タンパディペンダブルVLSIシステムの開発・評価 (研究代表者 藤野毅) (図3-10)	44
3.3.4 組込みリアルタイムシステム用ディペンダブルSoC及びSiPに関する基盤技術の研究 (研究代表者 山崎信行) (図3-11)	45

要旨

本報告書は、戦略的創造研究推進事業の CREST（チーム型研究）の研究領域「ディペンダブル VLSI システムの基盤技術」（2007 年度～2014 年度）において、研究終了後一定期間を経過した後、副次的効果を含めて研究成果の発展状況や活用状況等を明らかにし、国立研究開発法人科学技術振興機構（JST）事業及び事業運営の改善等に資するために、追跡調査を実施した結果をまとめたものである。

本研究領域では、宇宙関連、自動車の自動運転、5G 通信、ビッグデータ、IoT やヘルスケアなどで今後ますます重要となる VLSI のディペンダビリティに関し、通信、プロセッシング、データやメモリなどの安定したシステムの構成、経年劣化予防や予知、外部からの攻撃に対する耐性、認証等の幅広い技術について、各階層でハードウェアとソフトウェアの両面から研究が実施された。

本 CREST 研究終了後に研究成果が発展し発表された学術論文の総数は 285 報（CREST 研究期間中は 1052 報だが、主たる共同研究者の論文も含む）であった。特許出願は、CREST 研究期間中に国内 124 件、海外 48 件（CREST 研究期間中は主たる共同研究者の特許出願も含む）、研究終了後には、国内 21 件、海外 12 件が行われ、CREST 研究開始以降今日までに、国内 96 件、海外 43 件が特許登録されている。また、受賞については 28 件あり、招待講演は 51 件である。

さらに、本研究領域開始以降、JST のさきがけと CREST で 3 件、A-STEP で 4 件、ACCEL で 1 件、未来創造事業で 1 件あり、日本学術振興会の先駆的な研究である科研費基盤研究へ 11 件、NEDO へ 3 件などを含め、合計 29 件の大型の競争的研究資金を獲得し、研究終了後も継続的に発展、進化している。

研究成果の発展状況や活用状況及び社会貢献を概観すると、例えば小野寺は、次世代 FPGA を実現する技術として注目されている配線層内での必要面積を非常に小さく実現できるビアスイッチ技術を中心に、次のステップの CREST 等で精力的に研究を展開させている。坪内の研究を発展させた末松と亀田は、内閣府主導で立ち上げた「Q-ANPI」安否確認システムに、CREST 研究終了後の研究成果であるスペクトラム拡散 CDMA 技術と同期技術を提案し、システムの構成、設計などに参画、これにより災害時 300 万人の所在地通知とショートメッセージ通信を可能にすることで、社会に非常に貢献している。梶原は学部長、学府長の職務を兼任する中で、CREST の研究成果を A-STEP に展開し、遅延測定による劣化の事前検知、及びオンチップ温度・電圧モニタの技術を自動運転技術の開発に向けて実施しているほか、Industry4.0 の故障予知など機能安全への実用化へ向けて複数の企業と協議を継続している。また竹内の研究成果は、SSD の大容量化が進み信頼性の問題が顕在化し、産業界の発展に大きく貢献している。具体的には超長期データ保存ストレージ装置の実現を目指した誤り訂正符号技術の実用化を目指した A-STEP において、ベンチャー企業と共同で研究、開発、実証を行った。さらに 100 年以上データが保持できるアーカイブメモリを開発するため、当

時の CREST の研究成果を次の CREST に展開し、社会的に必要とされる国会図書館や医療関連のデータの長期保管を目指し、ディープラーニングを用いた画像認識に最適な SSD（300 倍の長寿命化、26%の高速化）を開発した。藤野は CREST の成果である特許第 05544611 号「耐タンパ性メモリ集積回路及びそれを利用した暗号回路」をベースとして企業とともに A-STEP に採択され、CREST の研究を実用化に近づけている。加えて、NEDO のプロジェクトで、CREST の研究成果である PUF の実用化研究を継続し、PUF の評価基準・評価手法の国際標準化も推進させている。

このように多くの研究代表者が当時の CREST の研究成果を継続的に新たに A-STEP、CREST、NEDO などに展開していると同時に、企業と共同で実用化、あるいは実用化に向けて研究開発を継続・発展させ、幅広く社会に大きく貢献している。

上記のような研究領域終了後の進展を、以下の構成に沿って本報告書にまとめた。

第 1 章は研究領域の概要について、研究領域の戦略目標、研究領域の目的、研究総括、領域アドバイザー、研究課題及び研究代表者の情報を記述した。

第 2 章は本追跡調査について、その目的、調査対象、調査方法を記述した。調査対象として、研究課題の研究代表者を中心に、本 CREST 研究期間中と CREST 研究終了後の研究助成金(1000 万円以上)の獲得状況、論文、特許、受賞、新聞報道等の情報をまとめた。また、研究成果から生み出された科学技術や社会・経済への波及効果を記述した。

第 3 章は各研究課題について研究代表者ごとに、CREST 研究期間中の研究成果、CREST 研究終了後の発展状況、科学技術への波及効果、社会経済への波及効果を、分かりやすく 1 枚にまとめた。

第1章 研究領域概要

1.1 戦略目標

本研究領域の戦略目標は「高信頼・高安全を保証する大規模集積システムの基盤技術の構築」である。

人類の諸活動が情報システムに依存する度合いは増す一方であり、その信頼性・安全性の確保は極めて重要な社会的課題である。そのエンジンであるVLSIも、それ自身が膨大な数の回路素子を含む巨大システムであり、その信頼性・安全性は情報システムの信頼性・安全性のコアとなるものである。VLSIシステムを、信頼性・安全性に配慮しつつ更に大規模化するため、そこに横たわる多くの課題を解決することが必要となっている。

1.2 研究領域の目的

大規模集積システム開発においては性能、実装技術、省電力が要件とされているが、本戦略目標では、新たに「ディペンダビリティ」という概念を導入し、大規模集積回路のライフサイクル（企画・設計・製造・検査・流通・運用・廃棄）を考慮した総合的なアプローチを行った。具体的には、大規模集積システムに対する物理的エラー、人為的エラー、人為的攻撃、相互作用によるディペンダビリティ阻害要因の克服を目指し、例えば、

- ・ 大規模集積システムの極限微細化におけるディペンダビリティに与える物理的要因の解明とそれを突破する対処法の明確化
- ・ 大規模集積回路の大規模化・複雑化に伴う人為的エラーや物理的エラー、それらの相互作用を防止する設計技術・実装技術の構築や検証
- ・ 大規模集積システムに内蔵されている情報を保護するための方法論の提案
- ・ 情報システムのネットワーク化・オープン化に伴う異種システム間不整合や人間系・機械系相互作用などのディペンダビリティ阻害を防止する情報システム設計方法論の提案

等の研究である。

1.3 研究総括

浅井彰二郎

（株式会社リガク 特別顧問、株式会社 JVC ケンウッド 監査役、JST ACCEL 領域運営アドバイザー）

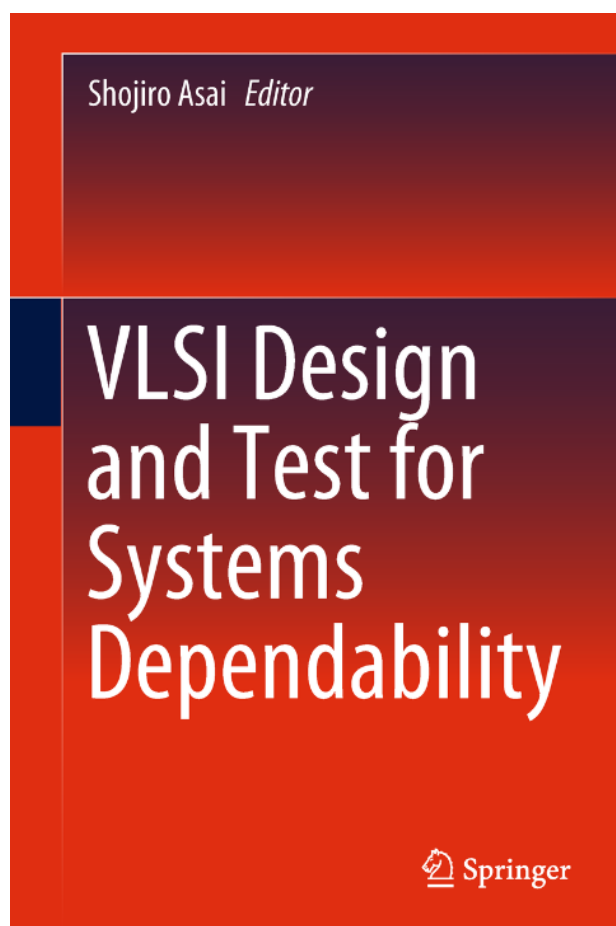
浅井は、CREST「ディペンダブルVLSIシステムの基盤技術」の研究の深耕と連携、出口戦略を常に意識し、それぞれの研究を総括し研究の発展や実用化、社会貢献に向けた指導を行った。

また、2019年に、浅井はCRESTの研究総括として、科学技術関連の書籍としては世界最大の出版規模を持つSpringer社より、

「VLSI Design and Test for Systems Dependability」

と題した学術書籍を編著者として出版した。(以下にその表紙を転載)

この書籍では浅井の他、当時の研究代表者8名(小野寺、坪内、米田、藤野、安浦、吉本、山崎、小柳)と主たる共同研究者8名(永田、石黒、藤田、於保、吉瀬、黒田、新居、鈴木)、加えて本研究領域の討論会合に繰り返し参加した企業研究者(伊部、金川、檜原)が共同執筆している。すでに2019年12月現在で13,000回以上のダウンロード(有料)があり、VLSIを用いてディペンダブルなシステムを構築する上で基本となる先駆的な学術書籍となっている。



“VLSI Design and Test for Systems Dependability” ,

Asai, Shojiro (Ed.) Springer Japan (2019)

DOI: 10.1007/978-4-431-56594-9



科学技術振興機構 「ディベンダブルVLSIシステム基盤技術」研究領域参加者 平成25年3月16日

出典：“VLSI Design and Test for Systems Dependability”,
Asai, Shojiro (Ed.) Springer Japan (2019)

1.4 領域アドバイザー

本研究領域の幅広い技術範囲をカバーするため、専門分野や研究テーマのバランスを十分に考慮し、システム及び半導体の分野で豊富な知識と経験をする大学研究者、民間企業の開発者9名を、領域アドバイザーとした。表 1-1 に本研究領域の領域アドバイザーを示す。

表 1-1 領域アドバイザー

氏名	所属	役職	任期
石川 正俊	東京大学大学院	教授	2007年10月～2013年3月
菊野 亨	大阪学院大学	教授	2007年10月～2013年3月
高橋 忠幸	(独)宇宙航空 研究開発機構	教授	2007年10月～2013年3月
西 直樹	日本電気(株)	主席技術主幹	2007年10月～2013年3月
長谷川 淳	ルネサス システムデザイン(株)	代表取締役社長	2007年10月～2013年3月
増淵 美生	(株)東芝セミコンダク ター&ストレージ社	技監	2007年10月～2013年3月
矢野 和男	(株)日立製作所	主管研究長	2007年10月～2013年3月
高山 浩一郎	富士通(株)	シニアディレクタ	2007年10月～2013年3月
野口 孝樹	(株)ルネサス テクノロジー	副事業部長	2007年4月～2009年3月

(注)所属と役職はCREST終了時点に記載

1.5 研究課題及び研究代表者

研究課題(研究代表者)の公募は2007年度から3年間、3期にわたり、総計11件の研究課題が採択された。表 1-2 に各期の研究課題、研究代表者、採択当時の所属と役職、終了時の所属と役職並びに追跡調査時点の所属と役職を示した。

表 1-2 研究課題と研究代表者(第1期、第2期、第3期)

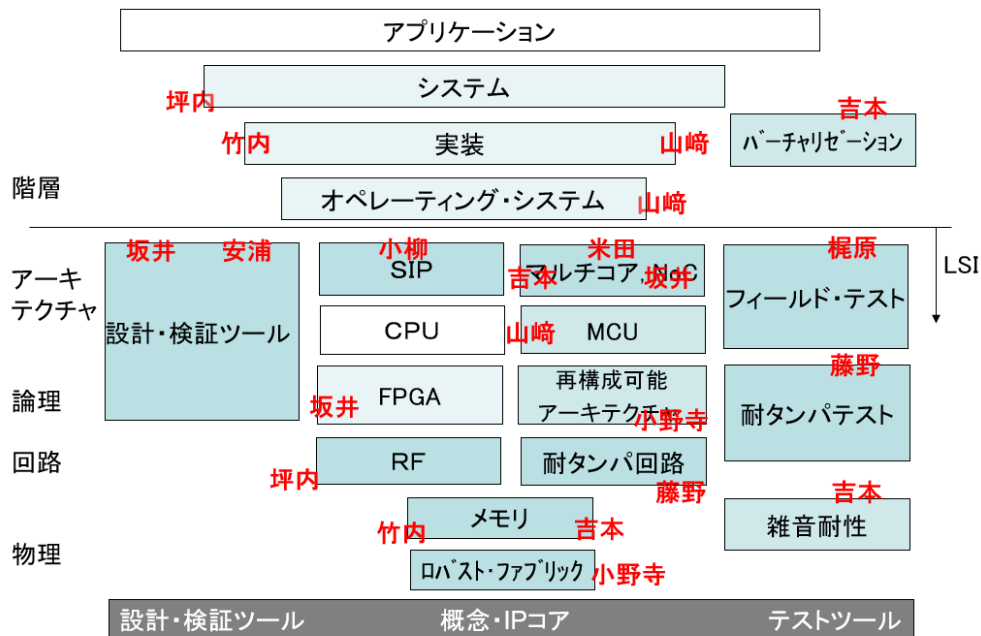
期(採択年度)	研究課題	研究代表者	採択時の所属・役職	終了時の所属・役職	追跡調査時の所属・役職
第1期 (2007年 10月～ 2014年3 月)	ロバストファブリックを用いたディペンダブルVLSIプラットフォーム	小野寺秀俊	京都大学大学院 情報学研究科 教授	京都大学大学院 情報学研究科 教授	京都大学大学院 情報学研究科 教授

期(採択年度)	研究課題	研究代表者	採択時の所属・役職	終了時の所属・役職	追跡調査時の所属・役職
第1期 (2007年10月～2013年3月)	アーキテクチャと形式的検証の協調による超ディペンダブルVLSI	坂井修一	東京大学大学院情報理工学系研究科教授	東京大学大学院情報理工学系研究科教授	東京大学大学院情報理工学系研究科 東京大学工学部電子情報工学科教授
第1期 (2007年10月～2015年3月)	ディペンダブルワイヤレスシステム・デバイスの開発	坪内和夫	東北大学電気通信研究所名誉教授	東北大学電気通信研究所名誉・客員教授	坪内先生はご退任。本調査は、東北大学電気通信研究所の末松憲治教授と亀田卓准教授にご協力頂いた。
第1期 (2007年10月～2013年3月)	統合的高信頼化設計のためのモデル化と検出・訂正・回復技術	安浦寛人	九州大学大学院システム情報科学研究科教授・副学長	九州大学大学院システム情報科学研究科教授・副学長	九州大学 理事・副学長
第2期 (2008年10月～2014年3月)	フィールド高信頼化のための回路・システム機構	梶原誠司	九州工業大学情報工学研究院教授	九州工業大学情報工学研究院教授	九州工業大学大学院情報工学研究院長 大学院情報工学府長・情報工学部長 教授
	超高信頼性 VLSI システムのためのディペンダブルメモリ技術	吉本雅彦	神戸大学大学院工学研究科教授	神戸大学大学院システム情報学研究科教授	神戸大学大学院システム情報学研究科 特命教授
	ディペンダブルネットワークオンチッププラットフォームの構築	米田友洋	国立情報学研究所アーキテクチャ科学研究系教授	国立情報学研究所アーキテクチャ科学研究系教授	国立情報学研究所アーキテクチャ科学研究系教授
第3期 (2009年11月～2014年3月)	自己修復機能を有する3次元VLSIシステムの創製	小柳光正	東北大学未来科学技術共同研究センター教授	東北大学未来科学技術共同研究センター教授	東北大学 未来科学技術共同研究センター シニアリサーチフェロー 三次元LSI試作製造拠点 拠点リーダー

期(採択年度)	研究課題	研究代表者	採択時の所属・役職	終了時の所属・役職	追跡調査時の所属・役職
第3期 (2009年10月～ 2015年3月)	ディペンダブルワイヤレスソリッド・ステート・ドライブ(SSD)	竹内健	中央大学 理工学部 教授	中央大学 理工学部 教授	中央大学 理工学部 教授
	耐タンパディペンダブルVLSIシステムの開発・評価	藤野毅	立命館大学 理工学部 教授	立命館大学 理工学部 教授	立命館大学 理工学部 教授
	組み込みリアルタイムシステム用ディペンダブルSoC及びSiPに関する基盤技術の研究	山崎信行	慶應義塾大学 理工学部 准教授	慶應義塾大学 大学院理工学研究科 教授	慶應義塾大学 理工学部 教授

(調査日：2020年2月20日)

ディペンダブルシステムの構成の全体を俯瞰すると下図のように描ける。具体的にはアプリケーションに関わるシステム、実装、バーチャリゼーション、オペレーションシステム、設計・検証ツール、SIP (System In Package)、マルチコア、MCU、FPGA、RF、再構成可能アーキテクチャ、フィールドテスト、耐タンパ回路、メモリ、ロバストファブリック、雑音耐性に関する基盤技術の研究等が本システムの重要な技術要素である。



朱記 は研究チーム代表者

図 1-1 ディペンダブルシステムの構成と研究代表者の俯瞰図

本研究領域は上図の俯瞰図に対応させる形で、11の研究課題を採択しており、その11チームの中には、それぞれ以下のような「主たる共同研究者」を擁する陣容で研究を推進した。

・小野寺チーム [ロバストファブリックを用いたディペンダブル VLSI プラットフォーム]

主たる共同研究者：尾上孝雄（大阪大学 大学院情報科学研究科 教授）
神原弘之（(財) 京都高度技術研究所 主席研究員）
小林和淑（京都工芸繊維大学 工芸科学研究科
電子システム工学専攻 電子回路工学 教授）
嶋田 創（名古屋大学 情報基盤センター
情報基盤ネットワーク研究部門 准教授）
密山幸男（高知工科大学 システム工学群 准教授）
若林一敏（日本電気（株） エンタープライズビジネスユニット
サービス・テクノロジー本部 シニアエキスパート）
越智裕之（立命館大学 情報理工学部 教授）
（橋本昌宣 大阪大学 大学院情報科学研究科 准教授）

・坂井チーム [アーキテクチャと形式的検証の協調による超ディペンダブル VLSI]

主たる共同研究者：藤田昌宏（東京大学 大規模集積システム設計教育研究センター
教授）
吉瀬謙二（東京工業大学 情報理工学院 准教授）
若林一敏（日本電気（株） エンタープライズビジネスユニット
サービス・テクノロジー本部 シニアエキスパート）

・坪内チーム [ディペンダブルワイヤレスシステム・デバイスの開発]

主たる共同研究者：松澤 昭（2018年3月30日 東京工業大学を定年でご退職）
岩田 誠（高知工科大学 研究本部長 教授）
藤島 実（広島大学 大学院先端物質科学研究科
半導体集積科学講座 教授）
福本 宏（三菱電機（株） 開発本部情報技術総合研究所
マイクロ波技術部 部長）
中山正敏（三菱電機（株） 情報技術総合研究所
光電波・通信技術部門 主管技師長）
平野嘉仁（三菱電機（株））
宮崎守泰（三菱電機（株））
小熊 博（富山高専 電子情報工学科 教授）

・安浦チーム [統合的高信頼化設計のためのモデル化と検出・訂正・回復技術]

主たる共同研究者：松永裕介（九州大学 システム情報科学研究院 准教授）
佐藤寿倫（福岡大学 工学部 教授）

- ・梶原チーム [フィールド高信頼化のための回路・システム機構]
 - 主たる共同研究者：井上美智子（奈良先端科学技術大学院大学 先端科学技術研究科 教授）
 - 三浦幸也（首都大学東京 システムデザイン学部 電子情報システム工学科 教授）
 - 大竹哲史（大分大学 理工学部 共創理工学科 教授）
- ・吉本チーム「超高信頼性 VLSI システムのためのディペンダブルメモリ技術」
 - 主たる共同研究者：永田 真（神戸大学大学院 科学技術イノベーション研究科 教授）
 - 新居浩二（ルネサスエレクトロニクス（株））
 - 於保 茂（日本工業大学 工学部電気電子工学科 教授）
 - 勝 康夫（（株）日立製作所）
- ・米田チーム [ディペンダブルネットワークオンチッププラットフォームの構築]
 - 主たる共同研究者：今井 雅（弘前大学大学院 理工学研究科 教授）
 - 羽生貴弘（東北大学 電気通信研究所 教授）
 - 齋藤 寛（会津大学 コンピュータ理工学部 上級准教授）
 - 吉瀬謙二（東京工業大学 情報理工学院 准教授）
- ・小柳チーム [自己修復機能を有する 3 次元 VLSI システムの創製]
 - 主たる共同研究者：小林広明（東北大学 サイバーサイエンスセンター長特別補佐 大学院情報科学研究科 教授）
 - 青木孝文（東北大学 理事・副学長）
 - 末吉敏則（2019 年 3 月に熊本大学をご退職）
 - 鎌田 忠（（株）デンソー 技術企画部 担当部長）
 - 元吉 真（東北マイクロテック（株） 代表取締役）
- ・竹内チーム [ディペンダブル ワイヤレス ソリッド・ステート・ドライブ (SSD)]
 - 主たる共同研究者：黒田忠広（東京大学 大学院工学系研究科 システムデザイン研究センター長）
 - 石黒仁揮（慶應義塾大学 理工学部 教授）
- ・藤野チーム [耐タンパディペンダブル VLSI システムの開発・評価]
 - 主たる共同研究者：堀 洋平（産業技術総合研究所 エレクトロインフォマティクスグループ 研究職員）
 - 鈴木大輔（三菱電機（株））
 - 吉川雅弥（名城大学 理工学部 教授）

- ・山崎チーム [組込みリアルタイムシステム用ディペンダブル SoC 及び SiP に関する基盤技術の研究]

主たる共同研究者：和田喜久男（NEC アクセステクニカ（株）

LSI モジュール事業推進部 グループリーダー
（採択当時）

稲葉雅幸（東京大学 大学院情報理工学系研究科 教授）

※なお、主たる共同研究者については調査時点で所属役職を分かる範囲で記しており、調査が至らなかった場合には、採択時の所属・役職を記してある。

第2章 追跡調査

2.1 追跡調査について

2.1.1 調査の目的

追跡調査は研究領域終了後、一定期間を経過した後、副次的効果を含めて研究成果の発展状況や活用状況を明らかにし、JST（科学技術振興機構）の事業及び事業運営の改善に資するために行うもので、研究終了後の研究代表者の研究課題の発展状況等を調査した。

2.1.2 調査の対象

本追跡調査は、CREST 研究領域「ディペンダブル VLSI システムの基盤技術（2007 年度～2014 年度）」の研究代表者を対象とする。表 2-1 に各研究代表者の研究期間と調査対象期間を示す。

表 2-1 研究期間と調査対象期間

採択年度	研究代表者	CREST 研究期間	CREST 研究終了後の調査対象期間
第1期 (2007年)	小野寺 秀俊	2007年10月～2014年3月	2015年1月～調査終了月
	坂井 修一	2007年10月～2013年3月	2014年1月～調査終了月
	坪内 和夫	2007年10月～2015年3月	2016年1月～調査終了月
	安浦 寛人	2007年10月～2013年3月	2014年1月～調査終了月
第2期 (2008年)	梶原 誠司	2008年10月～2014年3月	2015年1月～調査終了月
	吉本 雅彦		
	米田 友洋		
第3期 (2009年)	小柳 光正	2009年11月～2014年3月	2015年1月～調査終了月
	竹内 健	2009年10月～2015年3月	2016年1月～調査終了月
	藤野 毅		
	山崎 信行		

注1：安浦は、研究終了後は技術畑から離れておられるので、詳細な技術調査に関しては対象外とした。

注2：坪内は、研究終了後にご退任されておられるので、東北大学の末松憲治と亀田卓に研究終了後の技術アクティビティの調査にご協力頂いた。

注3：坪内は、異種エア・インタフェース接続によるディペンダブル・ワイヤレス通信の概念を深めるため、2年研究を延長した。

注4：小野寺は、宇宙機搭載に向けた検討を JAXA と共同で行うことになったため、1年研究を延長した。

注5：小柳は、1年短縮して研究期間を終了している。

2.1.3 調査方法

(1) 研究助成金

本研究領域の研究代表者が務める研究助成金（研究代表者のみ）を調査した。その中から、原則、研究助成金の総額が1千万円/件以上のものを抽出した。

研究助成資金の獲得状況の調査については、主に以下のWEBサイトを利用した。

- ・調査対象研究代表者所属大学の研究者データベース
- ・調査対象研究代表者の所属する研究室、本人のWEBサイト
- ・競争的研究資金の機関データベース
(科学研究費助成事業データベース、厚生労働科学研究成果データベース)
- ・公益財団法人助成財団センター
(http://www.jfc.or.jp/grant-search/ap_search.php5)
- ・日本の研究.com (<https://research-er.jp/>)

(2) 論文

論文の抽出は、文献データベース（Scopus）を用い、研究期間中の論文については、研究代表者及び主たる共同研究者（あるいは研究終了報告書の成果論文で責任著者となっている研究者）、研究終了後については研究代表者が著者になっている論文を著者名検索により抽出し、さらに本研究課題（あるいはその発展・波及技術領域）に関係しないと思われる論文を除いた。具体的には著者名から論文リストを作成し、①CRESTの成果、②CRESTの研究成果の継続と発展に関するもの、③CRESTと無関係と考えられるものに分類し、論文数を求めた。またCRESTの研究成果の継続と発展に関する論文については、責任著者として研究代表者がFirst又はLast Author、あるいは連絡先著者となっている論文数を調べた。さらに、同一出版年の論文の中で被引用数が1%、及び10%以内に入る論文数を求めた（Top□%以内）。加えて、Field Weighted Citation Impact [FWCI] 値を記した。

※FWCI 値とは、当該文献の被引用数を、同じ出版年・同じ分野・同じ文献タイプの文献の世界平均で割った値である。すなわち、この論文が類似の論文と比較してどの程度引用されているかを示す指標で、FWCI 値が1を上回る論文は、平均よりも多く引用されていることを意味する。

(3) 特許

特許出願、公開、及び登録状況は、特許データベース Shareresearch (株式会社日立製作所) を用い、出願日(若しくは優先権主張日)が研究課題開始以降で、研究代表者が発明者になっているものを抽出した。研究期間中の特許については、研究代表者及び主たる共同研究者が発明者になっている(あるいは研究終了報告書に記載されている)特許を、研究終了後については、研究代表者が発明者になっている特許をリストアップした。

(4) 受賞、招待講演、報道、共同研究や企業との連携等

受賞、国際学会の招待講演、報道、共同研究や企業との連携等について、WEB 検索を用い、各研究代表者の研究室ホームページ、科学研究費補助金(科研費)ホームページなどを参考にし、それぞれのリストを作成した。さらに研究代表者の確認により、修正・追加した。なお、これらはいずれも研究終了後を対象とした。

なお、追跡調査に当たっては、研究代表者に依頼して、各リスト(研究助成金、論文、特許、受賞、招待講演、ベンチャー、報道、研究者の活動状況)及び調査報告書の草稿の確認を可能な限りご協力いただいた。

研究者	研究期間 (年度)	研究種目	研究課題	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	金額 (百万 円)			
				0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0	0	
				7	8	9	0	1	1	1	1	1	1	1	1	1	1	2	2	2	2	
坪内和夫 末松憲治 亀田卓	2007～2014	CREST	ディペンダブルワイヤレスシステム・デバイスの開発																		739.0	
	2012	JST A-STEP フィジビリティスタディ（シーズ顕在化）	携帯端末用シリコンCMOS 送信電力増幅器の高効率、低歪化技術開発 課題番号：AS2421524J																			～10.0
	2013～2015	科研費 基盤研究(B)	電流モード・ダイレクト・デジタル・コンバージョン RF-IC の開発																			17.4
	2014～2016	JST A-STEP 産学共同促進ステージ（ハイリスク挑戦タイプ）	低炭素社会に貢献する情報通信高効率送信電力増幅モジュールの開発 課題番号：AS2614024J																			60.0
	2016～2018	科研費 基盤研究(B)	Massive Connect IoT 高効率同期無線ネットワークの実験的実証																			16.6
	2017～2019	科研費 国際共同研究強化	Massive Connect IoT 高効率同期無線ネットワークの実験的実証（国際共同研究強化）																			14.0
安浦寛人	2007～2012	CREST	統合的高信頼化設計のためのモデル化と検出・訂正・回復技術																			226.0
	2014～2017	NICT 高度通信・放送研究開発委託研究	ビッグデータの教育分野における利活用アプリケーションの研究開発																			140.0
	2014～2019	さきがけ	【研究総括】 社会と調和した情報基盤技術の構築 [社会情報基盤]																			1161.0
梶原誠司	2008～2013	CREST	フィールド高信頼化のための回路・システム機構																			240.0
	2017～2022	JST A-STEP	I o T 時代の高信頼 V L S I システムの開発																			498.0
	2018～2020	科研費 基盤研究(B)	フィールド運用中のアダプティブテストに基づく VLSI の予防安全																			18.5

研究者	研究期間 (年度)	研究種目	研究課題	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	金額 (百万円)
				0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
				7	8	9	0	1	1	1	1	1	1	1	1	1	2	2	
吉本雅彦	2008～2013	CREST	超高信頼性 VLSI システムのためのディペンダブルメモリ技術																553.0
	2009～2012	NEDO	極低電力回路・システム技術開発 (グリーンITプロジェクト)																58.0
	2011～2015	NEDO	ノーマリーオフ・コンピューティング基盤技術開発																85.3
	2014～2016	総務省 SCOPE (戦略的情報通信研究開発推進制度)	階層間協調設計によるセンサネットワークノード用超低消費電力 LSI 設計技術に関する研究																69.8
	2015	NEDO	ULP センサモジュールの研究開発																10.0
	2016～2020	NEDO IoT 推進のための横断技術開発プロジェクト	超低消費電力データ収集システムの研究開発																199.5
米田友洋	2008～2013	CREST	ディペンダブルネットワークオンチッププラットフォームの構築																377.0
	2015～2017	科研費 基盤研究(A)	高速シリアル通信機構の超低消費電力化に関する研究																42.5
小柳光正	2009～2013	CREST	自己修復機能を有する3次元 VLSI システムの創製																382.0
	2015～2017	科研費 基盤研究(A)	三次元ヘテロ集積化技術を用いた積層型立体画像センサーLSI の開発																45.0
竹内健	2009～2014	CREST	ディペンダブル ワイヤレス ソリッド・ステート・ドライブ (SSD)																504.0
	2014～2018	科研費 基盤研究(B)	ビッグデータのリアルタイム処理に向けた新機能材料を用いた集積回路システムの研究																16.1
	2015～2020	CREST	デジタルデータの長期保管を実現する高信頼メモリシステム																150.0 ～ 498.0
	2016～2020	NEDO IoT 推進のための横断技術開発プロジェクト	高速ストレージクラスメモリを用いた超低消費電力ヘテロロジーニアス分散ストレージサーバシステムの研究開発																330.0

研究者	研究期間 (年度)	研究種目	研究課題	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	金額 (百万 円)
				0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
				7	8	9	0	1	1	1	1	1	1	1	1	1	1	1	
藤野毅	2009～2014	CREST	耐タンパディペンダブルVLSIシステムの開発・評価															439.0	
	2015～2017	JST A-STEP	耐タンパセキュリティハードウェアの車載システムへの応用															51.7	
	2017～2020	NEDO	IoT 推進のための横断技術開発プロジェクト／複製不可能デバイスを活用したIoT ハードウェアセキュリティ基盤の研究開発															688.0	
	2019～2021	JST 未来社会創造事業(探索加速型)	エッジAIのハードウェアセキュリティに関する研究															45.5	
山崎信行	2009～2014	CREST	組み込みリアルタイムシステム用ディペンダブルSoC及びSiPに関する基盤技術の研究															464.0	
	2016～2020	JST A-STEP	宇宙機システム向け超小型分散リアルタイム処理モジュールの開発															162.0	

2020年2月27日調査

2.2.2 論文

本研究領域の研究代表者が研究期間中及び研究終了後に発表した原著論文の数を表 2-3 にまとめた。CREST 研究期間中の成果論文（ここには主たる共同研究者の論文も含まれる）は表 2-3 中の①である。研究代表者の研究期間中、研究終了後の論文数は表中の②と③にそれぞれ示した。さらに、その中で研究終了後の論文について、研究代表者が責任著者となった論文数を④として示した。また、②と③の FWCI 値の調査可能な論文群の個々の FWCI 値の総和からカウントした論文数で除した平均値を表 2-3 の最右欄に示した。

研究終了後の継続と発展に関する論文では、小野寺が 61 報、竹内が 60 報の発表がなされている。また、坪内の研究終了後の論文は、末松と亀田の著者論文（当該技術に関連した論文）をカウントしている。（なお、安浦の研究課題において、研究終了後の論文数が 3 となっているが、これは大学副学長・理事への管理職業務に専念されたことによるものであることを注記しておく） 図 2-1 には CREST の研究成果、及び CREST の研究成果の継続と発展に関する研究代表者の論文数及び Top10%以内論文数（ここでは Top1%以内も含む）を示した。図 2-2 には各研究者の論文数分布を、また図 2-3 には各研究者の CREST の研究成果、及び CREST の研究成果の継続と発展に関する論文数及び Top10%以内論文数（同上）を示した。

表 2-3 研究期間中、及び研究終了後の論文（原著論文）数と各 Top%以内の論文数、並びに FWC I 平均値

期 (採択 年度)	研究 代表者	①CREST の研究 成果の 論文数	②左記 ①のう ち研究 代表者 の論文 数	①の Top%論文数 [()内:②の Top%論文数]		③CREST の研究 成果の 継続と 発展に 関する 論文数	④左記 ③の 内、責 任著者 の論文 数	③の Top%論文数 [()内:④の Top%論文数]		FWCI 平均 値
				1%	10%			1%	10%	
第 1 期 (2007)	小野寺 秀俊	166	85	0	16 (9)	61	54	0	2 (2)	2.27
	坂井 修一	88	11	0	6 (1)	29	28	0	0	0.91
	坪内 和夫 (末松憲治、 亀田卓)	136	95	1	6	16	7	0	0	1.62
	安浦 寛人	103	22	0	2 (1)	3	3	0	0	1.81
第 2 期 (2008)	梶原 誠司	53	35	0	11 (6)	18	7	0	1 (1)	1.87
	吉本 雅彦	66	40	0	6 (4)	8	8	0	1 (1)	2.54
	米田 友洋	48	19	0	2 (1)	16	13	0	0	1.24
第 3 期 (2009)	小柳 光正	183	124	2 (2)	26 (22)	50	35	0	3 (3)	2.41
	竹内 健	88	63	2 (1)	13 (11)	60	57	0	1 (1)	2.51
	藤野 毅	71	42	1	4 (1)	15	15	0	0	1.17
	山崎 信行	56	51	2	3 (2)	9	7	0	0	2.04
領域全体	1,052 < 5 >	582 < 4 >	8 (3)	95 (58)	285	234	0	8 (8)	2.15	

(調査日: 2020年2月27日)

(注) 各研究者の論文数は重複論文を含むため、領域全体の真の論文総数は、その重複分（以下に明示）を差引いた値としてある。領域全体の行の< >中の数値は重複論文数（共著を含む）。[安浦、坂井、小野寺3名の共著論文=1報、吉本と安浦の共著論文=3報、坂井、米田両チームに在籍していたグループメンバーの吉瀬の重複論文=1報で、合計5報の重複がある。3名共著があるため、差し引いた数値は6である。]

(注) FWC I 平均値: CREST 研究開始以降、調査時点までで、scopus による調査可能であった論文に対して、CREST 研究開始以降、調査時点までの単純な加算平均で算出した。

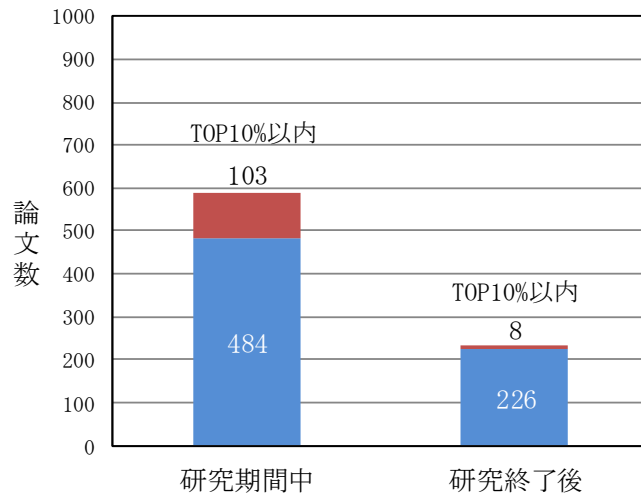


図 2-1 CREST の成果、及び継続と発展に関する研究代表者 11 名分の論文数

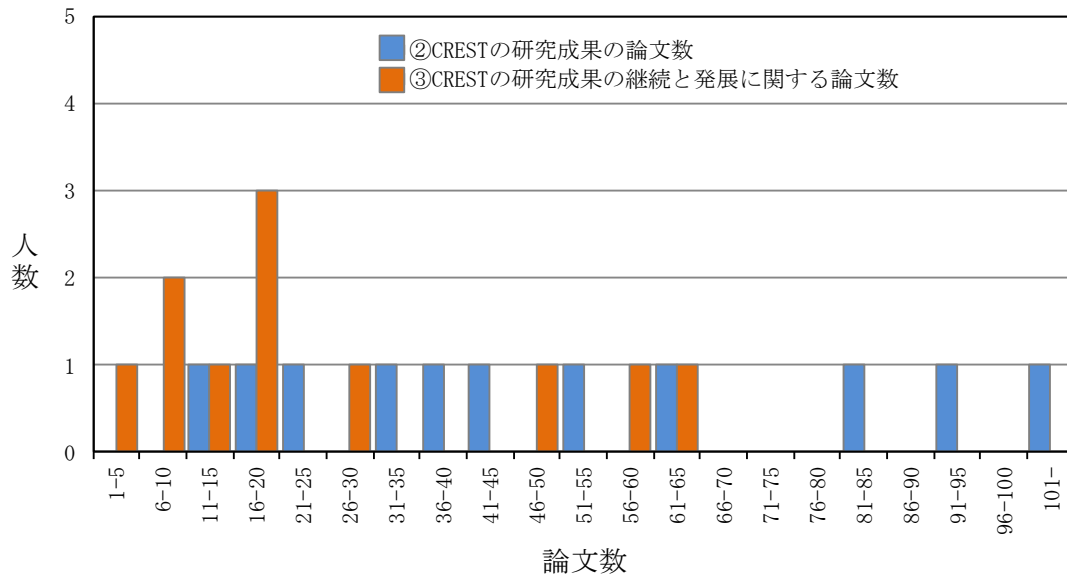


図 2-2 各研究代表者の論文数分布

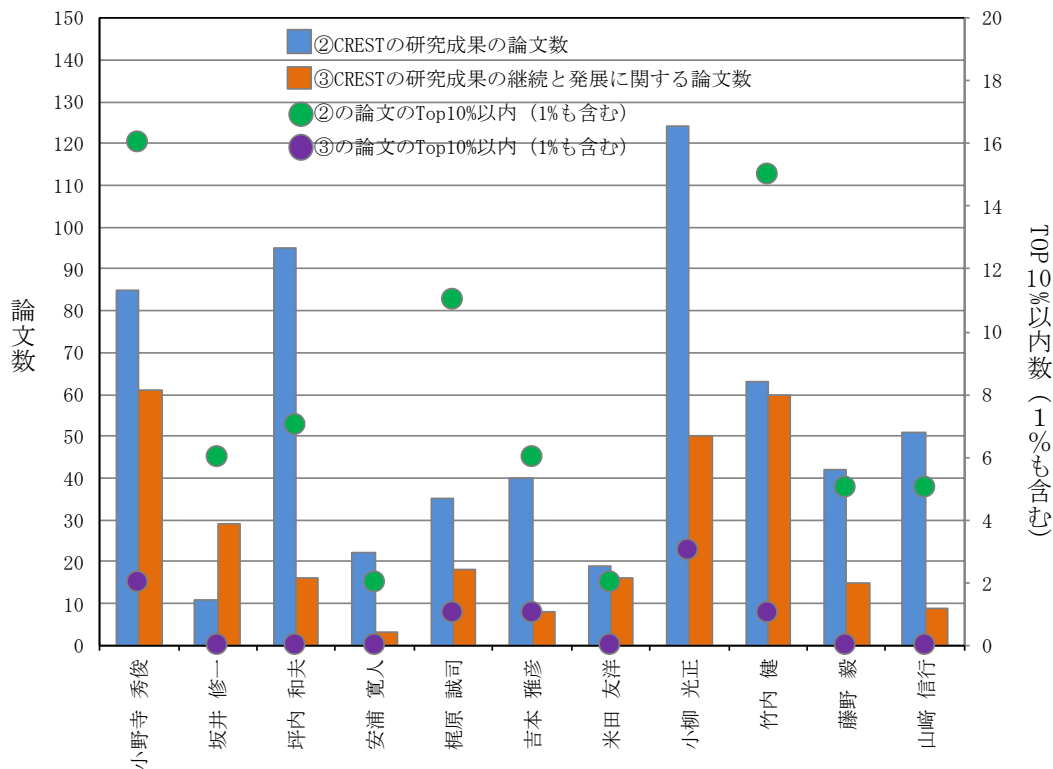


図 2-3 各研究代表者の研究領域期間中・終了後の論文数

上記の表 2-3、あるいは図 2-3 から容易に分かるように、CREST 研究終了後においては、小野寺、竹内、小柳、そして坪内の技術分野を発展させている末松と亀田らの論文発表等が、継続的に認められる。

なお、CREST 研究終了後においては、安浦のように完全に当該分野の技術畑を退き、大学運営に軸足を移された先生や、梶原のように学部長を兼務されておられる先生、そして吉本のように、ご定年で退官後、特命教授として後進を指導されておられる先生等、様々なケースがあるため、論文発表や、後述の特許等のアクティビティー等が、どうしても若干減少する傾向にあることは、容易にご理解頂けるであろう。

2.2.3 特許

特許出願、公開及び登録は、研究目的と段階によりその数は異なるが、研究が最終的に一定の成果を収め、実用化に向けた社会貢献につながる重要な指標である。本研究領域の特許出願件数及び登録件数の結果を表 2-4 に示す。CREST 研究期間中の特許出願／登録件数には、主たる共同研究者による特許も含まれている。研究領域全体として、研究期間中、研究終了後を合計して国内出願は 145 件（内登録 96 件：登録率 66%）、海外出願は 60 件（内登録 43 件：登録率 72%）であった。CREST 期間中では、坪内、吉本、竹内の特許出願が比較的多く、一方、CREST 研究終了後は、小柳と藤野の堅調な特許活動が認められる。

表 2-4 研究領域期間中、および研究終了後の特許の出願と登録状況（国内と海外）

採択 年度	研究者	研究期間中				研究終了後			
		出願件数		登録件数		出願件数		登録件数	
		国内	海外 (国際)	国内	海外 (国際)	国内	海外 (国際)	国内	海外 (国際)
2007 年度	小野寺 秀俊	6	1 (1)	2	1 (1)	1	1 (1)	1	1 (1)
	坂井 修一	7	2	5	1	5	0	0	0
	坪内 和夫 (末松 憲治、 亀田 卓)	29	4 (4)	19	1 (1)	3	2 (2)	1	0
	安浦 寛人	1	0	0	0	0	0	0	0
2008 年度	梶原 誠司	10	8 (7)	10	7 (6)	0	0	0	0
	吉本 雅彦	17	6 (2)	13	6 (2)	0	0	0	0
	米田 友洋	6	2 (1)	5	2 (1)	0	0	0	0
2009 年度	小柳 光正	12	2 (1)	9	2 (1)	5	3 (3)	3	3 (3)
	竹内 健	20	14 (7)	12	11 (4)	0	0	0	0
	藤野 毅	12	7 (7)	9	5 (5)	7	6 (5)	3	3 (2)
	山崎 信行	4	2 (1)	4	0	0	0	0	0
	領域全体	124	48 (31)	88	36 (21)	21	12 (11)	8	7 (6)

調査日（2020年2月27日）

(注) 国内出願後に PCT 移行されたものや直接 PCT 出願されたものも国内出願件数に含めてカウントした。

海外登録件数は、いずれかの国で登録されれば1件とカウントした。(ファミリー単位で1件)

(注) (国際) は、海外に出願された特許のうち、PCT 出願した特許に関する出願/登録件数を意味する。

(注) CREST 研究期間中の特許出願/登録数には、主たる共同研究者による特許も含まれている。研究終了後は研究代表者のみの特許である。

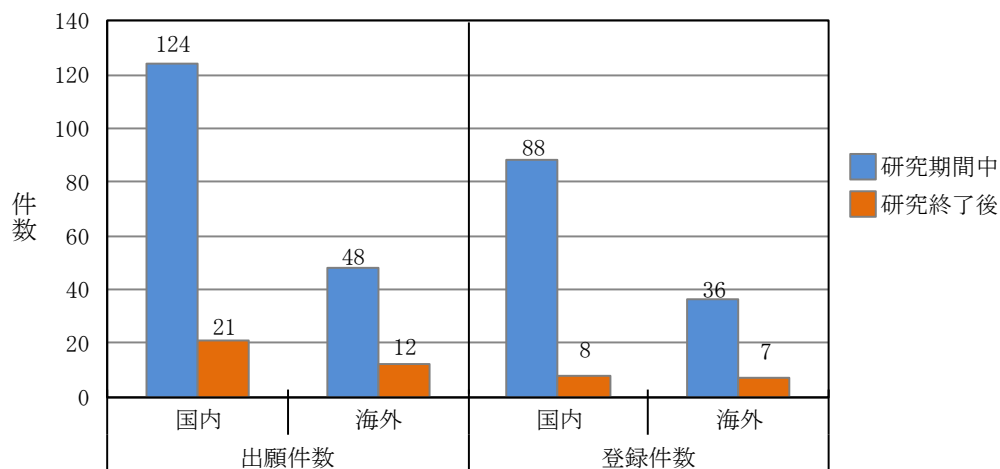


図 2-4 研究期間中・終了後の特許の出願と登録状況

2.2.4 受賞

科学技術の進歩への貢献や研究成果に関する評価を示す指標の一つとして、受賞が挙げられる。研究終了後の各研究者の受賞リストを表 2-5 に示す。全体で 28 件の受賞がある。特に小野寺は 8 件を受賞し、特に IEEE など海外の機関から多く受賞しており国際的に活躍していることが分かる。

表 2-5 研究終了後の受賞リスト

No.	受賞者	賞の名称	授与機関	受賞年
1.	小野寺 秀俊	ASP-DAC Leadership Award	Asia and South Pacific Design Automation Conference	2015
2.		Distinguished Service Award for ASP-DAC	Asia and South Pacific Design Automation Conference	2015
3.		優秀リコンフィギャラブルシステム論文賞	情報処理学会リコンフ研究会	2015
4.		Best Paper Award	IEEE International System-On-Chip Conference	2016
5.		IEEE Fellow 表彰	IEEE	2018
6.		Best Paper Award	IEICE	2018
7.		Best Paper Award	IEEE Internation Conference on Microelectronic Test Structure	2018
8.		Outstanding Paper Awards	SASIMI 2018 The 21st Workshop on Synthesis And System Integration of Mixed Information technologies	2018
9.	坂井 修一	平成 29 年度電子情報通信学会業績賞	電子情報通信学会	2018

No.	受賞者	賞の名称	授与機関	受賞年
10.	亀田 卓	平成 29 年度一般財団法人石田實記念財団研究奨励賞	一般財団法人石田實記念財団	2017
11.		一般財団法人みやぎ産業科学振興基金令和元年度研究奨励賞	一般財団法人みやぎ産業科学振興基金	2019
12.	安浦 寛人	2017 年度功績賞	一般社団法人情報処理学会	2018
13.		IEEE Fellow	IEEE	2019
14.	梶原 誠司	電子情報通信学会フェロー (IEICE Fellow)	電子情報通信学会	2015
15.		ATS2015 Best Paper Award	IEEE Asian Test Symposium	2016
16.		ITC2005 Most Significant Paper Award	IEEE International Test Conference	2016
17.		IEEE ICECS 2016 Best Paper Award	IEEE International Conference on Electronics, Circuits, and Systems (ICECS)	2016
18.	吉本 雅彦	Best Student Paper Award	IEEE International Workshop on Machine Learning for Signal Processing	2017
19.		電子情報通信学会 ELEX Best Paper Award	電子情報通信学会	2018
20.	小柳 光正	第 15 回応用物理学会業績賞	応用物理学会	2015
21.		3D IC Pioneer Award	3D Architectures for Semiconductor Integration and Packaging (3D-ASIP) (米国)	2015
22.		IEEE Electronic Packaging Society Award	IEEE Electronic Packaging Society	2020
23.	竹内 健	第 20 回エレクトロニクスソサイエティ賞	電子情報通信学会	2017
24.	藤野 毅	SCIS 論文賞	電子情報通信学会情報セキュリティ技術専門委員会	2017
25.		LSI とシステムのワークショップ優秀ポスター賞 (学生部門)	電子情報通信学会集積回路専門委員会	2017
26.		LSI とシステムのワークショップ優秀ポスター賞 (学生部門)	電子情報通信学会集積回路専門委員会	2018
27.		若手優秀賞	電子情報通信学会ハードウェアセキュリティ研究専門委員会	2018
28.		若手研究会優秀ポスター賞	電子情報通信学会集積回路専門委員会	2018

2.2.5 招待講演

研究代表者の研究成果を、国際学会における招待講演として発表した件数が、研究終了後、合計 51 件であった。特に、小野寺が 12 件、坂井が 11 件、小柳が 10 件と多い。

小野寺は、多数のトランジスタで構成される一般的な論理回路にも RTN (Random Telegraph Noise) の影響が及ぶことを実測値とともに世界で初めて報告した。その重要性により、CICC 2014 (The IEEE Custom Integrated Circuits Conference 2014) で招待講演の依頼を受けた。統計的現象である RTN のモデル化は、現在の主要な研究課題の一つになっ

ている。また、ICMTS (IEEE International Conference on Microelectronic Test Structures) や IRPS (IEEE International Reliability Physics Symposium) にて継続的に成果発表を続けており、ICMTS2017での発表で Best Paper Award を受賞した。

小柳は LSI の 3D 集積化技術のパイオニアとして世界各国で招待講演をしており、3D-ASIP (3D Architectures for Semiconductor Integration and Packaging) や IEEE Electronic Packaging Society から賞を受けている。

坪内の研究を発展させた末松と亀田は、2017年に仙台で開催された「2017 International Conference on Solid State Devices and Materials (SSDM 2017)」の招待講演で、同期 SS-CDMA を用いた準天頂衛星安否確認システムの同期精度を屋外で計測した論文「QZSS Short Message Synchronized SS-CDMA Communication」においてハードウェアで実装することを発表した。これに多数の企業が興味を持ち、「端末側のクロックの精度も重要である」など有意義な議論が行われた。

藤野は 2017 年に電子情報通信学会が主催する SCIS (Symposium on cryptography and Information Security) において「CMOS イメージセンサの画素ばらつきを活用した PUF」で論文賞を受賞し、さらに IWCE (The International Wireless Communications Expo) で招待講演を行い、ソニーから問い合わせを受けている。

2.2.6 報道

研究終了後に報道機関から報じられた件数は、総数が 81 件に上った。研究者別では、小柳が 31 件で最も多く、研究成果が社会的にも注目されていることを示している。次いで、竹内が 28 件、坂井が 12 件となっている。

小柳は 2014 年に、ベンチャー企業である東北マイクロテック株式会社と三次元 LSI 量産法の共同開発で報道発表¹しており、実用化に向けベンチャー企業とともに精力的に活動していることが分かる。

竹内は 2017 年 5 月に、「ディープラーニングを用いた画像認識に最適な SSD を開発 ～ データの「価値」を判断することで、300 倍の長寿命化、26%の高速化に成功」²という報道発表を行い、社会的に必要とされる国会図書館や医療関連のデータの長期保管を実現し社会に貢献している。

吉本は 2014 年にローム株式会社とウェアラブル生体センサの共同開発の報道発表³をしている。

¹ 日本経済新聞電子版 2014/10/2 付け「東北大発 2 社、車の性能高める新技術 3D 半導体や省エネ合金」
https://www.nikkei.com/article/DGXLASFB30025_S4A001C1MM0000/

² 中央大学プレスリリース 2017/5/2 付け「ディープラーニング（深層学習）を用いた画像認識に最適な SSD を開発 ～ データの「価値」を判断することで、300 倍の長寿命化、26%の高速化に成功」
<https://www.chuo-u.ac.jp/uploads/2017/04/4749fe2e81ba6299c5ba50d6682cc64b.pdf>

³ 神戸大学プレスリリース 2014/11/11 付け「消費電力世界最小のウェアラブル生体センサを開発」
<https://www28.cs.kobe-u.ac.jp/topic/1320>

2.2.7 共同研究や企業との連携

共同研究や企業との連携は、技術開発や実用化に向けて数多く見られる。

小野寺は、「自律的に最小エネルギー動作を実現する集積回路設計技術」や「IoT 社会の実現を目指した次世代コンピューティング基盤の研究」などを含む4つの研究テーマを京都大学や名古屋大学と共同で幅広く精力的に研究をしている。

藤野は、国内半導体メーカーからサイドチャネル攻撃に関する受託研究や車載電装メーカーからの車載 ECU のサイドチャネル攻撃に関する受託研究、そして国内部品メーカーにサイドチャネル攻撃の技術指導などを行っており、実用化に向けた企業との連携を数多く行っている。さらに企業と共同で、イメージセンサの画素のばらつき情報を使う CIS-PUF を開発した。本 PUF で、センサの認証や暗号鍵生成に利用する技術を研究開発している。

竹内は、パナソニック株式会社及び産業技術総合研究所と抵抗変化型メモリを共同で開発し、当時の CREST の研究成果を種類の違うメモリに応用、発展させた。社会的に必要とされる国会図書館や医療関連のデータの長期保管を目指し、研究成果として 2017 年 5 月に「ディープラーニングを用いた画像認識に最適な SSD を開発 ～ データの「価値」を判断することで、300 倍の長寿命化、26%の高速化に成功」という報道発表を行った。

米田は、CREST の研究成果を展開し、非同期式ネットワークオンチップルータ等に対するハードウェアトロイ挿入前後の回路状態の解析とともに、ディープラーニング等を使用した、非同期式回路におけるハードウェアトロイの木馬の検出方法を日本電気株式会社と共同で研究した。

吉本は、「低消費電力物体認識プロセッサ VLSI の設計技術の開発」や「自動車制御における Double Module Redundancy (DMR) 技術の開発」など、これらの画像プロセッサ技術を大手自動車メーカーと共同で開発し技術移転を行っている。

小柳は、CREST の研究で開発した三次元集積化技術を応用して、各種集積回路チップを搭載するシリコンインターポーザ技術をファウンダリ企業と共同で開発し、民間企業に提供した。

山崎は、日本電気株式会社に分散制御用プロセッサ及びリアルタイムオペレーティングシステムに関する技術移転を行った。宇宙機分散制御用国内プロセッサ (sRMTP)、リアルタイムネットワーク (Responsive Link)、RT-OS (favor OS) は技術移転中である。そして NEC スペーステクノロジー株式会社へ評価用に特許の実施許諾 (4b10b ラインコード) 「特許第 5900850 号」を行い、ディペンダブルラインコード (4b10b) のソースコード (Verilog HDL) を提供している。また、半導体メモリ企業とディペンダブルストレージに関する共同研究を行っており、そして他の国内半導体企業と不揮発プロセッサに関する共同研究を行っている。

2.2.8 実用化・製品化

坪内の研究を発展させた末松と亀田は、QZSS (Quasi-Zenith Satellite System: “みちびき”の準天頂衛星システム) を利用した安否確認システムへ CREST 研究終了後の研究成果を実装した。これにより、災害時 300 万人の所在地通知とショートメッセージ通信が可能となり、社会に貢献している。

梶原は、CREST の研究である「フィールドにおける温度と電圧で経年劣化をセンサでモニタする技術」をテストチップで実証し、この特許 (特許第 6083586 号) で企業へ実施許諾契約を結び共同開発を行い、実用化へ進展させている。

小柳は、CREST で開発した三次元集積化技術の技術を基盤とした三次元積層型 AI チップを実用化の予定である。

2.2.9 ベンチャー

竹内は、2014 年に「超長期データ保存ストレージ装置の実現をめざした誤り訂正符号技術の開発」という研究テーマが A-Step に採択され、CREST 研究成果の実用化に向けてベンチャー企業である株式会社ジグリードと共同で研究、開発、実証を行った。

小柳は、ベンチャー企業の東北マイクロテック株式会社に、CREST で開発した三次元集積化技術の技術指導を行った。それを基盤とした三次元積層型 AI チップを共同開発中で実用化の予定である。

2.3 研究成果から生み出された科学技術や社会・経済への波及効果

2.3.1 研究領域の展開状況（展開図）

本研究領域では、2007年度から2009年度にかけて合計11件の研究課題が採択されたが、CREST終了後の展開と発展の状況を展開図として図2-5に示した。

宇宙関連、自動車関連、クラウドのデータセンターやIoTなど社会のトレンドとなっている分野に対しアプリケーションへの実装から設計、製造に至るまで幅広くCREST研究終了後も多数のディペンダブルVLSIの研究を展開、発展させていることが分かる。JSTのCRESTで3件、A-STEPで4件、ACCELで1件、未来創造事業で1件、また、NEDOで3件採択されている。加えて企業の振興財団から1件助成を受けており、研究発展のため多くの研究助成金を獲得している。

具体的には、宇宙関連では、坪内の研究を発展させた末松と亀田が準天頂衛星システムの通信技術を確立した。山崎は宇宙機システムのリアルタイムモジュールを開発し実装している。

自動車関連では、梶原がフィールド走行中の劣化、故障予知技術を、藤野が外部からの攻撃を検知予防する技術を確立した。藤野は車載ECUからサイドチャンネル攻撃で秘密鍵を窃取し車を不正に操作できることを実証し、特許技術を用いた暗号回路(MDR-ROM AES)を用いることで、サイドチャンネル攻撃を防止できることを示し、CRESTの研究を実用化に向け研究中である。

データセンター用メモリシステムと電子実装無線接続等の関連では、竹内は300倍の長寿命化、26%高速化したSSDを開発し、100年以上データが保持できるアーカイブメモリを実現した。またCREST研究終了後、SSDの大容量化が進み信頼性の問題が顕在化していることで、竹内の一連の研究展開が増々産業界の発展に貢献していることが理解される。このように竹内は、VLSIのテーマをメモリシステム階層まで持ち上げ、ディペンダブルメモリに相応しい公的アーカイブやクラウドへの応用という新しいアプリのステージを開拓した。竹内の主たる共同研究者の黒田は、CRESTの研究を発展させ、近接場結合技術でチップ間データ転送の1/1000低消費電力化と回路基板間の無線高速データ通信接続に成功し、メモリシステムのみならず電子実装の無線化という新しい世界を開拓した。これらの技術は、車載や宇宙応用で重要な耐震性、システムのモジュール化といった複数の観点からディペンダビリティに大きく貢献している。その技術を活用してJSTのACCEL「近接場結合集積技術による革新的情報処理システムの実現と応用展開」の研究代表者として、情報化社会のイノベーションを目指し、その特徴を生かした三次元実装技術の応用展開を進めている。（黒田忠広は2019年10月以降、東京大学大学院工学系研究科システムデザイン研究センターのセンター長として活動を深耕している）加えて、米田はハードウェアトロイの木馬の検出技術を確立した。

IoTなどの情報セキュリティ関連では、坂井が企業の振興財団から助成を受け「情報法学・

マネジメント論と侵入防止技術の融合による超セキュア情報システム」の研究を行い日本の個人情報保護法制のあり方を検討しながら改正の方向性を提案した。また、JST の CREST 「Society5.0 を支える革新的コンピューティング技術の創出」の研究総括として当時の CREST 技術を発展させている。

設計関連では、吉本は CREST の成果の発展で開発された画像プロセッサ設計技術で大手自動車メーカーと共同開発を実施し技術移転を行っている。また、小野寺は次世代 FPGA を実現する技術として注目されている配線層内での必要面積を非常に小さく実現できるビアスイッチ技術を中心に、次のステップの CREST 等で精力的に展開している。

製造関連では、小柳は CREST で開発した三次元集積化技術を応用して、各種集積回路チップを搭載するシリコンインターポーザ技術をファウンダリ企業と共同で開発し、民間企業に提供した。また、ベンチャー企業の東北マイクロテック株式会社に、CREST で開発した三次元集積化技術の技術指導を実施し、それを基盤とした三次元積層型 AI チップを共同開発中で、実用化の予定である。そして、セルフアセンブリ技術と直接接合技術を用いたマルチチップ-ウェハ接合三次元集積化技術の開発、水の表面張力を利用してチップをウェハの所定の箇所に正確に位置合わせを行って接合するセルフアセンブリ技術を使って、多くのチップを一括でウェハに接合するマルチチップ-ウェハ接合三次元集積化技術を開発した。位置合わせの正確性を改善でき、チップ積層の工程を大幅に削減することができる。IoT 機器等で本技術が使用され、センサやプロセッサ、通信チップ等を多層化し、高信頼性でかつ多機能小型化されることが期待されている。

このようにディペンダブルシステムの構成の全体を俯瞰して、CREST 開始当初の目論見どおり、CREST 研究終了後もそれぞれの分野や階層でディペンダブル VLSI の研究が発展し社会的にも重要な地位を占めている。今後も情報化社会が進み、ディペンダブルな VLSI やシステムの重要性がますます増加すると思われ、今後の研究の更なる発展が期待される。

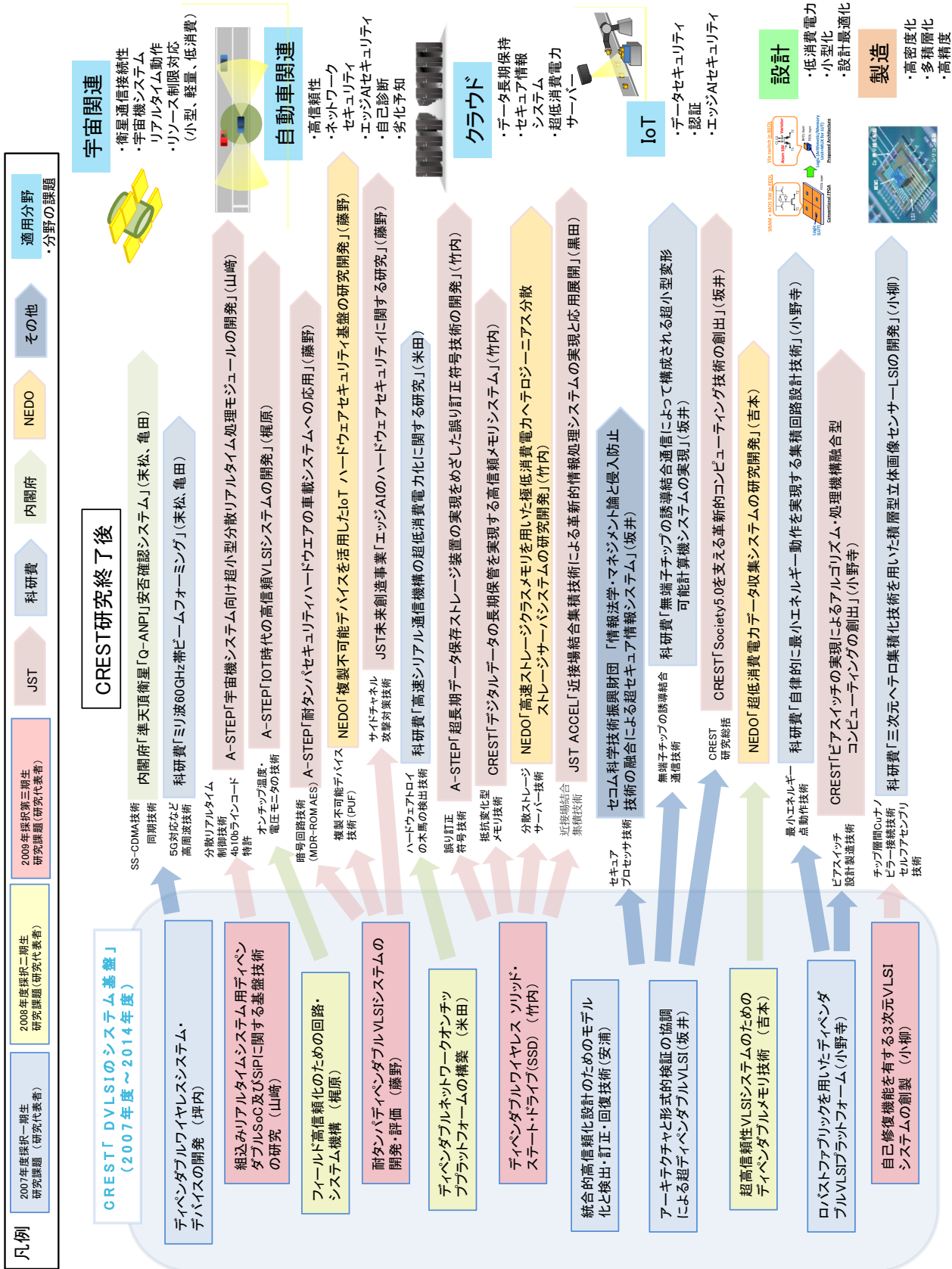


図 2-5 CREST 研究領域の展開図

2.3.2 研究成果の科学技術の進歩への貢献

以下に、研究成果の科学技術の進歩への貢献について幾つかの事例を示す。

小野寺は、CREST の研究「ディペンダビリティ向上への活用」に加えて、回路の再構成を「エネルギー効率向上への活用」という内容に発展させ、CREST 研究（「ビアスイッチの実現によるアルゴリズム・処理機構融合型コンピューティングの創出」研究代表者：大阪大学橋本昌宜教授）に展開している。ビアスイッチは配線層内に小面積で実現でき、次世代 FPGA を実現する技術として注目されている。また、CREST の研究「製造ばらつき」「特性劣化（エージング）」に加えて、一般的なデジタル回路においても、今後は「Random Telegraph Noise (RTN)」の影響を考慮する必要がある事を世界で初めて指摘したことで世界的に注目され、招待講演や数々の賞を受けている。そして、2017 年に NEDO の研究「複製不可能デバイス (PUF) を活用した IoT ハードウェアセキュリティ基盤の研究開発」(2017 年度～2020 年度) が採択され、CREST の研究成果である PUF の実用化研究を継続している。新しい PUF として企業と共同で、イメージセンサの画素のばらつき情報を使う CIS-PUF を開発した。本 PUF で、センサの認証や暗号鍵生成に利用する技術を研究開発しており、PUF の評価基準・評価手法の国際標準化を推進している。

坂井は、CREST の成果であるクロッキング技術の二相ラッチと TF (タイミング・フォールト) 検出を組み合わせることで効果的なクロック周波数向上や電圧削減を可能とした。また、これらのプリチャージの有無を制御することによって SRAM に展開した。この研究は半導体の微細化による回路遅延ばらつき対策に、大きな貢献をしている。

坪内の研究を発展させた末松と亀田は、内閣府主導で立ち上げた「Q-ANPI」安否確認システムに、CREST 研究終了後の研究成果であるスペクトラム拡散 CDMA 技術と同期技術を提案し、システムの構成、設計などに参画、これにより災害時 300 万人の所在地通知とショートメッセージ通信が可能となり、社会に貢献している。

梶原は、CREST の研究を A-STEP「IoT 時代の高信頼 VLSI システムの開発」に展開し、「遅延測定による劣化の事前検知」と「オンチップ温度・電圧モニタの技術」を自動運転の開発や Industry4.0 の故障予知など機能安全への実用化へ向けて複数の企業と協議を継続している。

吉本は、バッテリーの制限と厳しい熱設計に制約があり、かつ走行中に遠くのものを検出する必要がある車載システムに HDTV 解像度の物体認識を低消費電力で可能とした。

米田は、悪意のある設計者によるハードウェアトロイの木馬挿入の社会的脅威に対し、CREST の研究成果を展開してハードウェアトロイ挿入前後の回路状態の解析と、ディープラーニング等を使用したハードウェアトロイの木馬の検出方法を企業と共同で研究している。

小柳は、チップ層間を高密度の Cu ナノピラーを有するナノ材料膜を介して積層することにより高密度の三次元積層型集積回路を作製する技術を開発した。チップ自己組織化法とウェハレベルでの熱圧着により、今までの電気めっき Cu / Sn バンプで不可能であったギガ/テラスケール用とエクサスケール用の高信頼性の高密度積層技術を確立した。自動運転

等の高信頼性が求められるマルチコアプロセッサへの採用が期待されている。

竹内は、100年以上データが保持できるアーカイブメモリを開発するため、企業と抵抗変化型メモリを共同で開発し、当時の CREST の研究成果を種類の違うメモリに応用、発展させた。

藤野は、今後、AI モデルの窃取や改ざんが知的財産保護・誤動作防止・プライバシー保護に対して大きな脅威となることに着目し、車載・監視カメラなどで重要となる AI 推論処理をフィジカル空間で処理する「エッジ AI」において、AI モデルを保護し誤動作を防止するため、CREST の研究成果を発展させサイドチャネル攻撃対策を含む様々なハードウェアのセキュリティ対策の研究を行っている。

山崎は、CREST の研究を展開し 2016 年度に A-STEP で「宇宙機分散制御プロジェクト」「宇宙機システム向け超小型分散リアルタイム処理モジュールの開発」が採択された。宇宙機システムの要求を満たすように、従来に比べ 10 分の 1 以下の低リソース(小型/軽量/低消費電力)で厳しい環境においてもディペンダブルに動作する分散リアルタイム処理システムの実現を目指し企業への特許実施許諾や技術移転を積極的に実施している。

2.3.3 研究成果の社会・経済への波及効果

本領域開始時また期間中を含め、世界的にセキュリティや情報管理、信頼性等のディペンダブル性が注目を集め始めていたことから、多様な分野への社会的貢献が多い。

坂井は CREST の研究成果を展開し、ハードウェア的・ソフトウェア的両方の攻撃から保護するプロセッサとして、SharkCage を開発した。この研究では企業などからの助成や受託による研究などで、クラウドや車載システムのセキュリティの向上へ貢献している。

坪内の研究を発展させた末松と亀田は、内閣府主導で立ち上げた「Q-ANPI」安否確認システムで、システムの構成、設計などの議論から企業とともに参画した。これにより、災害時 300 万人の所在地通知とショートメッセージ通信が可能となり、社会に貢献している。

竹内は、CREST 研究終了後、SSD の大容量化が進み信頼性の問題が顕在化していることで、竹内の一連の研究展開が益々産業界の発展に貢献していることが理解される。具体的には 2014 年に「超長期データ保存ストレージ装置の実現をめざした誤り訂正符号技術の開発」という研究テーマが A-STEP に採択され、CREST 研究成果の実用化に向けてベンチャー企業と共同で研究、開発、実証を行った。また、100年以上データが保持できるアーカイブメモリを開発するため、2015 年度に CREST へ採択された研究課題「デジタルデータの長期保管を実現する高信頼メモリシステム」に、当時の CREST の研究成果を展開し、社会的に必要とされる国会図書館や医療関連のデータの長期保管を目指した。研究成果として 2017 年 5 月に「ディープラーニングを用いた画像認識に最適な SSD を開発 ～ データの「価値」を判断することで、300 倍の長寿命化、26%の高速化に成功」という報道発表を行った。

2.3.4 その他の特記すべき事項(新たな展開や分野間融合、キャリアアップ等)

多くの研究代表者は、DVLSI の研究を深めた後、大学や学部のマネジメントや後任の育成の立場からの指導を行っており、DVLSI の研究者の裾野を大きく広げている。

安浦は、CREST 研究終了後、九州大学の理事・副学長として、大学運営・マネジメントに専念している。2016 年の「FUKUOKA NEXT 都市改革フォーラム」のモデレータやパネリストを、2017 年の「九州未来会議」で基調講演を行っている。2018 年には九州大学伊都キャンパス(福岡市)で IoT 環境を導入した次世代型キャンパスを立ち上げている。最先端の実験場として、これまでも ID カード管理システムや水素ステーションなど基盤技術を先行導入しており、2020 年度には農学部の農場移転に合わせ、肥料や二酸化炭素(CO₂)濃度を管理できる IoT 化したスマート農場建設も計画中としている。また、2015 年より、NICT(独立行政法人 情報通信研究機構)の「ビッグデータの教育分野における利活用アプリケーションの研究開発」で、デジタル教科書を大学に導入し、e-Learning や学務情報と統合することによって、教育ビッグデータを構築し、きめ細かな教育・学習のサポートを主導し実現している。そして、2014 年から今日まで、JST さきがけ「社会と調和した情報基盤技術の構築」の研究総括として、新たに技術を俯瞰する立場で活躍されている。

梶原は、CREST 研究終了後の 2016 年 4 月に九州工業大学大学院情報工学研究院長に就任した。九州工業大学情報工学部を 2018 年に改組し、ネットワーク・通信、集積回路、ロボティクスなど従来から得意とする分野に加え、CREST の研究成果と関係のあるセキュリティ、データ科学など今後の産業ニーズが期待される分野を強化した編成を行っている。また、CREST の研究成果である「故障検出システム、生成回路及びプログラム」(2014 年に特許登録)を当時の梶原研究室の研究員が、現在、愛媛大学の講師として研究を企業とともに発展させている。

竹内の主たる共同研究者の黒田は、2019 年 10 月 1 日に設立された東京大学大学院工学系研究科付設「システムデザイン研究センター」のセンター長として活動を深耕している。

小野寺は、「階層横断型ディペンダビリティの向上」という研究分野においては、世界の第一線に位置している。IWCR(International Workshop on Cross-layer Resilience)という国際会議を継続しており、この会議の founding member として、Executive Committee に所属し重要な地位に就いている。

吉本は、定年でご退官後、特命教授として後進を指導しながら、CREST の成果の発展で開発された画像プロセッサ技術を、大手自動車メーカーと共同で開発し技術移転を行っている。

小柳は、ベンチャー企業の東北マイクロテック株式会社に、CREST で開発した三次元集積化技術の技術指導をし、それを基盤とした三次元積層型 AI チップを共同開発中で実用化の予定である。また、米国カリフォルニア大学ロスアンゼルス校と三次元集積化技術に関して人事交流を行っている。

第3章 各研究課題の主な研究成果と波及効果

各研究代表者のCREST研究終了後の発展を、以下の順に、1人1ページとして以降のページにまとめた。

3.1 2007年度採択研究課題

- 3.1.1 ロバストファブリックを用いたディペンダブルVLSIプラットフォーム
(研究代表者 小野寺秀俊) (図3-1)
- 3.1.2 アーキテクチャと形式的検証の協調による超ディペンダブルVLSI
(研究代表者 坂井修一) (図3-2)
- 3.1.3 ディペンダブルワイヤレスシステム・デバイスの開発
(研究代表者 坪内和夫/末松憲治, 亀田卓) (図3-3)
- 3.1.4 統合的高信頼化設計のためのモデル化と検出・訂正・回復技術
(研究代表者 安浦寛人) (図3-4)

3.2 2008年度採択研究課題

- 3.2.1 フィールド高信頼化のための回路・システム機構
(研究代表者 梶原誠司) (図3-5)
- 3.2.2 超高信頼性VLSIシステムのためのディペンダブルメモリ技術
(研究代表者 吉本雅彦) (図3-6)
- 3.2.3 ディペンダブルネットワークオンチッププラットフォームの構築
(研究代表者 米田友洋) (図3-7)

3.3 2009年度採択研究課題

- 3.3.1 自己修復機能を有する3次元VLSIシステムの創製
(研究代表者 小柳光正) (図3-8)
- 3.3.2 ディペンダブルワイヤレスソリッド・ステート・ドライブ(SSD)
(研究代表者 竹内健) (図3-9)
- 3.3.3 耐タンパディペンダブルVLSIシステムの開発・評価
(研究代表者 藤野毅) (図3-10)
- 3.3.4 組込みリアルタイムシステム用ディペンダブルSoC及びSiPに関する
基盤技術の研究
(研究代表者 山崎信行) (図3-11)

研究課題

ロバストファブリックを用いたディペンダブル

VLSIプラットフォーム

研究代表者：小野寺秀俊・京都大学大学院情報科学研究科 教授

研究期間：2007年10月～2014年3月

展開している事業 自律的に最小エネルギー動作を実現する
集積回路設計技術
JSPS KAKEN 基盤研究(A)
(2016年度～2019年度)

CRESTの成果

素子の極限微細化に伴い発生するLSIの製造性劣化、特性のばらつきと経年劣化、ソフトウェアなどによるディペンダビリティ低下の克服を目的として、回路技術からアーキテクチャまでの階層横断的取り組みにより、搭載回路の再構成と特性の調整が可能で、要求されるレベルに応じたディペンダビリティを提供可能なVLSIプラットフォームを開発した。

発展

1. 再構成アーキテクチャ
CRESTの研究「ディペンダビリティ向上への活用」に加えて、回路の再構成を「エネルギー効率向上への活用」という内容に発展させ、nanoCREST研究(「ピアスイッチの実現によるアルゴリズム・処理機構融合型コンピューティングの創出」研究代表者：大阪大学 橋本昌直教授)に展開している。ピアスイッチは配線層内に小面積で実現でき(図1)、次世代FPGAを実現する技術として注目されている。
2. 特性ばらつき
CRESTの研究「製造ばらつき」特性劣化(エージング)」に加えて、一般的なデジタル回路においても、今後は「Random Telegraph Noise (RTN)」の影響を考慮する必要がある事を世界で初めて指摘したことで世界的に注目され、招待講演や数々の賞を受けている。現在は、RTNのモデル化に注力している。
3. 製造ばらつき考慮設計
「エネルギー効率の改善」を実現するための重要な技術であり、ばらつきに脆弱な記憶回路の強靱化設計や、オンチップモニタを用いた実時間適応制御(run-time adaptation) 技術の研究に発展している。
4. エネルギー効率向上(消費エネルギー削減)
CRESTの研究「消費エネルギーを削減するための低電圧動作」を、電源電圧や基板電圧の調整により消費エネルギーを極限まで削減(最小化)することを目的とした「最小エネルギー点」(MEP: Minimum energy point)動作機構(図2)の研究に展開している。プロセス状態、温度、活性化率などにより変動するMEPを、オンチップモニタにより実時間で情報取得し、「デバイスレベルの情報取得して回路動作状況を調節する」という階層横断的取り組みを推進している。

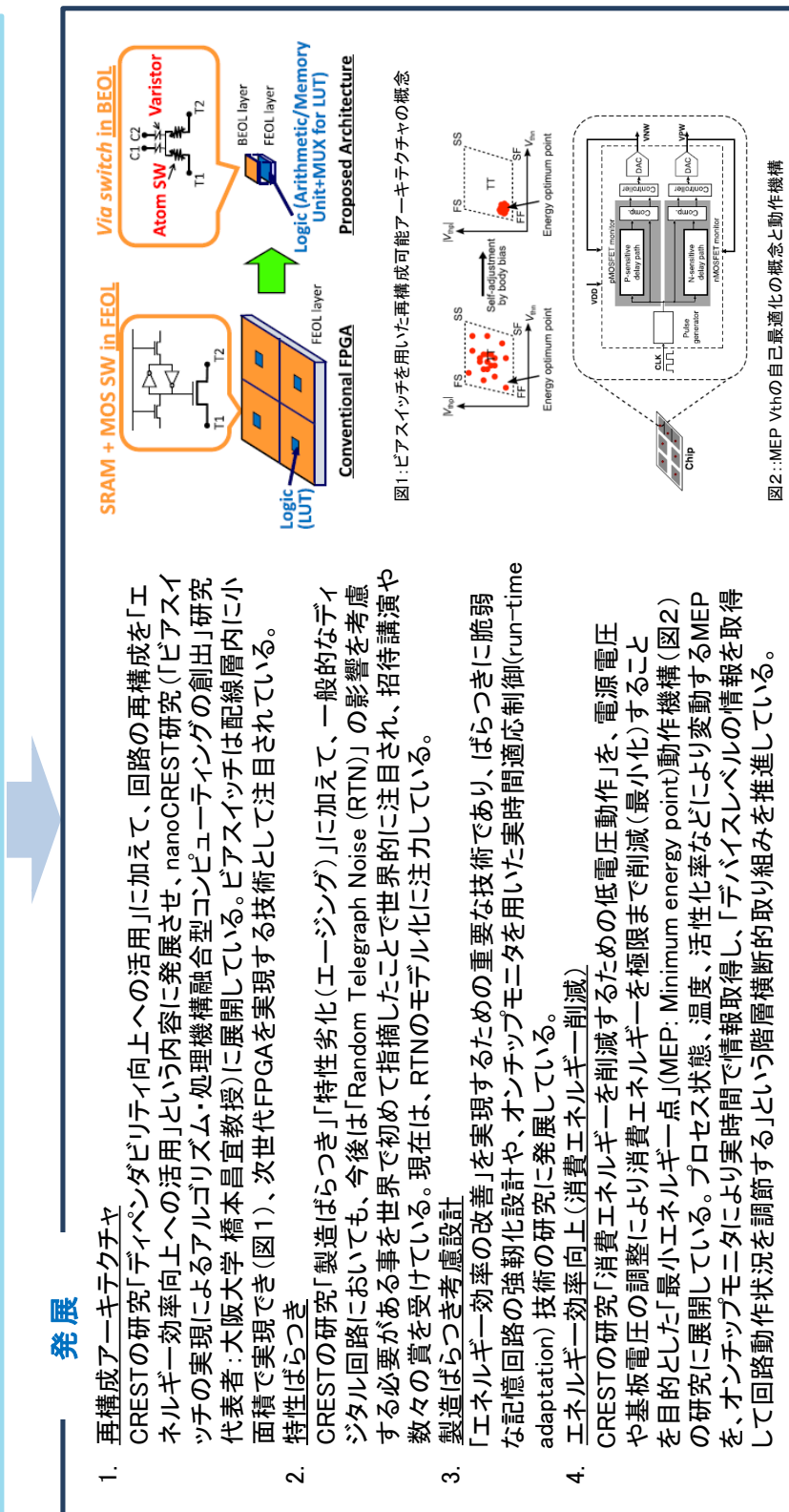


図1:ピアスイッチを用いた再構成可能アーキテクチャの概念

図2.:MEP Vthの自己最適化の概念と動作機構

図 3-1 ロバストファブリックを用いたディペンダブル VLSI プラットフォームの主な研究成果

研究課題

アーキテクチャと形式的検証の協調による 超ディペンダブルVLSI

研究代表者：坂井修一・東京大学大学院
情報理工学系研究科・教授

研究期間：2007年10月～2013年3月

CRESTの成果

VLSIシステムのディペンダビリティを飛躍的に向上させるアーキテクチャ技術・検証技術を新規提案し、シミュレーションと試作機の製作・評価を通してその有効性を検証した。アーキテクチャについては、①デザインばらつきへの耐性をもつクロッキング技術、②低コストで実装される耐故障FPGA、③ルータを用いたメモリアのディペンダビリティ向上技術、検証技術に関しては、④実用時間で大規模検証のできる等価性検証技術、⑤ポストシリコン自動修復技術である。さらに、これら諸技術との協調によって、個々の技術では達成できないディペンダビリティをVLSI上に実現する技術を研究開発し、これを検証することに成功した。

発展

1. クロッキング方式の実回路への応用
CRESTの成果①クロッキング技術を、実用的な回路に適用するために、クロック周波数向上や電圧削減を可能にした動的タイム・ポロイングの手法を考案、評価し、半導体の微細化による性能向上を可能にする最適な設計手法を確立した。
2. タイミングフォールト耐性をもつプロセッサアーキテクチャの研究開発
CRESTの成果①クロッキング技術の二相ラッチとTF(タイミングフォールト)検出を組み合わせてすることで効果的なクロック周波数向上や電圧削減を可能とした。また、これらをプリチャージの有無を制御することによってSRAMに展開した。(図1)この研究は半導体の微細化による回路遅延ばらつき対策に、大きな貢献をしている。
3. セキュアプロセッサの研究開発
CRESTの研究成果である①～⑤のディペンダブルなアーキテクチャ及び検証技術を展開し、PCソフトやデジタルコンテナの不正コピーを防ぐため通常のプロセッサに暗号化・復号やハッシュ値計測を行う独自の命令を追加したセキュアプロセッサを研究開発しVM(仮想マシン)に対応させた。
具体的にはハードウェア的・ソフトウェア的両方の攻撃からVMを保護するプロセッサとして、SharkCageを開発した。(図2)
これらの研究で公益財団法人セコム科学技術振興財団から助成を受け「情報法学・マネジメント論と侵入防止技術の融合による超セキュア情報システムの研究を行い、また、企業からの受託により「ディペンダブルな車載システムの研究開発」を行い、クラウドや車載システムのセキュリティの向上へ貢献している。

- 展開している事業
- ・情報法学・マネジメント論と侵入防止技術の融合による超セキュア情報システム 公益財団法人 セコム科学技術振興財団 研究助成 (2013年度～2017年度)
 - ・無端子チップの誘導結合通信によって構成される超小型変形可能計算機システムの実現 JSPS KAKEN 基礎研究(B) (2019年度～2021年度)
 - ・JST 戦略的創造研究推進事業 CREST「Society5.0を支える革新的コンピュータインテグレーション技術の創出」 研究総括

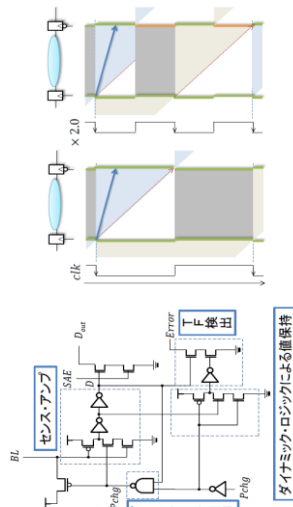


図1. タイミングフォールト(TF)回路を実装したSRAM(左)とそのタイミング(右)

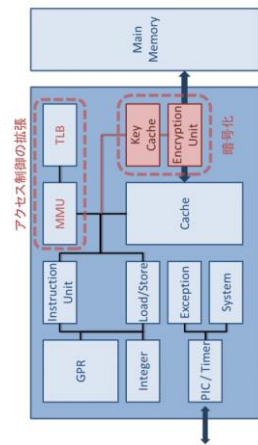


図2. SharkCage: VM secure processor

図 3-2 アーキテクチャと形式的検証の協調による超ディペンダブル VLSI の主な研究成果

研究課題

展開している事業: Massive Connect IoT 高効率同期無線ネットワークの実験的実証

JSPS KAKEN 国際共同研究加速基金
(2017年度~2019年度)

ディペンダブルワイヤレスシステム・デバイスの開発

研究代表者: 坪内和夫・東北大学電気通信研究所 名誉教授・客員教授

研究期間: 2007年10月~2015年3月

※CREST研究終了後の発展成果に関しては、同研究所の末松憲治教授と亀田卓准教授にご対応頂いた。

CRESTの成果

無線通信ネットワークの接続性・信頼性向上を目標とし、災害時も含め、常時最適な接続性を確保できる無線通信ネットワークを可能にするVLSI技術を開発した。具体的には、広域通信を実現しつつ高速・大容量通信を可能とし、さらに、大規模災害時においても安定した通信回線の提供を可能とする端末主導型のヘテロジニアス無線通信ネットワーク技術であるディペンダブル・エアを提唱し、要素技術を開発した。この概念を深めるため2013年度、2014年度にわたり研究を延長している。

発展

1. QZSS(Quasi-Zenith Satellite System: “みちびき”の準天頂衛星システム)を利用した安否確認システムへCREST研究終了後の研究成果を実装
内閣府主導で立ち上げた「Q-ANPI」安否確認システムに、CREST研究終了後の研究成果である以下の二つのオリジナル技術を提案した。開発にあたっては、システムの構成、設計などの議論から企業とともに参画した。これにより、災害時300万人の所在地通知とショートメッセージ通信が可能となり、社会に貢献している。(図1)
- <1> SS-CDMA技術
世界初のSS-CDMA(スペクトラム拡散CDMA)技術を発展させ実用化した。
<2> 同期技術
衛星が端末から約10倍効率よく受信できる信号の同期技術を提案し、概念実証実験などを通して提案方式の実現可能性を示した。

2. 60GHz帯のビームフォーミングアンテナに関する研究
2020年以降に本格的に立ち上がる5Gに対応するため、CRESTで延長した追加課題の研究を継続し現在も発展させている。具体的には、ミリ波帯無線通信端末用アンテナ一体化RF(高周波)フロントエンドモジュールの研究開発を行っている。複数の平面アレイアンテナを協調動作させることで広いアンテナカバーレッジを実現できる60 GHz帯3次元SiP(システム・イン・パッケージ)構造ビームフォーミングアンテナモジュールを開発し、多数の企業から興味を持たれており次世代通信技術として注目されている。(図2)

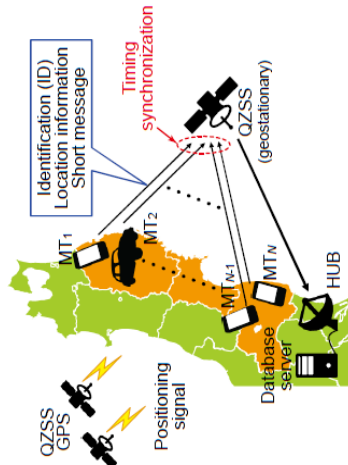


図1: QZSSショートメッセージ同期SS-CDMA通信の概念

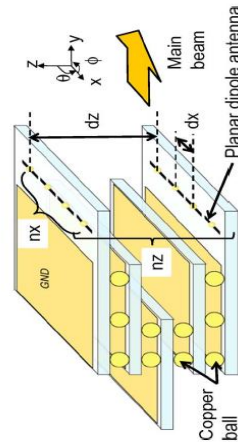


図2: 基板に平行なビームを出せる3-D SiP構造の60 GHz帯域平面ダイポールアレイアンテナ

図 3-3 ディペンダブルワイヤレスシステム・デバイスの開発の主な研究成果

研究課題

統合的高信頼化設計のためのモデル化と 検出・訂正・回復技術

研究代表者：安浦寛人・九州大学大学院システム情報科学研究院 教授

研究期間：2007年10月～2013年3月

展開している事業

- ・NICT「ビッグデータ」の教育分野における利活用アプリケーションの
研究開発」(2014年度～2017年度)
- ・さががけ「社会と調和した情報基盤技術の構築[社会情報基盤]」
研究総括 (2015年度～2018年度)

CRESTの成果

VLSIの微細化や大規模化は、従来は考慮しなくともよかった新たなディペンダビリティの劣化要因を顕在化させており、検出・回復・訂正などの対応策を設計に組み込む技術の確立が求められている。そこで中性子線等に起因するソフトウェア、タイミングエラー、悪意ある攻撃の3つの事例を対象とした各設計レベルにおけるディペンダビリティの評価指標、見積もり技術、向上技術などを開発し、設計フローとツールを構築した。具体的には①論理回路のソフトウェア耐性評価ツールの開発、②ばらつきに因るタイミングエラー対策技術の開発、③悪意のある攻撃に対する安全性評価技術の開発、に取り組み、人命に関わる社会システムや組み込みシステムのディペンダビリティ向上に寄与した。

発展

- ◆安浦は、CREST研究終了後は関連する技術畑から離れ、理事・副学長としてデジタル化に対応した大学経営に専念している。その傍ら近年では、情報通信技術を広く俯瞰する立場から、プロジェクトの代表や研究総括を兼務している。以下に簡単に紹介する。
- ・招待講演『情報インフラにおけるセキュリティ CIOとCISOの視点から』：電子情報通信学会ハードウェアセキュリティ研究会 学術報告118巻3号(2018年4月13日) 大学のICTインフラを統括する立場から、学術基盤のディペンダビリティの重要性を発信している。
- ・専門書の編集：『Smart Sensors at the IoT Frontier』 Edited by Hiroto Yasuura et.al, Springer (2017) ISBN 978-3-319-55345-0
IoT時代の新しいセンサーネットワークに関する日韓台中の若手研究者のシンポジウムAWSSSを毎年開催し、講演論文を英文の本として2016年以降3冊編集・発行している。
<https://link.springer.com/book/10.1007/978-3-319-55345-0>
- ・安浦寛人：「ICT活用の新段階：総論」、IDE大学協会、2016年の執筆など、ICTを用いた大学改革を提唱し、日本学術会議の提言「国立大学の教育研究改革と国の支援—学術振興の基盤形成の観点から」の作成に携わるとともに、大学の教育、研究、業務のICT化の推進の必要性を種々の場面で提案している。また、一般社団法人大学ICT推進協議会(AXIES)を2011年に立ち上げ、初代の会長を務めるとともに、大学のICT化の動きの組織化を進めた。
<http://www.scj.go.jp/ja/info/kohyo/pdf/kohyo-23-t247-1.pdf> / <https://axies.jp/ja>
- ・九州大学の新しい伊都キャンパスをスマートシティの実験場とし、企業と連携して様々な実証実験を行い、一部は実用化している。スマートモビリティコンソーシアムを結成し、2016年以降様々な企業とのオープンイノベーションを行っている。
<http://www.smpc.jp/index.html>
- ・NICT「ビッグデータ」の教育分野における利活用アプリケーションの研究開発」課題の代表研究責任者 [2014～2017]
<https://www.nict.go.jp/press/2014/06/19-1.html>
- ・JST さががけ「社会と調和した情報基盤技術の構築(社会情報基盤)」の研究総括 [2014～]
https://www.jst.go.jp/kisoken/presto/research_area/ongoing/1112069.html (参考：トクイイベント：https://researchmap.jp/ev1310cpp-66/#_66)

図3-4 統合的高信頼化設計のためのモデル化と検出・訂正・回復技術の主な研究成果

研究課題

フィールド高信頼化のための回路・システム機構

研究代表者： 梶原誠司・九州工業大学大学院情報工学研究院長
大学院情報工学府長・情報工学部長／教授

研究期間： 2008年10月～2014年3月

展開している事業

- ・IoT時代の高信頼VLSIシステムの開発
- ・JST 研究成果展開事業A-STEP 産学共同フェーズ（ステージⅡ）
- ・シーズ育成タイプ 第1分野（2017年度～2022年度）
- ・フィールド運用中のアダプティブテストに基づくVLSIの予防安全
- ・JSPS KAKEN 基礎研究(B)（2018年度～2020年度）

CRESTの成果

VLSIの微細化技術の進展に伴いフィールド運用時のVLSIの劣化が顕在化しやすくなっていることに着目し、システムが故障により突然ダウンすることを事前に防止しシステムの安心安全性を高めることを目指した。CRESTの研究で開発したフィールドテストは、稼働中のVLSI (ASIC/SoC, FPGA, プロセッサ)の一部または全体を一時的にテストモードにし、短時間で高品質な自己テスト・診断を行うことで、劣化の事前検知と故障検出を可能とし、高度な信頼性を確保した。具体的な研究成果として①遅延測定による劣化の事前検知、②高品質遅延テスト、③オンチップ温度・電圧モニタを開発した。

発展

1. IoT時代の高信頼VLSIシステムの開発
CRESTの研究は、JST研究成果展開事業A-STEPで企業と共同で採択された「IoT時代の高信頼VLSIシステムの開発」に展開された。A-STEPでは、CRESTの研究成果の「①遅延測定による劣化の事前検知」(図1)と「③オンチップ温度・電圧モニタの技術」(図2)の実用化を目的としている。現在では自動運転の開発やIndustry4.0の普及などにより、故障予知など機能安全としてのCRESTの研究の実用化の需要が高まっており、複数の企業と実用化に向けた協議を継続している。
フィールドにおけるオンチップ温度・電圧センサによる経年劣化モニタの開発
この研究の主要部分は、CRESTの研究成果である「③オンチップ温度・電圧モニタ」を実用化に向けてまとめたものであり、CREST研究当時に出願登録された特許(特許第6083586号)は企業へ実施許諾契約を結び実用化へ進展している。センサをデジタルで構成していることがポイントであり、リアルタイムで所望の測定ポイントに近い距離で測定でき、小型で複数個配置できることが特徴である。
3. 故障検出システム、生成回路及びプログラム
この研究は、CRESTの研究の「②高品質遅延テスト」の発展であり、IRDロップが生じ論理回路が誤動作し、歩留りが低下することを課題とした研究である。VLSIのスキヤンテスト時の消費電力問題に対処する有力手段であり、今後、実際のテスト現場での利活用が期待できる。当時、博士後期の学生が研究に携わったがその後愛媛大学の講師として継続して研究を行っており、CRESTの研究の展開が拡大している。

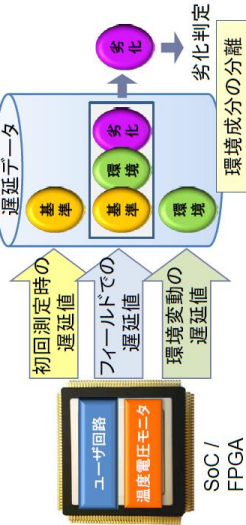


図1:遅延測定による劣化の事前検知

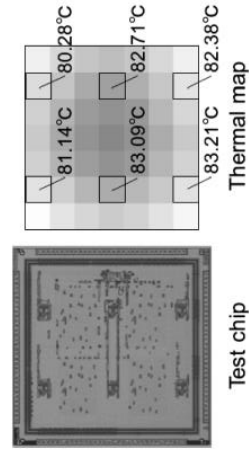


図2:オンチップ温度・電圧モニタチップと温度分布

図 3-5 フィールド高信頼化のための回路・システム機構の主な研究成果

研究課題

超高信頼性VLSIシステムのための ディペンダブルメモリ技術

研究代表 吉本雅彦・神戸大学大学院システム情報学研究科 教授

研究期間：2008年10月～2014年3月

CRESTの成果

高信頼性VLSIシステムの構成で重要であるSRAMのディペンダビリティを阻害する要因として、中性子などによるソフトエラー、素子の経年劣化、電源ノイズなどの電圧変動、温度変動、サイドチャネルアタック、不正アクセス、の6項目が挙げられるが、それらの対策技術の研究開発した。研究成果としては、①自律型ディペンダブルメモリVLSIの開発において動作最少電圧を低減し大きな電源電圧の振れ込みでもFailure Rateを大幅に改善、②VLSIにおける電源ノイズ・シミュレーション手段を確立、③CPUモデルベースのハードウェア/ソフトウェア協調シミュレーション(Virtualization)技術を構築、④SRAMマージン不良がチップ固有であることを用いてPhysical unclonable Function (PUF)によるID生成回路およびスクリーニングテストを提案しメモリーブースID/暗号鍵生成技術の開発に成功、が挙げられる。

展開している事業

- ・NEDO「ノーマリーオフ・コンピューティング基盤技術開発」(2011年度～2015年度)
- ・NEDO「ULPセンサモジュールの研究開発」(2015年度)
- ・総務省SCOPE「階層間協調設計によるセンサネットワークノード用超低消費電力LSI設計技術に関する研究」(2014年度～2016年度)
- ・NEDO「超低消費電力データ収集システムの研究開発」(2016年度～2020年度)

発展

1. ソフトエラーに伴うエラー伝搬解析手法の開発
VLSIプロセッサに対するソフトエラー伝播解析技術における、temporal maskingとlogical maskingの組み合わせ解析による精度の向上手法を開発した。flip-flopのenable状態に依存するtemporal masking無効化の影響と、一度分岐したエラーが再び合流する再合流パスにおけるエラー合流タイミングの影響を考慮した高精度なソフトエラー伝播解析を提案した。これにより正確なソフトエラーレート(SER)分析技術による高信頼性VLSIの設計が可能となった。
2. 低消費電力物体認識プロセッサVLSIの設計技術の開発(図1)
HDTV解像度(60frame/s)動画像に対してSparse FINDアルゴリズムを用いて実時間処理を実行するVLSIの設計技術を開発した。2段階特徴抽出処理、SVMにおける並列分類とブロック並列処理を特徴とし、40nmCMOS技術を用いて130MHz動作で702mWの低消費電力特性を実現した。これによりHDTV解像度の物体認識が低消費電力で可能となった。バッテリーの制限と厳しい熱設計に制約があり、かつ走行中に遠くのものを検出する必要がある車載システムに採用が検討されている。
3. 自動車制御におけるDouble Module Redundancy (DMR) 技術の開発(図2)
自動車の一過性の故障に対して正常な回復処理を行うための手法であるデュアルコアロックスアップにおいて、チェックポイント&リカバリの低遅延化手法として、一括コピー・比較可能なSRAMを用いたアーキテクチャを開発した。これにより、車両や社会インフラなどの安全性が重要なシステムで必要される、高い信頼性で動作するプロセッサが提供可能となった。

※CRESTの成果の発展で開発されたこれらの画像プロセッサ技術は、大手自動車メーカーと共同開発を実施し技術移転を行っている。

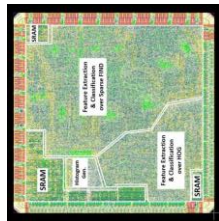


図1： Sparse FINDを実時間処理するVLSI(左)と特徴抽出結果(右)

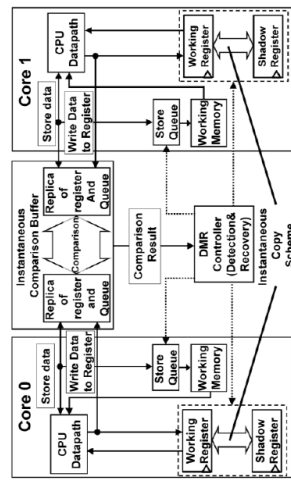


図2： Double Module Redundancy (DMR) アーキテクチャ

図3-6 超高信頼性VLSIシステムのためのディペンダブルメモリ技術の主な研究成果

研究課題

ディペンダブルネットワークオンチッププラットフォームの構築

研究代表者：米田 友洋・国立情報学研究所アーキテクチャ科学研究所系・教授

研究期間：2008年10月～2014年3月

CRESTの成果

集積システムの微細化・大規模化が進むにつれ、さまざまなアプリケーション製品の高性能・高信頼化・高機能化をVLSIレベルで達成しようという要求が急速に増加しているが、セーフティクリティカルな車載制御アプリケーションを高ディンダブル・高性能・高アダプタブルに実行するために、さまざまな要素技術を開発・統合し、ハードウェアとソフトウェアからなる一つのプラットフォームという形にまとめ上げた。具体的な研究成果は、①ディペンダブルマルチタスク機能を実現する完全非同期オンチップネットワーク、②高速かつ高電力効率非同期式制御機能メモリ技術、③冗長コア上での高信頼タスク実行技術、④冗長コアへの多重タスク割り当て・スケジューリング技術の確立である。

展開している事業
高速シリアル通信機構の超低消費電力化
に関する研究 JSPS KAKEN 基盤研究(A)
(2015年度～2017年度)

発展

1. 非同期式回路におけるハードウェアトロイの挿入と検出に関する評価
悪意のある設計者によるハードウェアトロイの木馬挿入の脅威は、VLSIシステムの重大な問題の一つになっている。そこでCRESTの研究成果を展開し、非同期式ネットワークオンチップルータ等に対するハードウェアトロイ挿入前後の回路状態の解析とともに、ディプラーニング等を使用した、非同期式回路におけるハードウェアトロイの木馬の検出方法を日本電気(株)と共同で研究した。(図1)
2. 不揮発性素子を用いた非同期式回路の耐電源断システムの開発
CRESTの研究②等を展開し、電源の瞬間に対して必要な回路情報を不揮発性素子に保存し、電源回復時にシステムを初期化することなく電源断直前の動作を継続させる技術を開発し、非同期式回路向けに開発し評価した。これによりシステムの再起動やデータの消失を防ぐことができ、システムの高信頼性化、効率化に貢献することができた。(図2)
3. 耐故障システム構成方法であるDTRR向けのタスクスケジューリングとタスクアロケーション手法の開発
CRESTの研究③及び④を展開し、通常時2重化実行、故障発生時3重化実行を行い、高可用性を実現可能なDTRR方式(Duplication with Temporary Triple Modular Redundancy and Reconfiguration)について適したタスクスケジューリングと冗長タスクアロケーション方式を開発し評価を行った。この研究により効率よく可用性の高いシステムが実現可能となった。
4. 非同期式NoCルータと同期式NoCルータの詳細な性能および消費電力比較
CRESTの研究①を展開し、非同期式ネットワークオンチップルータと同期式ネットワークオンチップルータを実装プロセッサ等同一条件で実現し、その性能および消費電力を負荷を変化させながら詳細に比較・評価した。これにより、非同期式NoCルータと同期式NoCルータのそれぞれの適したアプリケーションを確認することができ、用途による使い分けが可能となった。

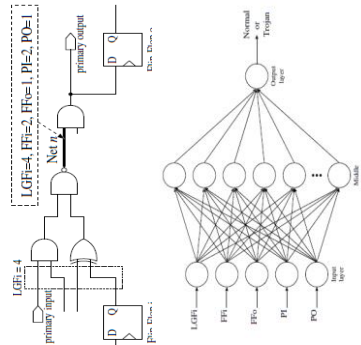


図1: ネットリストから抽出されたトロイの木馬の特値例(上)と判定のニューラルネットワーク構造(下)

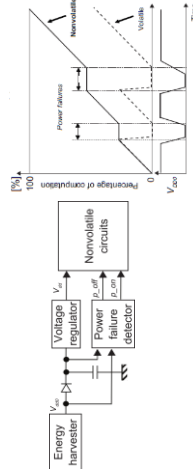


図2 耐電源断システム例(左)とシステム動作(右)

図 3-7 ディペンダブルネットワークオンチッププラットフォームの構築の主な研究成果

研究課題

自己修復機能を有する3次元VLSIシステムの創製

展開している事業 三次元ヘテロ集積化技術を用いた積層型立体画像センサーLSIの開発 JSPS KAKEN 基盤研究(A) (2015年度～2017年度)

研究代表者名: 小柳光正・東北大学未来科学技術共同研究センター・教授

研究期間: 2009年11月～2014年3月

CRESTの成果

自動運転に用いられる立体視認識システムには、高速・高精度・低電力の画像処理プロセッサが必須となり、画像処理プロセッサには車載用の高い信頼性も要求される。そこで、三次元集積化とペクトルアーキテクチャの導入によって高性能化(1TFlops)、低電力化(<5W) 高信頼化(80Fit)を目標として研究開発を行った。具体的には①世界初のオンタイムテスト機能を有する三次元4積層型プロセッサの開発 ②ペクトルアーキテクチャを採用した三次元マルチコアプロセッサの提案し1TFlops, 3.39W が可能である検証、③ Supervisor Processor とオンライン・サイクリックテストと3重化テストの導入により、三次元積層プロセッサの高信頼化(80Fit)が可能である検証を行った。

発展

1. CRESTの研究成果の応用と展開及び交流
 - ・CRESTで開発した三次元集積化技術を応用して、各種集積回路チップを搭載するシリコンインターポーザ技術をアウンダリ企業と共同で開発し、民間企業に提供した。
 - ・ベンチャー企業の東北マイクロテック(株)に、CRESTで開発した三次元集積化技術の技術指導をし、それを基盤とした三次元積層型AIチップを共同開発中で、実用化の予定である。
 - ・米国カリフォルニア大学ロスアンゼルス校と三次元集積化技術に関して人事交流を行った。
2. CRESTの研究成果の発展
 - ・チップ層間をCuナノピラーで接続する高密度三次元積層技術の開発
チップ層間を高密度のCuナノピラーを有するナノ材料膜を介して積層することにより高密度の三次元積層型集積回路を作製する技術を開発した。チップ自己組織化法とウエハレベルでの熱圧着により、今までの電気めっきCu / Snバンプで不可能であったギガ/テラスケール用とエクサスケール用の高信頼性の高密度積層技術を確立した。(図1)
自動運転等の高信頼性が求められるマルチコアプロセッサへの採用が期待されている。
 - ・セルファセンブリ技術と直接接合技術を用いたマルチチップ-ウエハ接合三次元集積化技術の開発
水の表面張力を利用してチップをウエハの所定の箇所に正確に位置合わせを行って接合するセルファセンブリ技術を使って、多くのチップを一括でウエハに接合するマルチチップ-ウエハ接合三次元集積化技術を開発した。セルファセンブリ技術では表面張力を利用して、数千個のチップを1秒以下で一括で位置合わせを行い接合するので、位置合わせの正確性を改善でき、チップ積層の工程を大幅に削減することができる。(図2)
IoT機器等で本技術が使用され、センサやプロセッサ、通信チップ等を多層化し、高信頼性でかつ多機能小型化されることが期待されている。



図2: セルファセンブリによるチップ作製フロー(上)とチップの例(下)

図3-8 自己修復機能を有する3次元VLSIシステムの創製の主な研究成果

展開している事業

- ・ビッグデータのリアルタイム処理に向けた新機能材料を用いた集積回路システムの研究 JSPS KAKEN 基盤研究(B) (2014年度～2018年度)
- ・デジタルデータの長期保管を実現する高信頼メモリスシステム JST 戦略的創造研究推進事業 CREST ナノテクノロジー・材料 素材・デバイス・システム融合による革新的ナノエレクトロニクスの創成 (2015年度～2020年度)

研究課題
ディペンダブル
ワイヤレスソリッド・ステート・ドライブ(SSD)
研究代表者: 竹内健・中央大学 理工学部・教授
研究期間: 2009年10月～2015年3月

CRESTの成果

フラッシュメモリを用いたワイヤレスSSD(メモ리카ード)及びホストシステムの研究を行い、書き換え回数やデータ保持時間の増加など使用に伴うメモリの信頼性の劣化、接触不良、動作中の電源遮断や水への接触(人的エラー)、人体との接触による静電気破壊(ESD)などのエラー要因にディペンダブルな回路システムの開発を行った。提案技術全体でSSDの信頼性を1000倍以上高めることに成功した。

発展

- CREST研究後、SSDの大容量化が進み信頼性の問題が顕在化し大きくなり、産業界の発展に当時のCRESTの成果及び以下の発展が大きく貢献している。
- 1. 超長期データ保存ストレージ装置の実現をめざした誤り訂正符号技術の開発
 2014年に「超長期データ保存ストレージ装置の実現をめざした誤り訂正符号技術の開発」の発表、開発、実証を行った。提案技術全体でSSDの信頼性を1000倍以上高めることに成功した。
- 2. デジタルデータの長期保管を実現する高信頼メモリスシステムの開発
 100年以上データが保持できるアーカイブメモリを開発するため、2015年度にCRESTへ採択された研究課題「デジタルデータの長期保管を実現する高信頼メモリスシステム」に、当時のCRESTの研究成果を展開し発展させている。具体的には、企業と抵抗変化型メモリを共同で開発し、当時のCRESTの研究成果を種類の違うメモリに応用、発展させた。社会的に必要とされる国会図書館や医療関連のデータの長期保管を目指し、研究成果として2017年5月に「ディープラーニングを用いた画像認識に最適なSSDを開発 ～ データの「価値」を判断することで、300倍の長寿命化、26%の高速化に成功」という報道発表をした。(図1)
- 3. 高速ストレージクラスメモリを用いた極低消費電力ヘテロジニアス分散ストレージサーバシステムの研究開発
 2016年に新エネルギー・産業技術総合開発機構(NEDO)の「IoT 推進のための横断技術開発プロジェクト」において「高速ストレージクラスメモリを用いた極低消費電力ヘテロジニアス分散ストレージサーバシステムの研究開発」(2016年～2020年)が採択され、現在開発を行っている。CRESTの研究成果も展開しソフトウェアの開発を行っている。(図2)

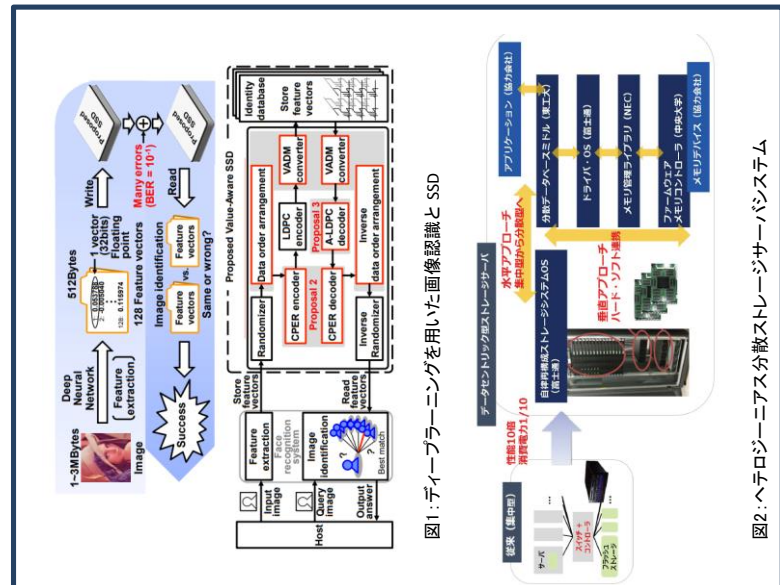


図 3-9 ディペンダブル ワイヤレス ソリッド・ステート・ドライブ(SSD)の主な研究成果

研究課題

組込みリアルタイムシステム用ディペンダブルSoC 及びSiPに関する基盤技術の研究

研究代表者： 山崎 信行・慶應義塾大学理工学部 教授

研究期間： 2009年10月～2015年3月

展開している事業

「宇宙機システム向け超小型分散リアルタイム処理モジュールの開発」
JST 研究成果展開事業(企業化開発・ベンチャー支援・出資) A-STEP
産学共同フェーズ(ステージⅡ) シーズ育成タイプ 第1分野
2016年度～2021年度

CRESTの成果

組込みリアルタイムシステムの構築をターゲットとし、SoC (System-on-Chip)、SiP (System-in-Package)及びOS (Operating System)をコデザインすることでディペンダブルかつ実用的なVLSIシステムを実現する基盤技術に関する研究を行った。従来の組込みリアルタイムシステムは時間粒度が1msec程度であったが、CRESTの研究開発では高性能・高機能なロボットの分散制御を実現するために10μsec程度の時間粒度を達成すると共に、ディペンダブルで超小型・高機能・低消費電力である組込みリアルタイムシステムを構築するための基盤技術を構築した。具体的には①リアルタイム処理機構の開発、②リアルタイム通信機構の開発、③D-RMTP(Dependable Responsive Multithreaded Processor)SoC/SiPの研究開発である。

発展

1. CRESTの研究成果をA-STEP「宇宙機分散制御プロジェクト」へ展開
 - ・CRESTの研究を展開し、2016年度にJSTのA-STEP「宇宙機分散制御プロジェクト」 「宇宙機システム向け超小型分散リアルタイム処理モジュールの開発」で日本電気(株)と共同で採択された。宇宙機システムの要求を満たすように、従来に比べ10分の1以下の低リソース(小型/軽量/低消費電力)で厳しい環境においてもディペンダブルに動作する分散リアルタイム処理システムの実現を目指し、以下の研究開発を行っている。
 - ・超小型で分散制御を行うsIO Core SoCと高度な分散リアルタイム制御の実現のためCRESTの研究成果である③D-RMTPを発展させたsRMTP (Responsive Multithreaded Processor for Spacecraft) SoCの設計・実装
 - ・超小型制御基板(SiP)及びリアルタイムOSの統合的な設計・実装
2. CRESTの研究成果の技術移転、実施許諾、共同研究
 - ・上記A-STEPで、日本電気(株)に分散制御用プロセッサ及びリアルタイムオペレーティングシステムに関する技術移転を行った。宇宙機分散制御用国内プロセッサ(sRMTP)、リアルタイムネットワーク(Responsive Link)、RT-OS (favor OS)は技術移転中である。
 - ・上記A-STEPで、NECスペーステクノロジ(株)へ評価用に特許の実施許諾(4b10b ラインコード)(特許第5900850号)を行い、ディペンダブルラインコード(4b10b)のソースコード(Verilog HDL)を提供している。
 - ・他にも、CRESTの研究を進展させ、半導体メモリ企業とディペンダブルストレージに関する共同研究を行った。また他の国内半導体企業と不揮発プロセッサに関する共同研究を行っている。

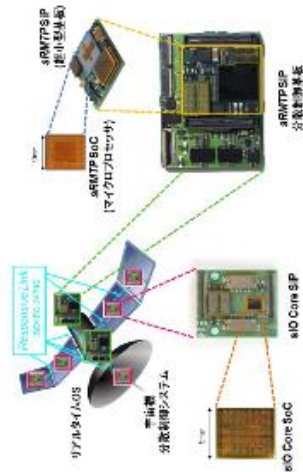


図1: 宇宙機分散制御システムの構成

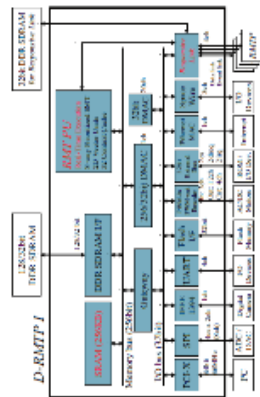


図2: D-RMTP(Dependable Responsive Multithreaded Processor)のプロック図

図 3-11 組込みリアルタイムシステム用ディペンダブル SoC 及び SiP に関する基盤技術の研究の主な研究成果

・各研究課題の主な研究成果と波及効果に使用した図の引用元

研究代表者名	研究題目	頁	図名	図の引用元の書誌事項
小野寺 秀俊	ロバストファブリックを用いたディペンダブルVLSIプラットフォーム	35	図1: ビアスイッチを用いた再構成可能アーキテクチャの概念	Via-Switch FPGA: Highly Dense Mixed-Grained Reconfigurable Architecture with Overlay Via-Switch Crossbars IEEE Transactions on Very Large Scale Integration (VLSI) Systems VOL. 26, NO. 12, DECEMBER 2018 2723-2736 Fig5
			図2: MEP Vthの自己最適化の概念と動作機構	Circuit techniques for device-circuit interaction toward minimum energy operation IPSI Transactions on System LSI Design Methodology Vol.12 2-12 (Feb. 2019) Fig9
坂井 修一	アーキテクチャと形式的検証の協調による超ディペンダブルVLSI	36	図1: タイミングフォールト (TF) 回路を実装したSRAM (左) とそのタイミング (右)	ダイナミック・ロジックへのタイミング・フォールト検出手法の適用 情報処理学会研究報告 2014-ARC-210, No. 18, pp. 1-8 (2014). 図9, 図10
			図2: SharkCage: VM secure processor	東京大学大学院理工学研究科 坂井・入江研究室 HP https://www.mtl.t.u-tokyo.ac.jp/archives/researches/160
坪内 和夫 (末松 憲治、 亀田 卓)	ディペンダブルワイヤレスシステム・デバイスの開発	37	図1: QZSS ショートメッセージ同期SS-CDMA通信の概念	QZSS Short Message Synchronized SS-CDMA Communication Extended Abstracts of the 2017 International Conference on Solid State Devices and Materials, Sendai, 2017, pp341-342 Fig1
			図2: 基板に平行なビームを出せる3-D SiP構造の60GHz帯域平面ダイポールアレイアンテナ	A 60-GHz Band Planar Dipole Array Antenna Using 3-D SiP Structure in Small Wireless Terminals for Beamforming Applications IEEE TRANSACTIONS ON ANTENNAS AND PROPAGATION, VOL. 61, NO. 7, JULY 2013 Fig1
安浦 寛人	統合的高信頼化設計のためのモデル化と検出・訂正・回復技術	38	なし	安浦教授ご確認

研究代表者名	研究題目	頁	図名	図の引用元の書誌事項
梶原 誠司	フィールド高信頼化のための回路・システム機構	39	図1: 遅延測定による劣化の事前検知	半導体集積回路の劣化検知のためのフィールドテスト技術 大学連携新技術説明会@JST (2013.12.20) 17 ページ
			図2: オンチップ温度・電圧モニタテストチップと温度分布	Temperature and Voltage Measurement for Field Test Using an Aging-Tolerant Monitor IEEE TRANSACTIONS ON VERY LARGE SCALE INTEGRATION (VLSI) SYSTEMS, VOL. 24, NO. 11, NOVEMBER 2016 Fig22
吉本 雅彦	超高信頼性 VLSI システムのためのディペンダブルメモリ技術	40	図1: Sparse FIND を実時間処理する VLSI (左) と特徴抽出結果 (右)	A low power, VLSI object recognition processor using Sparse FIND feature for 60 fps HDTV resolution video IEICE Electronics Express, Vol.14, No.15, 1-12 Fig13(a) Fig14
			図2: Double Module Redundancy (DMR) アーキテクチャ	A Low-Latency DMR Architecture with Efficient Recovering Scheme Exploiting Simultaneously Copiable SRAM IEICE Transactions on Electronics 2015 E98C VOL4 333-339 Fig1
米田 友洋	ディペンダブルネットワークオンチッププラットフォームの構築	41	図1: ネットリストから抽出されたトロイの木馬の特値例 (上) と判定のニューラルネットワーク構造 (下)	Hardware Trojan Insertion and Detection in Asynchronous Circuits 2019 25th IEEE International Symposium on Asynchronous Circuits and Systems (ASYNC) Fig1
			図2 耐電源断システム例 (左) とシステム動作 (右)	MTJ-Based Asynchronous Circuits for Re-initialization Free Computing against Power Failures 2017 23rd IEEE International Symposium on Asynchronous Circuits and Systems 2017-May 118-125 Fig1 (a) (b)

研究代表者名	研究題目	頁	図名	図の引用元の書誌事項
小柳 光正	自己修復機能を有する3次元VLSIシステムの創製	42	図1：高密度三次元積層技術の概念プロセスフロー	Novel reconfigured wafer-to-wafer (W2W) hybrid bonding technology using ultra-high density nano-Cu filaments for exascale 2.5D/3D integration Technical Digest - International Electron Devices Meeting, IEDM 2016-February 8.2.1-8.2.4 Fig3
			図2：セルフアセンブリによるチップ作製フロー（上）とチップの例（下）	三次元集積化 技術の現状と課題 小柳光正 図10, 図11 関連論文：Heterogeneous 3-D integration using self-assembly and electrostatic bonding 2016 IEEE 66th Electronic Components and Technology Conference
竹内 健	ディペンダブルワイヤレスソリッド・ステート・ドライブ(SSD)	43	図1：ディープラーニングを用いた画像認識とSSD	ディープラーニング（深層学習）を用いた画像認識に最適なSSDを開発～データの「価値」を判断することで300倍の長寿命化、26%の高速化に成功 中央大学プレスリリース 2017-5-2
			図2：ヘテロジニアス分散ストレージサーバシステム	IoT 社会の大量データ処理に最適！次世代ヘテロメモリ型高速ストレージ NEDO： https://www.nedo.go.jp/content/100869661.pdf
藤野 毅	耐タンパディペンダブルVLSIシステムの開発・評価	44	図1：暗号を用いた車載セキュリティシステムとサイドチャネル攻撃	藤野教授ご提供
			図2：イメージセンサの画素の製造ばらつきを利用したCIS-PUFによる鍵生成	
			図3：エッジAIにおけるハードウェアセキュリティ対策	
山崎 信行	組込みリアルタイムシステム用ディペンダブルSoC及びSiPに関する基盤技術の研究	45	図1：宇宙機分散制御システムの構成	慶応大学川崎タウンキャンパス HP JST A-STEP 宇宙機分散制御プロジェクト 分散リアルタイム処理用プロセッサ/SoC/SiP/OS http://www.k2.keio.ac.jp/project/project-k-yamasaki.html
			図2：D-RMTP(Dependable Responsive Multithreaded Processor) のブロック図	Responsive Task for Real-Time Communication 2017 IEEE 20th International Symposium on Real-Time Distributed Computing 52-59 Fig1