

研究課題別事後評価結果

1. 研究課題名：革新的電源制御による次世代超低電力高性能システム LSI の研究

2. 研究代表者名及び主たる研究参加者名(研究機関名・職名は研究参加期間終了時点):

研究代表者

中村 宏(東京大学大学院情報理工学系研究科 教授)

主たる共同研究者

宇佐美 公良(芝浦工業大学工学部 教授)

天野 英晴(慶応義塾大学理工学部 教授)

並木 美太郎(東京農工大学大学院工学研究院 教授)

近藤 正章(電気通信大学大学院情報システム学研究科 准教授)(平成 20 年 4 月～)

黒田 忠広(慶応義塾大学理工学部 教授)(平成 23 年 4 月～)

3. 研究実施概要

本研究課題の目的は、高度情報化社会を支える高性能システム LSI のさらなる高性能化と低消費電力化を、回路実装、アーキテクチャ、コンパイラ、システムソフトウェアの各階層が真に連携・協調し、革新的な電源制御を行うことによって、実現することである。

本研究では、各グループがこの目的に沿った研究を行うと同時に、グループ間の協調を実現させるための共通プラットフォームとして、MIPS-CPU(R3000)互換のプロセッサ Geyser、および電力効率アクセラレータとして大規模リコンフィギュラブルプロセッサ Cool Mega Array (CMA) (昨年度までのコードネームは SLD) の設計・試作を行った。また、Geyser 上で動作する Linux の研究開発、実行環境に応じて最適化コードを選択・実行する方式の開発などを行い、開発したプラットフォーム上でシステムソフトウェアとコンパイラが協調する低消費電力化を目指した。

MIPS-CPU(R3000)互換のプロセッサ Geyser は、パワースイッチによる細粒度の電源制御で低消費電力化を目指す汎用プロセッサである。平成 21 年度に、世界初となるサイクル単位での超細粒度パワーゲーティングを実現したマイクロプロセッサ Geyser-1 の設計・開発に成功した。Geyser-1 は 65nm テクノロジーを採用しており、実チップを用いてアプリケーションプログラムを実行することでその低消費電力効果を実証した。さらに、平成 22 年度にはその後継となる Geyser-2 の設計・試作を行った。Geyser-2 は、第一に cache と TLB を実装して OS が動作すること、第2に設計最適化を進めて動作周波数を Geyser-1 よりさらに向上させることを目標とした。その結果、120MHz で動作することに成功し、パワースイッチによる電源制御がサイクルレベルという時間的に極めて細粒度でも正しく動作させ得ることを実証した。また、Geyser-1 に比べてリーク電力の削減率のさらなる向上も達成できた。一方で、第一の目標に関しては、コプロセッサ CP0 における一部設計不具合のため、OS を稼働させることはできなかった。この点に関しては、Geyser-2 を FPGA に実装し、FPGA を用いた網羅的なテストを高速に実施することで問題の解決を図った。その結果、Geyser-2 が抱える不具合の洗い出しに成功し、その点を修正した Geyser を FPGA に実装し、さらにこの FPGA を用いた計算機システムの構築と、そのシステムへの Linux の移植に成功している。

低消費電力化という観点においてパワーゲーティング方式が克服すべき課題の一つは、パワースイッチの切り替えに伴うエネルギー的なオーバーヘッドである。パワーをオフにした場合のリーク電力削減効果とパワーのオン/オフによる消費エネルギーオーバーヘッドが等しくなる時間(損益分岐時間)は温度に大きく依存し、最適なパワーオン/オフ制御は温度により異なることがわかっている。そのため、温度という実行時状況をシステムソフトウェアが把握し、システムソフトウェアからの指示を基にパワーオン/オフ用のコードを動的に切り替える手法の開発も行い、その有効性を確認した。この成果は、本研究が重要な戦略としているシステム階層間の協調という観点からは、パワーゲーティングによる電源制御においては損益分岐時間という時間粒度が回路とアーキテクチャの重要な抽象概念として存在し、この粒度をインタフェースとして、パワーゲーティングされる回路と、パワーゲーティングするアーキテクチャ・コンパイラレイヤの協調することが最適である、という知見を示している。

開発したもう1種類のチップは、電力効率アクセラレータとしての CMA である。これは、大規模な組み合わせ回路から成るアレイを用いたリコンフィギュラブルプロセッサであり、平成 22 年度に 65nm テクノロジーで CMA-1 の設計・試作を行った。CMA-1 は 64PE からなる 24 ビットアーキテクチャの PE アレイを搭載し、2.72GOPS/11.2mW の実働電力効率を達成することに成功した。また、平成 23 年度には、ルネサス45nm プロセスを利用した CMA-2 を開発した。CMA-2 は、PE アレイのサイズを 80 に拡張し、命令メモリも倍に拡張してプログラム上の制約を緩和した。CMA-2 は、アプリケーションによっては CMA-1 の 1.2 倍～1.3 倍の電力

効率を実現した。同じアプリケーションに対して、200MOPS/mW という電力効率は、研究開始時点の他のアーキテクチャよりも 100 倍程度優れている。

4. 事後評価結果

4-1. 研究の達成状況及び得られた研究成果(論文・口頭発表等の外部発表、特許の取得状況等を含む)

回路実装、アーキテクチャ、コンパイラ、システムソフトウェアの各階層を連携させた低消費電力化に対するひとつの回答を示したもので、Geysler や CMA などのチップ試作で具体的、実用的な成果が得られており、当初の目標を概ね達成していると言える。Geysler の実績および要素技術の展開に関しては当初目標が十分達成されたとは言いが CMA の実績がそれを十分補っている。CMA が当初計画に比べて大きな比重を占めるようになり、大幅な電力性能比向上が得られている。

Geysler と CMA の成果は、当初の構想であった Data Resident の概念の具現化として達成されたものと認められるが、今後の技術の方向性に関する議論が十分なされなかったことには不満が残る。

3次元ワイヤレス実装技術との連携は当初想定されていなかった望ましい展開であり、その成果が期待される。

研究成果は著名な国際論文誌や重要な国際会議に数多くの論文として発表されており、十分に評価できる。また、ISLPED などの国際的な学会で本領域全体を含めた研究成果発表の場を組織し海外有識者の評価を受ける機会を得た努力は高く評価できる。

国内と海外でそれぞれ1件の特許出願がなされているが、外部から見える形での知財権の確立あるいは活用に向けた取り組みは十分とは言えない。

4-2. 研究成果の科学技術や社会へのインパクト、戦略目標への貢献

技術的成果に関しては、OS、アーキテクチャ、回路技術、デバイス技術の各階層を統合した低電力制御方式は例があまりなく、レベルが高いと考えられる。Geysler と CMA のどちらも、ユニークで有用な研究成果である。さらなる深耕をすることによって、今後の低電力技術の指針の一つを提示できる可能性が高い。

本研究では演算回路のパワーゲーティングに留まっているが、階層的協調制御の考え方を他の回路へ適用することで、次世代の低電力・高性能プロセッサにとって重要な技術に発展する可能性が高い。

Data Resident の構想自身は、独創的であり、科学的／技術的インパクトが期待された。Geysler や CMA の成果としてこの構想が具現化され、その有効性が示されているものの、最終報告において概念レベルの議論があまり説明されていない点は期待はずれである。開発した要素技術をベースに再度 Data Resident の構想や概念を検討し、新しい設計指針を構築する方向で更なる展開に発展させることを期待したい。回路、コンパイラ、OS の協調は、今後の大きな流れとなるものであり、本研究成果の概念化を是非進めて欲しい。

本質的に、新しい超低電力デジタルシステムの構築の指針とアーキテクチャを示す方向性を持っており、戦略目標に向けての貢献が大いに期待される。

4-3. 総合的評価

基本となる構想や概念は、今後の超低電力システム構築の基本的な流れを作る指針となり得るものであったと思われる。この構想に沿って、OS・アーキテクチャ・回路技術・デバイス技術の各階層を縦断する要素技術を開発し、実際にチップを試作して得られた知見を定量的に確認した点は高く評価できる。

Geyslerについては当初目標に比べて電力削減効果は小さかったが、パワーゲーティングの継続時間に基づく消費エネルギーの得失と損益分岐点(BET)、BETの温度依存性、キャッシュミス等の動的現象との関係、静的・動的な制御やそれらをその組み合わせた効果など、パワーゲーティングによる消費電力削減のために有用な提案・知見が多数得られた。またCMAの開発により、一定の応用分野において消費電力の極めて低いプロセッサを実現できる見通しも得られた。

最終報告において、基本構想や概念についての総括がなされていないことは残念である。また、実用化／産業化に向けた検討や、より広いシステムのオペレーションレベルでの技術的な課題などに関しても検討して欲しかった。再度研究チームで議論して、現時点でのチームとしての結論を出して欲しい。また知的財産権の確立等にも配慮が欲しい。

今後の超低消費電力化システム構築の基本的な指針のひとつとなり得るものであり、ここで得られた成果を基礎として汎用化に向けた課題のさらなる深耕と研究の発展を期待する。