

研究課題別事後評価結果

1. 研究課題名:

極限ゲート構造によるシステムディスプレイの超低消費電力化

2. 研究代表者名及び主たる研究参加者名(研究機関名・職名は研究参加期間終了時点):

研究代表者

小林 光(大阪大学産業科学研究所 教授)

主たる共同研究者

谷口 研二(大阪大学大学院工学研究科 教授)

今井 繁規(シャープ(株) 研究開発本部ディスプレイシステム研究所 所長)

3. 研究実施概要

本研究課題では、システムディスプレイの超低消費電力化を目的として、材料、プロセス、デバイス、回路、システムから統合的にアプローチした。材料、プロセス、デバイスからのアプローチとして、研究代表者のグループで開発したシリコンの低温酸化法である「硝酸酸化法」で得られる極低リーク電流特性を、システムディスプレイ駆動の薄膜トランジスタ(TFT)のゲート酸化膜の薄膜化と微細化に応用して消費電力を大幅に低減することを目指した。

TFT のゲート酸化膜を硝酸酸化法で形成すると、1)凹凸のある多結晶シリコン薄膜上にも均一な膜厚の酸化膜が形成できる、2)膜密度が高く良好なバルク特性を持つ、3)界面準位密度が低く、良好な界面特性を持つといった利点がある。従って、多結晶シリコン薄膜上に硝酸酸化法によって極薄酸化膜を形成した場合、ここでリーク電流をブロックできるため、その上に堆積法で形成するSiO₂膜の膜厚を低減できるとの発想に基づき、硝酸酸化法の上に形成するゲート酸化膜の膜厚を従来の80nmから最終的には10nmまで低減していった。TFTの消費電力は駆動電圧の自乗に比例し、駆動電圧はゲート絶縁膜の膜厚の増加と共に増加するので、ゲート酸化膜が80nmの場合駆動電圧は15Vであったが、40nmの場合の駆動電圧は2.5V、低消費電力化率は1/36であった。20nmの場合の駆動電圧は2V、低消費電力化率は1/56であった。最終的に達成した10nmのゲート酸化膜では1V駆動が可能となり、低消費電力化率は1/225と、当初予想した1/25より格段に良好な低消費電力化率を達成できた。10nmのゲート酸化膜を持つTFTの閾値電圧の絶対値は、n-ch TFT、p-ch TFT共に、0.4~0.6Vと良好であった。10nmまでゲート酸化膜を薄膜化させたにもかかわらず、ゲートリークは10⁻¹³Aとノイズレベル程度であり、硝酸酸化膜が有効にリーク電流をブロックしていることが分かった。また、硝酸酸化法で形成したTFTのリングオシレータの出力特性は良好であり、3Vで250MHz以上の周波数で動作が可能であることが分かった。

回路、システム面からもシステムディスプレイの超低消費電力化を行った。動画と静止画部分を区別して駆動するマルチドライバ方式を用いて、さらにリフレッシュレートを低くすることによって、超低消費電力化率1/9を達成した。ディスプレイ全体の低消費電力化率は、デバイス部分によって達成されている低消費電力化率とシステム部分のそれとの積になる。したがって、全体の低消費電力化率は、40nmゲート酸化膜TFTでは1/324、20nmゲート酸化膜TFTでは1/504、10nmゲート酸化膜TFTでは1/2025となる。

システム面からの超低消費電力化への他のアプローチとして、画素メモリを用いる方式を開発した。それによって、外部周辺回路を停止でき、リフレッシュレートを従来の60Hzから1Hzにまで低減できた。その結果、低消費電力化率1/50が達成できた。

4. 事後評価結果

4-1. 研究の達成状況及び得られた研究成果(論文・口頭発表等の外部発表、特許の取得状況等を含む)

本研究課題は当初に設定した高い到達目標をさらに1桁上回る低消費電力化を達成し、非常に優れた成果を産み出したと高く評価できる。

研究の開始時点において15VであったTFTの動作電圧を硝酸酸化法によるゲート薄膜形成によって研究終

了時点で3V以下に低減し、消費電力を1/25とすることが当初に掲げた最終的到達目標であったが、実際には、目標を超えた駆動電圧 1v を達成し、消費電力を 1/225 に低減した。加えて、システム・回路レベルで動画と静止部分を区別して駆動するマルチドライバ技術やリフレッシュレートを低減するソフトウェア技術の革新によってさらに 1/9 の低消費電力化を実現することにより、システム全体の低消費電力化率 1/2000 を達成した。これは当初の目標であった 1/250 の低消費電力率を一桁上回るもので、学術上も技術上も、極めて重要で優れた成果であると高く評価できる。

目標を達成した技術的なポイントとして特筆すべきは、世界初の大型ガラス基板(32cm x 40cm)を用いる共沸硝酸酸化装置の硝酸酸化条件の高精度制御を達成したこと、製造ラインに流す際に金属汚染が 1/100 万モノレイヤー以下でパーティクル汚染が極小になるレベルの高清浄度と NAOS プロセスの最適化を達成したこと、1 バッチ 25 枚処理や1分以内の短時間処理を可能にしたこと、などである。これらの成果は硝酸酸化技術の実用化を促進するものである。また、NAOS-TFT 解析用にドリフト・拡散近似モデルを用いた TFT 用デバイスシミュレータを開発し、リングオシレータの設計と高速駆動の評価・実証を可能にした。

研究成果の発表は内外の主要な学会で活発に行われ、新聞発表も適切に行われている。プロセスを最適化する作業には、学術論文にはなりにくい泥臭い部分もあり苦労も多かったと考えられるが、その要素を除いても、成果発表の状況は高く評価できる。

知的財産権の出願に関しては、特任教員を雇用して戦略的に取り組んでおり、20 件の特許出願を行っている。この研究課題は企業との共同研究であり、参加企業における事業化を考えると知的財産権の取得は重要であり、この取り組みは適切で優れていると評価できる。

研究代表者のリーダーシップは十分に発揮され、共同研究参加企業との関係も良好であった。途中でいくつかの方針変更があり、各種の困難があったと想像されるが、それらを乗り越えて目標数値を上回る成果を達成した実績は高く評価される。

4-2. 研究成果の科学技術や社会へのインパクト、戦略目標への貢献

本研究課題の成果のポイントは、欠陥の少ない良質の酸化膜を低温で形成できるという点にある。本研究で示されたように、良質の酸化膜により低電圧動作、低リーク電流の多結晶 TFT を形成して TFT パネルの低電力化に貢献できるほか、アモルファス TFT、単結晶 Si を用いた LSI 用の MOSFET、太陽電池などの特性の改良や、低温形成できるという特徴から、プラスチック基盤への応用など、さまざまな分野にインパクトを与える内容であり、技術的なインパクトは極めて高いと言える。特に液晶ディスプレイの市場は大きいのでこの研究で達成された成果の重要度は高い。研究段階で言及されていないが、世界的に生産数が増加している液晶 TV への応用が出来れば、社会的なインパクトは大変強くなる。良い液晶材料の出現、製造プロセスへの統合など実用化へのハードルはまだ大きいと考えられ、さらなる努力が必要ではあるが、技術がユニークな点と効果の大きさの両方からこの成果は高く評価できる。

本領域の戦略目標の一つは、この CREST 領域での基礎研究の成果が我が国の産業競争力の強化につながる道筋を見いだすことにあり、本研究課題の成果は実用化への大きな期待を抱かせるものである。基礎研究としてはすでに十分に目標を達成しているので、もしこの技術を共同研究参加企業も含めて我が国の企業で事業化できない、あるいは外国企業によって先に事業化されるような事態になれば、JST を含む我が国のファンディング戦略全体に問題を投げかける可能性があるという懸念も残る。

4-3. 総合的評価

本研究課題は、欠陥の少ない良質の酸化膜を低温で形成できる硝酸酸化法で TFT ゲート酸化膜を形成することにより、TFT 消費電力を従来のレベルから2桁低減し、システムレベルの技術革新と合わせてシステムディス

プレイ全体で当初想定した目標を超える3桁の低消費電力化を達成したもので、その技術には独創性があり、今後の実用化への展開も期待できることから、特筆すべき成果であり、高く評価できる。

本領域においては唯一のデバイス製造プロセスに関わる研究課題であり、必ずしも論文にはならない作業も多かったと推察される。また製造プロセスの制約のために研究計画の方針変更を余儀なくされることもあった。これらの困難を乗り越えて、当初目標を大幅に越える成果を達成し、実用化への見通しを得た研究チームの努力と研究代表者のリーダーシップに敬意を表する。

基礎研究としてはすでに目標を達成しており、実用化への期待が大きいですが、共同研究に参加した企業も含めて、我が国の企業が事業化できない、あるいは外国企業によって先に事業化されるような事態が生じる懸念もある。本領域の戦略目標の一つはここで得られた基礎研究の成果を実用化につなげる道筋を示すことであり、そのサポート体制をどう創っていくかは JST を含めた我が国の科学技術政策に問いかけられた課題である。