

研究課題別事後評価結果

1. 研究課題名： 超ヘテロナノ構造によるバリスティック電子デバイスの創製

2. 研究代表者名及び主たる研究参加者名(研究機関名・職名は研究参加期間終了時点)

研究代表者

古屋 一仁 (東京工業大学大学院理工学研究科 教授)

主たる共同研究者

なし

3. 研究内容及び成果

InP 系ヘテロ構造を用いた高速電子デバイスの応答速度が急速に向上し、ヘテロバイポーラトランジスタ(HBT)では 700GHz を超える遮断周波数も報告されている。これは、電子走行領域の微細化によって、電子飽和速度 $3 \times 10^7 \text{cm/s}$ を上回る電子速度が達成されたことによる。しかし、従来デバイスの構造を微細化するだけでは電子のバリスティック性を十分に活かしきれない。本研究では、半導体に加えて金属や絶縁体までを含む複合ヘテロ型ナノ構造を3次元的に配置できるプロセス技術を開発し、新たな3次元超ヘテロナノ構造の利用によって新たなバリスティック超高速電子デバイスを実現することを目的とした。

本研究により、バリスティック素子を持つ本質的な高速性を活用する道を拓くとともに、散乱が抑制された電子の波動性を活用した多機能デバイスへの展開、超高速変調された電子波の量子効果を利用したテラヘルツ帯の増幅など、新しいデバイス動作原理の発展が期待される。各項目について、研究内容と主要成果を述べる。

3次元超ヘテロ構造を電荷収受部として持つデバイス

超高速デバイスの実現を図るため、金属や絶縁物の極微構造を半導体内に埋め込む技術を開発した。特に、寄生容量が極めて小さな極微エミッタを持つヘテロ接合バイポーラトランジスタ(HBT)の作製を目指し、微細金属(W)や絶縁物(SiO_2)を、MOVPEによりInP系ヘテロ構造中に埋め込む技術を確立した。100 nm 幅のエミッタの直下に、100 nm 幅のタングステン細線を埋め込み、これをコレクタ電極とする HBT を製作したところ、コレクタ容量は世界最小の 0.6fF となった。但し、金属細線近傍の導電部広がり抑制が十分でなく、金属電極の抵抗が増大し、遮断周波数は 65GHz、最大発振周波数は 100GHz に留まった。理論解析では、誘電率の低い SiO_2 細線によって導電部を囲むと、性能向上に資することが判明した。そこで、 SiO_2 細線の埋込み技術を開発し、310nm 幅の細線の埋め込みを実現した。また、エミッタ電極下の一部に SiO_2 細線を埋め込んだ HBT を作製し、直流特性の計測から、 SiO_2 細線の埋め込みで特性が劣化しないことを示した。

超ヘテロ構造により電子を真性半導体に引き出すバリスティックトランジスタ

理想的にホットエレクトロンを高速化するために、ヘテロ型のランチャから電子を放出させ、不純物を排除したベース層と走行領域を持つ「ゲート制御型ホットエレクトロントランジスタ」を提案し、性能の理論予測と実験的検証を行った。まずモンテカルロ計算により、走行層内で平均速度 $8.4 \times 10^7 \text{cm/s}$ で、最大速度 $9.3 \times 10^7 \text{cm/s}$ が得られることを示した。さらに電荷制御解析により遮断周波数 1.4THz が得られ、電圧利得は約 18 となることを示した。

実験的検証では、ゲート電圧の作用によりホットエレクトロンを引き出す概念を確認するため、25nm 幅のエミッタ両脇にショットキー型ゲートを設け、これによりホットエレクトロンを引き出す構造を試作・評価した。その結果、電流密度が約 100kA/cm^2 、約 8.6 の電圧利得が、またコレクタ電流対ゲート電流の比で約 10 の電流利得も得られ、基本的なトランジスタ特性を実現できることを示した。さらに、理論解析に基づき、コレクタをショットキー接触にし、ゲート電極と電子走行層の間に絶縁性 BCB 膜を挿入した絶縁ゲート構造も検討した。ゲートのリーク電流がコレクタ電流に較べて 8 桁以上低くなり、コレクタ電流の変調が可能な絶縁ゲート型トランジスタとして動作す

ることを示した。

金属/絶縁体超ヘテロ構造共鳴トンネルダイオード(RTD)

共鳴トンネルダイオード(RTD)による超高周波発振の可能性に注目し、材料系と素子構造を検討した。Siとほぼ格子整合する材料系として、 $\text{CaF}_2/\text{CdF}_2/\text{Si}$ (絶縁体/絶縁体/半導体)と $\text{CoSi}_2/\text{CaF}_2/\text{Si}$ (金属/絶縁体/半導体)を選択し、Si(111)基板上的熱酸化 SiO_2 膜に40nm~100nmの微細孔を配列した基板の上に素子を形成した。 $\text{CaF}_2/\text{CdF}_2/\text{Si}$ 三重障壁RTDでは、ピークバレー電流比(PVCR)が約10となり、 $\text{CoSi}_2/\text{CaF}_2/\text{Si}$ 三重障壁RTDでは、約33となった。また、Si(100)基板上的での結晶成長技術も確立し、 $\text{CaF}_2/\text{CdF}_2$ 二重障壁RTDを形成したところ、Si(111)面上と同様に、室温での負性抵抗特性を初めて達成した。

共鳴トンネルダイオードを用いた THz 発振素子と半導体クライストロンの提案

InP系の共鳴トンネルダイオードと平面微細アンテナを集積した THz 発振素子を提案し、室温において基本波で650GHz、3次高調波では1.02THzの発振を達成した。今後素子面積を小さくすることにより、1THzを超える基本波発振が可能と推測される。またRTD発振器の発振周波数がバイアス電圧によって可変であることを見出し、中心周波数は470GHzにおいて、可変幅18GHz(中心周波数の3.8%)が得られることを示した。また2つのRTD発振素子間の相互注入同期を行いアレイ化による高出力化にも成功した。

また、2次元電子ガスの速度変調を利用したクライストロン型の素子を提案し、InP系HEMT構造で、理論解析と素子作成を行った。50GHzまでの周波数特性の測定結果では、理論特性と同様の特性を示し、ミリ波帯では素子が提案通りの動作原理で動いている可能性を示した。

電子波面制御デバイスに向けた基礎研究

まず半導体内の電子が量子力学に従って、平面波としての性質を示すことを実証するために、ダブルスリット構造を通過した電子が伝搬の後に干渉し、干渉パターンを形成することを観測した。具体的には、スリットの中心間距離が25nm、厚さが10nmのInPダブルスリットにホットエレクトロンを入射させ、スリット通過後に、180nmの厚みのGaInAsP伝搬層を通過させ、周期80nmの微細電極で検出させた。4.2Kにおいて磁場を印加して、電子の流れを偏向させたところ、二つのピークを持ち、理論と良い一致をみた。さらにコヒーレントな電子波の素子応用に向けた研究を行った。

4. 事後評価結果

4-1. 外部発表(論文、口頭発表等)、特許、研究を通じての新たな知見の取得等の研究成果の状況

本研究は、本研究チームが開発してきたナノプロセス技術、特に、金属や絶縁物などの異種材料のナノ構造を半導体の内部に埋め込む技術、を用いて、独自のヘテロ素子構造を形成し、超高速で動作可能な電子素子の実現を目指している。この結果、以下に記す主要成果を得た。

- [1] 世界最小のコレクター容量を有するヘテロバイポーラトランジスタ(HBT)、
- [2] 幅25nmのメサ型エミッタを備えたホットエレクトロントランジスタの実現
- [3] シリコン基板上に形成した $\text{CoSi}_2/\text{CdF}_2/\text{Si}$ ヘテロ構造の共鳴トンネルダイオードを試作し、ピーク・バレー電流比として33を室温で実現
- [4] 3次高調波でTHzに届く常温固体発振素子の実現、半導体クライストロンの提案とその原理検証
- [5] 電子の波動性を固体中に設けたダブルスリットを用いて実験的に証明、その素子応用も提案

これらの成果は、学術論文(英文34件、和文2件)として発表された。口頭発表は、国際会議26件、国内会議92件、ポスター発表は国際会議16件、国内会議7件である。この他、国際会議で17件、国内会議で9件の招待講演を行っている。また、特許は、国内出願が6件であり、そのうち、ホットエレクトロントランジスタ、HBT、超高速トランジスタを利用した新光通信システム構成法の3件については、外国出願も行った。

4-2. 成果の戦略目標・科学技術への貢献

本研究により、金属や絶縁物のナノ構造を半導体中に埋め込んだ良質な3次元超ヘテロナノ構造の製作可能性が示され、電子デバイスの更なる飛躍の手がかりを提示した。この技術は、ユニークな素子構造をトップダウン的手法で実現する点で実用性が高く、先進素子技術へのインパクトは大きい。共鳴トンネルダイオードを用いた研究では、1.02THzの発振を実現した。これは、室温動作の固体電子素子による発振として世界ではじめてTHzを越えたものであり、発展が期待される。テラヘルツ帯での省電力で小型軽量の発振器として世界的にも極めて高い価値を持つ。また半導体クライストロンの提案とミリ波帯での基本動作の確認は、新原理で動く3端子素子の可能性を拓くもので、今後の発展が期待される。電子波面制御デバイスは固体中の電子が波面広がりを持った平面波として伝播することを確認したもので、フーリエ変換演算のような波動性に基づく新たな機能を持つデバイスへの発展可能性を示している。

4 - 3 . その他の特記事項(受賞歴など)

本研究で開発されたテラヘルツ帯発振器や超高速電子デバイスをさらに発展させるために、浅田雅洋教授と宮本恭幸准教授が研究分担者を務めるプロジェクトが、文部科学省科学研究費補助金特別推進研究課題「Si系LSI内広帯域配線層の為のInP系メンブレン光・電子デバイス」(平成19年度～平成23年度、研究代表者東京工業大学荒井滋久教授)として発足した。また、化合物半導体の超高速電子デバイスの成果を基に、宮本恭幸准教授が研究代表者として、総務省戦略的情報通信研究開発推進制度(SCOPE)研究主体育成型研究開発産学官連携先端技術開発の枠組みに、NTTおよびアンリツの研究者と共同で応募し、「超100GbEシステムに向けたTHzトランジスタ集積回路およびモジュールの研究開発」の課題が採択された。(平成18年度～平成20年度の産学連携プロジェクト)

受賞としては、(1)古屋一仁が、「固体中非平衡電子の波動性を用いた電子波デバイスの先導的研究」により、電子情報通信学会フェローに選ばれた(平成16年9月22日)。また、(2)浅田雅洋が、新技術開発財団市村学術賞「テラヘルツシステムのための超高周波電子デバイスの研究」を受賞した(平成17年4月28日)。さらに、(3)折橋直行、服部真之介、鈴木左文、浅田雅洋が、応用物理学会JJAP論文賞受賞“Experimental and Theoretical Characteristics of Sub-Terahertz and Terahertz Oscillations of Resonant Tunneling Diodes Integrated with Slot Antennas”を受賞している(平成18年8月29日)。