

研究課題別中間評価結果

1. 研究課題名： 超高信頼性 VLSI システムのためのディペンダブルメモリ技術

2. 研究代表者： 吉本 雅彦(神戸大学大学院工学研究科 教授)

3. 研究概要

システムLSI (SoC) においては、組込みSRAMの大容量化が顕著であり、現在では総トランジスタ数の90%以上を占めるに至っている。そのため、SoCのディペンダビリティは組込みSRAMのディペンダビリティに強く影響される。SRAMのディペンダビリティを阻害する要因として、次の6項目が挙げられる。素子の経年劣化、電源ノイズなどの電圧変動、温度変動、ソフトエラー、サイドチャネルアタック、不正アクセスである。

そこで、本研究では、上記6項目への対策技術開発を課題とする。すなわち、マージン不良を出さない設計技術、不良予知診断技術、不良回避技術、統合化プラットフォーム技術、統合試作による検証、システムレベル検証技術の6つの側面の設計技術である。これらの課題を解決することで、i)不良予知、検出、回避まで一貫した高ディペンダビリティSRAM 技術開発を行う。それらを SoC 設計に組み込んだ、ii)ディペンダブル SoC プラットフォーム技術を開発する。さらに、発展テーマとして、ディペンダブル・マルチコア・アーキテクチャ技術、自動車予防安全システムへの適用をターゲットとし、CPU のモデルを含む大規模シミュレーション (Virtualization) 技術を開発し効果を検証する。

4. 中間評価結果

4-1. 研究の進捗状況及び研究成果の現状

(課題、目標の設定)

課題の設定は現実に即しており具体的である。SRAM のディペンダビリティ阻害要因に対応する個別的な技術開発と、それらの総合効果をシステム LSI レベルで検証する態度をとっているのは適切である。また車載システムへの利用を想定し、高度のモデル化と大規模シミュレーションによりアプリケーションにおける検証を行う Virtualization の手法を具体化しようとしているのは適切である。

(成果状況)

SRAM の高ディペンダビリティ要素技術の提案、検証は着実に進んだ。中性子線によるソフトエラー耐性の高い SRAM セルのレイアウト方式を提案、効果検証した。2重化したセル構造を持つ QoB メモリの基本概念を提案し、組込み SRAM としてのアーキテクチャ、テスト技術に検討を進めている。最低動作電圧や BER の低減効果を定量的に検証した結果、インテルのワード・ディスエイブル方式と同等以上の性能を得ており、実システム応用の手前まで来ている。SRAM の電源ノイズや電圧降下をオン・チップモニタする回路の検討は進捗している。丹念なデータが取られているが、開発・評価ツールに留まらぬ研究展開を期待したい。細粒度アシスト電圧制御による最低動作電圧の改善、PUF 技術にも一定の進歩があり、効果・実用性の確実な向上を期待する。

CPU モデルベースのハードウェア・ソフトウェア協調シミュレーションにおいては、故障注入法を開発し、メモリ故障がエンジンコントロールシステムに与える影響を定量的に非実機評価する、Virtualization 環境を構築し、QoB が通常セル SRAM に比較して信頼性改善効果があることを実証した。

(外部との連携)

当初から2つの企業共同研究グループをチーム内に持って良好な連携のもと進めている。領域内の他チームとの連携も効果を挙げている。有力 EDA ベンダ Synopsys の関心を引き、協力を得ている。

4-2. 今後の研究に向けて

電源ノイズの評価技術は、評価技術にとどめず、耐ノイズ VLSI、耐タンパ VLSI の創造的提案につなげていただきたい。耐タンパ関連技術に関しては、藤野チームと交流・議論を深め効率良く進めて頂きたい。

TOPPERS との連携は本チームの開発をユーザにより近づけるために重要な動きである。スコープを拡大するので、発散せぬよう注意しながら、上手な連携をはかり効果を挙げてほしい。

故障注入とクラウド大規模計算の適用によって **Virtualization** の研究が大幅に進んだ。この方法による信頼性評価の対象を、組込み **SRAM** だけでなく、当然システム VLSI、さらにはボードレベルに及ぼせばさらに大きな効果が期待できる。本研究における検討対象をメモリ故障の波及に絞る意味、理由は特にないと思われる。ディペンダビリティの確保のために重要な、システムレベルの設計、検証ツールとして、その概念の展開、ひいては機能安全規格等の標準化にいたるまで、発展的に取り組んでいただきたい。

4-3. 総合的評価

SRAM に焦点を当てつつ、システム VLSI 技術の本流に近い課題に実践的、包括的な研究姿勢をもって取り組んでいる。要素技術から統合化まで一連の研究課題をとりあげ、有望な成果を豊富に生み出しつつある。新規な課題やアイデアが派生してくる気配も感じられる。個々の要素技術を取捨選択しながら、マルチコアプロセッサ統合技術、**Virtualization** の完成度向上をはかることにより、LSI メーカー、システムメーカー、EDA ベンダ等において成果が活用されると期待できる。

本テーマは継続推進が適当である。