

研究課題別中間評価結果

1. 研究課題名： フィールド高信頼化のための回路・システム機構
2. 研究代表者： 梶原 誠司(九州工業大学大学院情報工学研究院 教授)

3. 研究概要

本研究は、フィールド運用中の VLSI を適時テストし、VLSI の劣化によりシステムが突然故障することを事前に防止し、システムの安心安全性を高めることをねらいとする。

VLSI の高集積化のため微細化を進めると、通電使用中に、微少な電荷が移動し固定される現象のためトランジスタの駆動力が低下する、材料物質の移動のため配線抵抗が増大するなどの劣化現象が顕著になる。劣化は回路遅延をもたらし、VLSI の論理故障、ひいてはシステムの故障にいたることがある。そこで、VLSI の設計に当たっては、性能とコンプロマイズしつつ、劣化とばらつきに対しマージンを考慮したタイミング設計をする。それだけでは十分でなく、フィールド動作時のテストも故障防止に有効とされ、いくつかの方法が導入されている。回路の出力をパリティチェックする、信号の安定性検知機能付きの専用 FF を用いるなどである。しかし、上記いずれも、通常動作時に異常値を出力した場合のみ故障を検出するため、予知・予防的ではない。また専用 FF は面積が大きく、実用上回路の一部にしか導入できない。

そこで本研究では、運用中の VLSI の一部または全体を一時的にテストモードにし、劣化の進行を検知し障害を予測することを含む高品質なテストを短時間に行うことにより、高度な信頼性を確保する提案をしている。テストのデータ量、所要時間等に課せられた制約を考慮した要素技術と、要素技術を統合した実用的なフィールドテスト技術を開発している。実システム適用と、ディペンダビリティ向上効果の実証を進めている。新たな課題として、成果技術普及のための汎用化・標準化された IP/ツール整備も進めている。

4. 中間評価結果

4-1. 研究の進捗状況及び研究成果の現状

(課題、目標の設定)

フィールド運用中の VLSI につき、劣化の進行を遅延時間の増大として測定することにより故障を予測し未然に防止する、そのために VLSI を一時的にテストモードにし短時間でテストするという概念を提案している。当初より複数の企業にヒヤリングを繰り返し、テストに要求される事項の把握につとめながら、検討を深めてきた。その結果として、具体事例を制御用システム LSI に決め、機能安全国際規格化まで狙った課題、目標設定は適切である。修復を検討課題から外し研究の集中度を高めている。

(成果状況)

課題を掘り下げ、提案を具体化するための回路やその操作について斬新で有効なアイデアを複数生んでいる。LSI の劣化を予測できるための、使用条件による変動を避けた高精度の遅延時間計測法、スキャン設計や論理 BIST など生産時テストをフィールドテスト・問題解析に提供する概念、テスト時間・テストデータへの制約下におけるテスト品質向上技術などである。

(外部との連携)

当初より、潜在ユーザ企業と繰り返し話し合ってきたことが、課題の絞込み、有望なアイデアの発案に結びついている。企業と連携し、研究成果の試験的適用、効果実証に向けて、共同研究を進めている。領域内他チームとの連携も進めている。

4-2. 今後の研究に向けて

運用中 VLSI へのテスト実施によるシステムディペンダビリティ向上という提案概念をさらに強化しつつ具現化するやり方を進めていただきたい。検討課題を選び終えたとせず、さらに探索、特定、集中することが重要と思われる。目下の集中項目である遅延時間の計測については、測定精度が目標に満たないところを改善し、エラー発生の予測確度の結果まで定量的に示すことにより、フィージビリティを実証する必要がある。遅延時間測定に留まらず、テストのタイミング選択、効率化、結果の保存など基本的な事項も十分に検討し有形無形の知的資産化をしつつ、IEC61508 提案に不足のないよう充実させてほしい。また、提案概念によって、ディペンダビリティがどのように向上するのか、を定性的、定量的に明確に主張できるように進められたい。

そのためにも、企業との間で進行中の連携を、具体化の過程から得る新たな課題にも対処しつつ進め、まず成功させてほしい。現実に受け容れられる技術の姿が、研究段階での構想と違ってくことはよく起こるが、そうした事態に柔軟に対応して解決策を見出してほしい。また、企業連携から得られるデータが後々ユーザと共有する貴重な資産となるのではないか。

汎用的な Si IP、ツールを開発して適用を普及する発展テーマも、出口側、すなわちユーザならびに EDA ベンダから見た要件をよく調査し、交渉は戦略的に進められたい。

4-3. 総合的評価

VLSI をフィールド運用中にテストモードにしてテストすることにより、システムのディペンダビリティを向上するという新しい概念を提案し、テストの内容として劣化による遅延時間計測に基づく故障予測を具体的に検討している。その中で有効と思われるアイデアを複数考案している。運用中テストを、標準化機能安全規格 (IEC61508) SIL3 以上の安全水準の要件としたいとの本チームの意思表示は、研究の社会的インパクトを追求する意義深い目標設定である。企業との連携も、概念の適用実証に向けて進んでいる。

本テーマは継続推進が適当である。