

## 研究課題別中間評価結果

1. 研究課題名： しきい値電圧をプログラム可能な超低消費電力 FPGA の開発

2. 研究代表者： 小池 帆平 ((独)産業技術総合研究所エレクトロニクス研究部門 グループ長)

### 3. 研究概要

スーパーコンピュータから情報家電まで幅広い分野での活用が増えてきたプログラム可能論理素子 FPGA(Field Programmable Gate Array)において、深刻な問題となる漏れ電流による消費電力の増大を防ぐ技術として、トランジスタのしきい値電圧をきめ細かくプログラム可能とした超低消費電力 FPGA「Flex Power FPGA」を開発し、漏れ電流による消費電力を従来技術の 100 分の 1 以下に低減させることを目指す。

### 4. 中間評価結果

#### 4-1. 研究の進捗状況及び研究成果の現状

これまでに、FPGA のフル機能を搭載した「Flex Power FPGA 基本チップ」の試作と、その経験を踏まえた「Flex Power FPGA 改良チップ」の試作を行い、改良チップ第1版に対し、Flex Power FPGA 機能の全体について正しく動作することを確認し、2 ないし3分の1程度の消費電力削減効果を確認した。

基本チップ、改良チップの開発と並行して、新たに独自の Flex Power FPGA 用ソフトウェアツールを開発した。

また、一層の低消費電力化を図ることを目標とした Dynamic Flex Power FPGA 技術について検討を進めてきているほか、半導体特性ばらつきを抑制する Robust Flex Power FPGA の基礎的検討の一環として、複数の回路構成情報をあらかじめ用意しチップ毎に目標性能を満たす最適の回路構成を選択する方法を提案して評価し、その成果を国際学会と国際学会誌で発表した。

さらに、しきい値制御性の高い将来のデバイス技術、すなわち SOI トランジスタやダブルゲート MOS トランジスタを採用した Super Flex Power FPGA についての検討を進めた。

FPGA のチップ試作による提案概念の有効性実証に関して、スケジュールの一部に遅れが見られる。また、これまでに試作したチップが当初に期待した性能レベルに達していない。その原因の解析と研究計画の見直しが必ずしも十分ではなく、問題解決への今後の見通しが明確になっているとは必ずしも言えない。

研究体制は小規模でまとまりが良い反面、研究開始当時のメンバーの異動などにもない今後の研究遂行力が懸念され、研究項目の優先順位や研究体制についての見直しが必要だと考えられる。

#### 4-2. 今後の研究に向けて

技術環境の変化もあって試作チップの電力削減効果が当初期待したレベルに達していないこと、当初想定した研究計画から遅れていること、当初想定した民間企業との技術協力が必ずしも順調に進んでいないことなどから、現実を踏まえた研究計画の練り直しが必要である。現実的な規模での Flex Power FPGA の有効性実証に研究の焦点を絞ることが望ましい。そのために、Dynamic Flex Power FPGA, Robust Flex Power, Super Flex Power は研究項目としての優先順位を低くするべきである。

これまで十分になされて来なかった基本的な前提(例えば、VT の制御可能性、Chip 内での可制御性の可能性、Critical Path の割合など)の検証が必要である。研究の進め方として、基本的な論理的／計算機実験的検証をしっかりとやって、試作は最後に一回やるような形が望ましい。基本セルについて、これまでの設計／試作の結果をきちんと解析して今後の改良につなげることが重要である。

#### 4-3. 総合的評価

FPGA は重要な研究分野であり、リーク電流の問題を解決しようとする本研究の方向性は適切である。しかし現状はまだ、本研究の提案方式が効果と実用化の観点から優れている、ということが十分に示されていない。今後の限られた期間で意味のある成果を出すために、チップ試作による実証とシミュレーションで達成すべき目標を分離して計画的に研究を遂行することが必要である。さらに現実的な低消費電力化の定量的技術目標を明

確にして研究推進体制を再構築することが重要である。