

2024 年度年次報告書

リアル空間を強靱にするハードウェアの未来

2023 年度採択研究代表者

相川 洋平

東京科学大学 総合研究院

助教

線形光演算に基づく再構成可能なデジタル論理回路

研究成果の概要

再構成可能な光論理回路の実現を目的として、2024 年度は当該機能を担う光デバイスの製作に着手した。前年度の検討により、デコーダ回路にはアフィン変換¹⁾に基づくものとユニタリ変換²⁾に基づくものの2種類が存在することが分かった。一方、半加算器の実現にも着手し、ユニタリ変換を用いることで線形現象により半加算器を構成する条件を明らかにした。これらの成果により、対象とするデコーダおよび半加算器の両機能がユニタリ変換によって表現可能であることが判明した。そこで、光導波路上にユニタリ変換器を作製し、1つのデバイスでデコーダおよび半加算器の両機能を実現することを検討した。

対象とするユニタリ変換器は、当初の予定通り2種類とした。1つ目はマッハツェンダ干渉計から構成されるもので、SOI プラットフォーム上にデバイスを作製し、ファイバアレイ接続およびワイヤボンディングを行った。本デバイスでは内部の位相条件を決定論的に設定できないため、出力光強度をモニタし、特定のアルゴリズムに従って内部の位相条件をリアルタイムで調整する必要がある。現在、そのための実験環境の構築を進めている。

また、マルチモード干渉計を用いたユニタリ変換器の作製にも着手した。このデバイスは信号干渉をマルチモード導波路内で共有できるため、マッハツェンダ干渉計に比べて大幅な小型化が可能である。本デバイスにおいても干渉条件は決定論的ではないが、偶然にも特定の位相条件において所望のユニタリ変換行列を実現できることが判明した。そこで、当該条件に設定した上でデバイス内部の電磁界分布を数値解析により評価した結果、デコーダおよび半加算器の動作が再構成可能な形で実現できることが分かった。このときのデバイスサイズは、マッハツェンダ干渉計による構成と比較して、面積比で 1/1000 であった。本デバイスも SOI プラットフォーム上で作製中であり、完成次第その動作実証に取り組む予定である。

【代表的な原著論文情報】

- 1) Yohei, A., Hiroyuki, U. All-optical 2-bit decoder based on a silicon waveguide device for BPSK-modulated signals,” *Optics Continuum*, 3(4), 627-635, (2024).
- 2) Yohei, A., Hiroyuki, U. “Optical Digital Decoder Consisting of 4x4 Multi-Mode Interferometer Coupler,” *Journal of Lightwave Technology*, 42(22), 7929-7936, (2024).