

日本ーインド 国際共同研究拠点「ICT 領域」 2019 年度 年次報告書	
研究課題名（和文）	IoT とモバイルビッグデータ処理のための高信頼高機能サイバーフィジカルシステムの構築
研究課題名（英文）	Architecting Intelligent Dependable Cyber Physical System Targeting IoT and Mobile Big Data Analysis
日本側研究代表者氏名	藤田 昌宏
所属・役職	東京大学・教授
研究期間	2016 年 10 月 1 日 ～ 2021 年 9 月 30 日

1. 日本側の研究実施体制

氏名	所属機関・部局・役職	役割
藤田 昌宏	東京大学・工学系研究科附属システムデザイン研究センター・教授	全体統括と設計効率化のためのテンプレートを用いた IoT などサイバーフィジカルシステム（CPS）開発手法
池田 誠	東京大学・工学系研究科附属システムデザイン研究センター・教授	高効率ハードウェアを用いた暗号処理技術
三田 吉郎	東京大学・工学系研究科・准教授	MEMS によるセンサー技術とその利用法
河野 崇	東京大学・生産技術研究所・教授	ニューロンモデルを利用した高効率情報処理技術とその応用

2. 日本側研究チームの研究目標及び計画概要

深層学習に適用できるテンプレートベース合成ツールを開発すると共に、MEMS デバイスとそれを制御活用するシステムの自動合成と、シリコンニューロンを活用するためのインターフェイス回路の自動合成技術を確立する。インド側と協力し、高効率プロセッサと

日本側の不揮発性メモリ利用技術の統合を図る。信頼性の面では、多重故障 ATPG 技術を完成させ、また大規模論理エミュレータを活用したシステム検証とセキュリティ保障手法を考案していく。

3. 日本側研究チームの実施概要

テンプレートベース合成ツールおよび各種関連技術を実装・評価した結果、深層ニューラルネットワーク処理が種々の並列アーキテクチャへ最適にマッピングできることが分かった。種々の状況下で、データの無駄な動きのない、真に必要な演算を最大限並列に実行できるシステムを自動生成でき、種々のニューラルネットワーク処理の大幅な性能向上が期待できる。さらに、不揮発性メモリを活用した高エネルギー処理技術の研究も進み、高性能・高エネルギー処理 AI アクセレータの自動生成の目途が立ってきている。

暗号処理技術に関しては、世界最高性能のチップを実現するとともに、性能と消費電力のトレードオフを種々の状況下で考慮し最適にする設計技術が確立されている。準同型暗号など今後より複雑な処理への拡張を進めていく。

VLSI チップの故障検出に関しても、複数の故障が同時に発生する状況下での的確にテストを行える手法を確立し、従来不可能と考えられてきた数十万ゲート規模の回路に対しても適用可能であることを示した。

また、MEMS 技術に関しては、従来から研究を進めてきた、無電力で加速度を計測できるセンサーを完成させるとともに、その利用技術を確立した。今後は、テンプレートベース設計に取り込んでいく予定である。

さらにシリコンニューロンを活用に関しては、スパイクングニューラルネットワークにおける自己想起型連想記憶メモリが連想記憶メモリとしてだけでなく、最適化問題等においてカオス的探索が可能であることを示した。大脳皮質における情報処理において中心的役割を担っている R S 細胞モデルを使用することで、より複雑な情報処理が可能になることが示され、理論神経科学の面でも意義のある研究成果である。従来から研究しているインターフェイス技術により、サイバー処理においても利用可能になると考えられる。

以上のすべての研究において、日印の共同作業により、より迅速にかつより大きな成果が得られている。今後、さらに深く、関連教員も取り込んだ一層広い交流を進めていきたい。