

平成 27 年 3 月 31 日

プログラム名：量子人工脳を量子ネットワークでつなく高度知識社会基盤の実現

PM 名：山本 喜久

プロジェクト名：量子人工脳

委 託 研 究 開 発

実 施 状 況 報 告 書 (成 果)

平成 2 6 年 度

研究開発課題名：

量子フィードバック回路開発

研究開発機関名：

大阪大学

研究開発責任者

井上 恭

当該年度における計画と成果

1. 当該年度の担当研究開発課題の目標と計画

本課題は、コヒーレントイジングマシン（CIM）の要の構成要素である量子フィードバック回路の開発を目標とする。本回路は、（１）縮退パラメトリック発振器（OPO）内の自然放出光の状態を測定する光受信部、（２）測定結果をデジタル信号に変換して信号処理を施すFPGA信号処理部、（３）前記信号処理結果に基づき参照光を変調してOPOに注入する光信号生成/注入部、から成る。H26年度は、上記項目（１）の光受信構成法の検討及び項目（２）のFPGA回路の仕様策定・設計を研究目標とした。

項目（１）の光受信部には、微小な自然放出光の電場状態を精度良く測定することが要求される。CIMが所望の性能を達成するのに必要な測定精度と回路の実現性・安定性を考慮しながら、各種光受信方法を比較検討して、実装の方向性を見極める。その際、測定精度についてはNIIの協力のもとシミュレーションによりその要求条件を明らかにする。

項目（２）のFPGA信号処理部の主要な機能は行列演算である。行列演算の規模がCIMの性能（対応可能なサイト数/コネクション数）を決める。また、OPOパルス間隔がサイト数の反比例するため、演算時間もサイト数を決める要因となる。さらには、デジタル信号処理の分解能（ビット数）が量子フィードバックの精度を決める要因となるため、CIMの正常動作に必要な分解能を確保しつつ上記行列演算を行う必要がある。そこで、CIMの有効性・優位性が発揮できるサイト数・コネクション数を念頭に、実装するFPGA回路の仕様（行列演算の規模、演算速度、分解能、など）を策定し、その回路構成を検討する。

2. 当該年度の担当研究開発課題の進捗状況と成果

2-1 進捗状況

光受信法としては、2値ホモダイン検波(I-HD)、位相ダイバーシティホモダイン検波(IQ-HD)、遅延直接検波(DD)、が挙げられる。その性能比較は表1のように整理される。測定物理量とは、その受信法で測定できる物理量のことである。IQ-HDは光の複素振幅がそのまま測定できるが、測定精度が3dB劣る。I-HDは量子雑音限界の測定精度が可能であるが、振幅の実数成分しか測定できない。DDは実装が容易であるが、測定精度が悪い。一方、CIMの性能シミュレーションにより、複素振幅測定の場合と実数成分測定の場合のCIM性能差は10-20%程度、また、測定精度は量子雑音限界から数dB程度の劣化なら許容可能、という結果が得られた。これらの検討材料を基に、光受信器構成の方向性を決定した(次項)。

表1. 光受信法の比較

| | 2値ホモダイン検波 | 位相ダイバーシティ ホモダイン検波 | 遅延検波 |
|-------------|-----------|----------------------|--------|
| 測定物理量 | 信号cos成分 | 信号cos成分/sin成分 | 信号間位相差 |
| 量子雑音限界からの劣化 | 0dB | 3dB | >3dB |
| 制御の難易度 | 難しい | 中間 | 易しい |

信号処理回路は、市販の部材を組み合わせて実装することになる。C I Mとして実現したいサイト数を念頭に置きながら、市販製品の性能を調査及び比較・検討し、使用する部材を決定するとともに、F P G A回路の仕様（行列演算の規模）を策定した。そして、その回路設計を行った（次項）

2-2 成果

光受信部：比較・検討の結果、光受信法としては2値ホモダイン検波を第1候補とした。

信号処理部：仕様としては、サイト数 2000 分のフィードバックデータを処理する計算能力を実装するものとした。それを実現すべく設計した全体回路構成を図1に、FPGA回路構成を図2に示す。ゲート数 2M の FPGA ボードを2枚直列接続する構成としている。入力段のADCは{サンプリングレート 0.3-2.0 GHz、分解能 12bits}、出力段のDACは{サンプリングレート 1.4-2.85 GHz、分解能 14bits}とした。

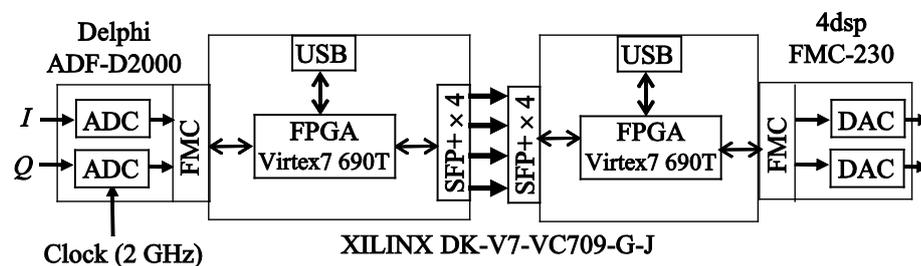


図1．信号処理部ブロック図

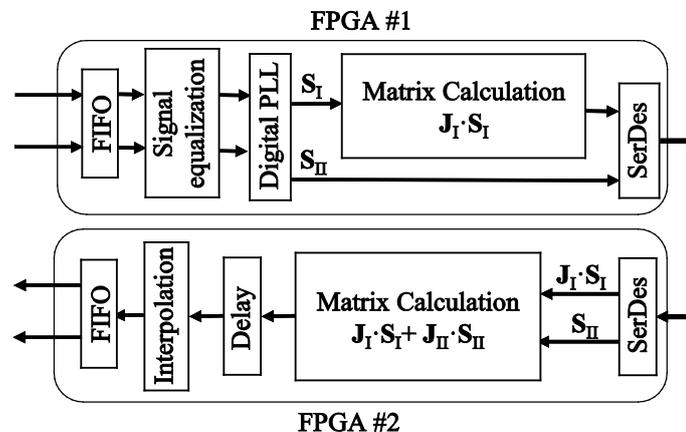


図2．F P G A回路ブロック図

2-3 新たな課題など

光受信法としては2値コヒーレント検波を第1候補としたが、これには光位相同期が課題となる。その対策としては、ロックイン検出の強度を誤差信号とすることを考えており、その実験的検証が必要である。また、回路の仕様策定・設計はシミュレーションから得られた測定精度/信号処理精度の要求条件を基に行った。その妥当性を実験により検証していく必要がある。

3．アウトリーチ活動報告

特に無し。