

プログラム名：無充電で長期間使用できる究極のエコ IT 機器の実現

PM 名：佐橋 政司

プロジェクト名：スピン FET プロジェクト

委 託 研 究 開 発

実 施 状 況 報 告 書 (成 果)

平成 28 年度

研究開発課題名：

低 RA・高スピン偏極ソース/ドレイン電極の開発

研究開発機関名：

大阪大学 大学院・基礎工学研究科

研究開発責任者

浜屋 宏平

I 当該年度における計画と成果

1. 当該年度の担当研究開発課題の目標と計画

ゲルマニウム(Ge)への高効率なスピン注入が期待される Co 系規則合金を用いて、ショットキートンネル接合型横型スピンバルブ素子におけるスピン注入・輸送・検出技術を開発する。更に、ここで開発される技術を FET 構造と融合することで、ショットキーソース/ドレイン構造を利用した FET 動作のための基盤技術を確立する。

2. 当該年度の担当研究開発課題の進捗状況と成果

2-1 進捗状況

28 年度は、Co 系規則合金材料[Co₂Fe(Al,Si);CFAS]の性能を最大限に引き出すため、チャンネル層および界面付近の不純物材料として低スピン緩和(長距離スピン輸送)が期待される P (リン)を用いた。チャンネル層中へのドーピングおよび界面付近の Si 原子層挿入デルタドーピング技術の精度を高め、低 RA と高スピン偏極率の同時実証を目指した。前年度まで課題となっていた界面抵抗のバラツキは低減し、作製されたヘテロ構造を電極に持つ横型スピン伝導素子を用いて Ge 中の純スピン流伝導の観測を試みた。結果として、明瞭なスピン信号を検出し、スピン信号の電極間距離依存性やスピン歳差運動曲線を高精度に解析することに成功した。この時の RA 値は 280 ~ 560 Ωμm²であり、半導体へのスピン注入技術としては 1 桁以上低い RA 値での実証に成功した。最終的に、Ge 中のスピン緩和のメカニズムを解明するに至り、今後、Ge チャンネルスピン MOSFET 構造に応用する上で極めて重要な知見を得た。また、Ge チャンネルスピン MOSFET 実証のために重要な 2 端子磁気抵抗効果についても詳細に検討し、デバイス性能を得る上で重要な課題を明らかにした。

2-2 成果

図 1 に、今回開発に成功したスピン注入電極を有する Ge チャンネル横型スピンバルブ構造の模式図とその外観写真(光学顕微鏡像)を示す。スピン注入・検出電極は、Co₂Fe(Al,Si) (CFAS)電極と高精度デルタドーピング界面が利用されており、電極間距離(d)は 1.1 ~ 3.2 μm ほどに変化させた素子を様々用意した。

図 2(a)の左には、 $d = 1.1 \mu\text{m}$ の素子における 77 K で測定したスピン信号(純スピン流伝導)を示す。この時、外部磁場は y 方向に印加されている。比較のために、一般的な強磁性体である CoFe 合金をスピン注入源とした素子のスピン信号も示しているが、CFAS を用いた場合(RA = 280 ~ 560 Ωμm²)の方が約 40 倍大きなスピン信号を得ていることがわかる。

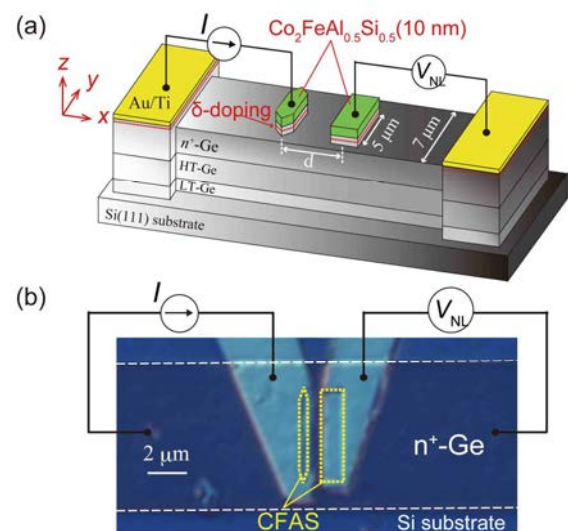


図 1. (a) 開発したスピン注入技術を搭載した Ge 横型スピンバルブ素子の模式図. (b) 微細加工によって作製された横型スピンバルブ素子の光学顕微鏡写真.

つまり、Ge 中に従来材料よりも巨大なスピン蓄積を生成することに成功していることが判った。このような傾向は多数の素子で確認され、開発されたスピン注入源の性能が安定して優れていることが確認された。スピン注入効率は、目標の 15% 以上には及ばなかったが、Ge へのスピン注入結果として世界最高レベルの約 9% という効率を達成した。今後、さらなる高効率化のために、CFAS/Ge へテロ界面の品質とスピン信号強度の相関を詳細に検討していく予定である。

図 2(a)右には、磁場を z 方向に印加して得たハル効果の結果を示している。この信号を様々な温度で測定し、1 次元モデルで解析することで得られたスピン寿命(スピン緩和時間)の温度依存性が図 2(b)にまとめられている。8 K から 100 K 付近までは 0.4 ns ほどのスピン寿命で

一定に推移し、100 K 以上から緩やかに減少する興味深い温度依存性が観測された。図中には、最近提案された伝導帯谷構造を有する半導体のスピン緩和機構の理論[Phys. Rev. Lett. **113**, 167201 (2014); Phys. Rev. B **86**, 085202 (2012).]を基に理論曲線(点線)を示した。解析の結果、115 K 以下のデータは、ドナー不純物原子がつくるスピン軌道相互作用を介したポテンシャルの影響を受けて電子スピンの伝導帯を谷間散乱する挙動が支配しており、120 K 以上のデータは、電子-フォノン相互作用の影響で、電子スピンの谷間散乱する挙動に支配されているというメカニズムが判った。これは、室温付近のスピン緩和機構を詳細に明らかにしたことに相当し、今後の Ge スピン MOSFET 構造における室温スピン信号の増大への道を切り拓くための重要な物理を明らかにしたことになる。

最後に、2 端子磁気抵抗効果の測定結果について述べる。論文投稿予定であるため、データを提示して詳細を説明することはできないが、低 RA(280 ~ 560 $\Omega\mu\text{m}^2$)素子を実現したからこそ発現する興味深い磁気抵抗効果の変化を観測した。2 端子磁気抵抗効果の変化率は現在 0.1% 程度に留まっており、目標とする変化率には 3 桁以上の開きがある。しかし、低 RA ソースドレイン構造と高スピン偏極材料を両立することで、TMR 素子や CPP-GMR 素子で得られているような結果に近づいていく可能性は十分にある。今後、半導体チャネルの高性能化とともに、Ge スピン MOSFET 開発のための基礎研究をさらに加速する必要がある。

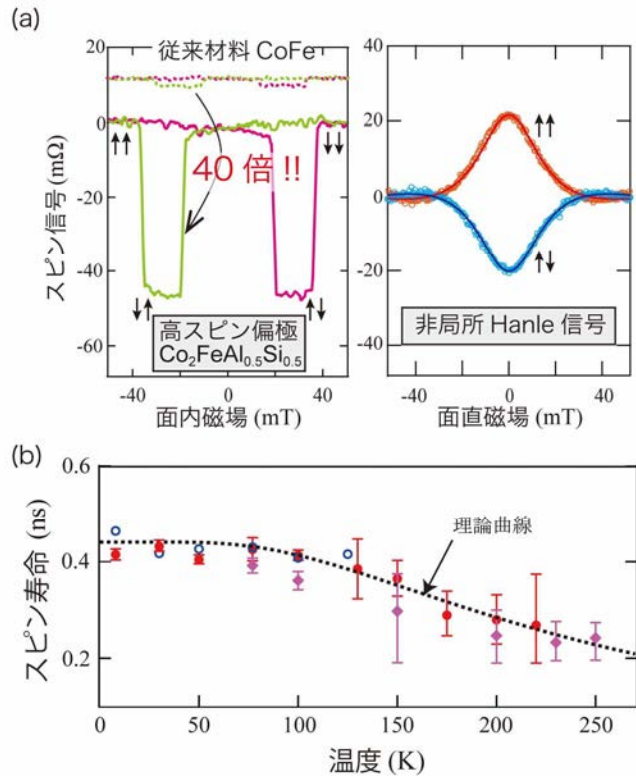


図 2 (a) CFAS/Ge-横型スピン素子のスピン信号(77K). 比較のために従来材料(CoFe)を用いた素子のデータを追記している. (b) 抽出されたスピン寿命の温度依存性. 緩やかな変化は、最近の理論で説明される挙動を示している.

2-3 新たな課題など

室温で巨大なスピン信号を取得するために、上記で述べたスピン緩和機構を抑制するプロセスを導入する必要がある。半導体結晶成長技術の重要性が益々増しており、今後、スピントロニクス研究者と半導体研究者の共同研究をさらに加速させる必要がある。

3. アウトリーチ活動報告

特になし