

プログラム名：無充電で長期間使用できる究極のエコ IT 機器の実現

PM名：佐橋政司

プロジェクト名：単結晶化・高集積化・3次元化プロジェクト

委 託 研 究 開 発

実 施 状 況 報 告 書 (成 果)

平 成 2 7 年 度

研究開発課題名：

単結晶素子の作製および3次元積層技術の開発

研究開発機関名：

株式会社東芝 研究開発センター

研究開発責任者

伊藤 順一

I 当該年度における計画と成果

1. 当該年度の担当研究開発課題の目標と計画

(1) 接合技術の課題抽出と解決策導出

ウエーハ接合技術を MTJ 膜に適用した実験を行い、課題をすべて抽出し、解決策を導出する。

(2) 不要基板除去技術の課題抽出と解決策導出

複数ある不要基板除去技術を比較検討することで、方法の選定を行うとともに選定した方法の課題を抽出し、また解決策を導出する。

(3) インテグレーション

ウエーハ接合技術・3次元積層技術のスループロセスを実際に実験・検証することで、課題や問題点を抽出し、その解決策を導出する。それによってスループロセスを完成させる。

(4) 多結晶 MRAM 材料での工程検証

多結晶 MRAM 材料を実際に用いて、ウエーハ接合、3次元積層プロセスを適用検討する。その検討を通して課題、問題点を抽出するとともに、3次元積層後の多結晶 MTJ の素子加工を行い問題点を抽出する。また、MTJ 動作を検証し、ウエーハ接合、3次元積層を行っていない通常の MTJ 素子との特性比較を行う。

2. 当該年度の担当研究開発課題の進捗状況と成果

2-1 進捗状況

ウエーハ接合技術における、主要課題である、接合金属種類の選択、問題なく接合するための前処理条件、接合後に不要とる Si 基板除去をどのように行うか、などについて検討を行った。

その後にウエーハ接合技術を実際の MTJ 膜に適用した場合に予想される諸課題につき検討を行った。MTJ 膜のべた膜においては、ウエーハ接合技術を適用しても、磁気特性等の劣化がないことは既に確認済みであったが、ウエーハ接合技術適用後に MTJ を素子化して、その電気特性に劣化がないかどうかを検討した。まずは、ウエーハ接合技術を一回適用した場合の MTJ 素子形成を試みた。この場合は、不要 Si 基板除ウエーハ接合技術適用後に MTJ を素子化して、その電気特性に劣化がないかどうかを検討した。この場合、不要 Si 基板除去も 1 回適用となり、また、MTJ 構造としてはトップ記憶層構造となる。

次に、ウエーハ接合技術を 2 回適用して、元のボトム記憶層構造とする検討を行った。この場合、不要 Si 基板除去も 2 回適用となる。基本的な課題や発生する問題は、1 回接合同様であるが、細かい部分での調整が必要ではあったが、問題なく遂行することができた。

2-2 成果

ウエーハ接合技術適用後に MTJ を素子化して、その電気特性に劣化がないかどうかを検討した。1 回ウエーハ接合適用の場合の MTJ 素子形成において、20nm 台の微細サイズ MTJ 素子形成を確認し、その電気特性が、接合技術を適用しない場合に比べてまったく劣化がないことを確認した。

次に、ウエーハ接合技術を2回適用して、元のボトム記憶層構造とする検討を行い、細かい部分での調整が必要ではあったが、問題なく遂行することができた。2回接合を適用した場合でもMTJ素子のサイズとして20nm台を問題なく作製することができた。またその電気特性評価においても、接合技術を適用しない場合に比べてまったく劣化がないことを確認した。

以上を総括すると、ウエーハ接合技術の諸課題を解決した上に、MTJへの適用においてまったく問題なく使用することができることを実証した。このことによって、単結晶MTJ材料の特性を最大限活用するために必要な3次元ウエーハ接合技術のMTJ適用を実証した。これによって、今後、ますます重要度が高まると予想される単結晶材料活用において、唯一懸念材料であったCMOSとの整合性についてもまったく問題なく回避することができると言える。

2-3 新たな課題など

特になし。

3. アウトリーチ活動報告

特になし。