

平成 27 年 3 月 31 日

プログラム名：無充電で長期間使用できる究極のエコ IT 機器の実現

PM 名：佐橋 政司

プロジェクト名：スピン FET プロジェクト

委 託 研 究 開 発

実 施 状 況 報 告 書 ( 成 果 )

平成 2 6 年 度

研究開発課題名：

磁性・非磁性体用デュアルゲート設計・作製

研究開発機関名：

独立行政法人産業技術総合研究所

研究開発責任者

昌原明植

# 当該年度における計画と成果

## 1. 当該年度の担当研究開発課題の目標と計画

Si CMOS トランジスタのソース/ドレインに磁性体を導入したスピントランジスタ（新機能・新原理デバイス）の実現に向け、まず、磁性体から Si へのスピン注入を効率的に行うため、注入効率を評価する試料とその作製プロセスの構築を今年度下期に行った。

## 2. 当該年度の担当研究開発課題の進捗状況と成果

### 2-1 進捗状況

磁性体から Si へのスピン注入効率を評価する試料の作製プロセスを開発した。図 1 に試料の作製フローと構造の模式図を示す。評価試料は、トランジスタのソース/ドレインへ磁性体を導入するので、Si CMOS トランジスタ作製プロセスへ展開しやすい作製フローを構築した（図 1）。

SiO<sub>2</sub> BOX 上に Si メサを形成し、層間絶縁膜の形成とパターニングを行った。その後、磁性体 MgO と Fe を成膜した。続いて Fe の加工を行うが、特に Fe の加工は Ar<sup>+</sup>を用いた物理的エッチングで行うので、加工時にリソグラフィの合わせパターン・マーク形状が劣化し、Au/Cr 配線のリソグラフィ合わせがうまくいかなることが判明した。そこで、Ar<sup>+</sup>物理エッチングのダメージを抑制するため、合わせパターンをレジストで保護する新たなプロセスを構築した。これにより、パターンのダメージを防止することができ、合わせずれの問題が解消できた。以上の様に、新たな磁性体 MgO、Fe などの導入する上で、特にエッチングプロセスについてケアしていく必要があることが明らかになった。

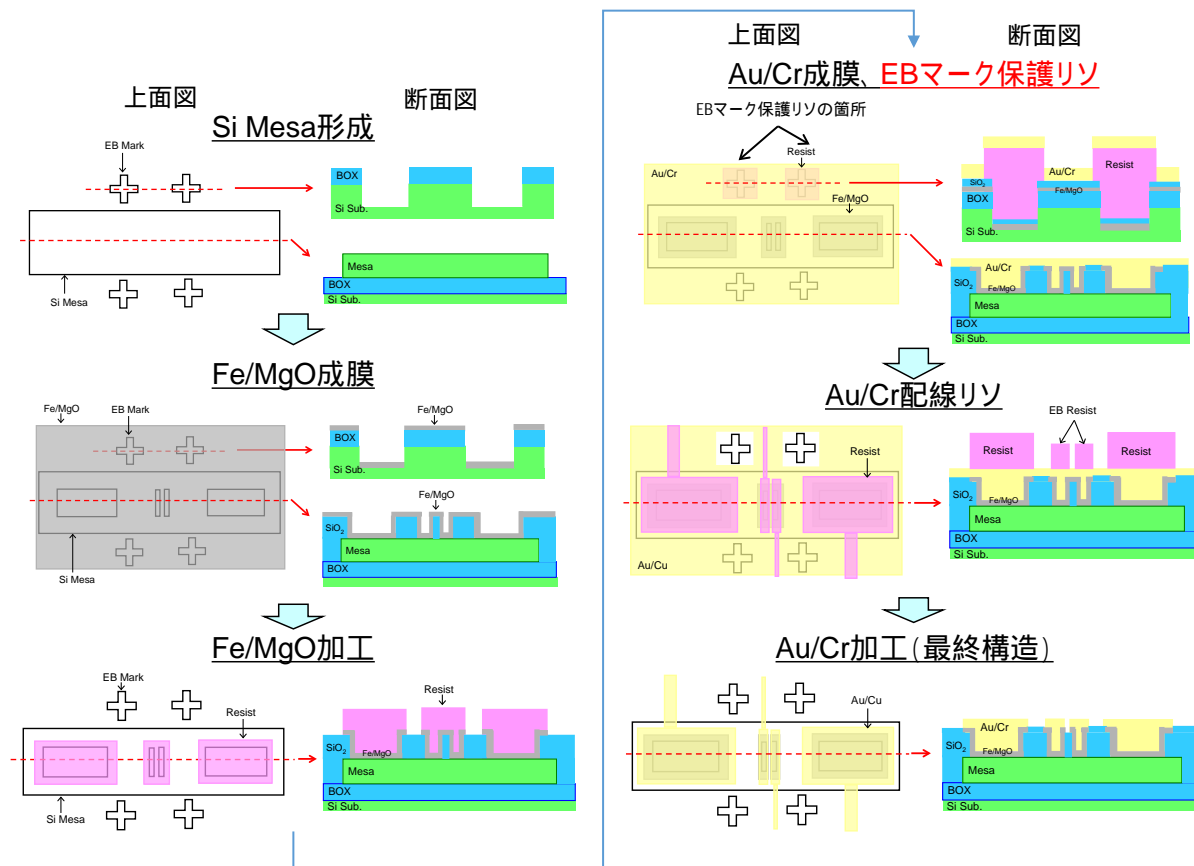


図 1 磁性体から Si へのスピン注入を評価できる試料の作製フロー

## 2-2 成果

図1のフローを用いて作製したサンプルの、光学顕微鏡とサンプル像と断面TEMの写真を図2に示す。最後に Au/Cr 配線の加工を行うが、加工後の配線位置も設計レイアウトとほぼ同じであり、リソグラフィでの合わせが問題なく出来たことが分かる。また、断面 TEM 像からも、今回の作製フローで Si 上の MgO/Fe の成膜と加工が可能であることが解った。なお、サンプルの評価は、当研究機関のナノスピ研究センター齋藤グループにて対応中である。

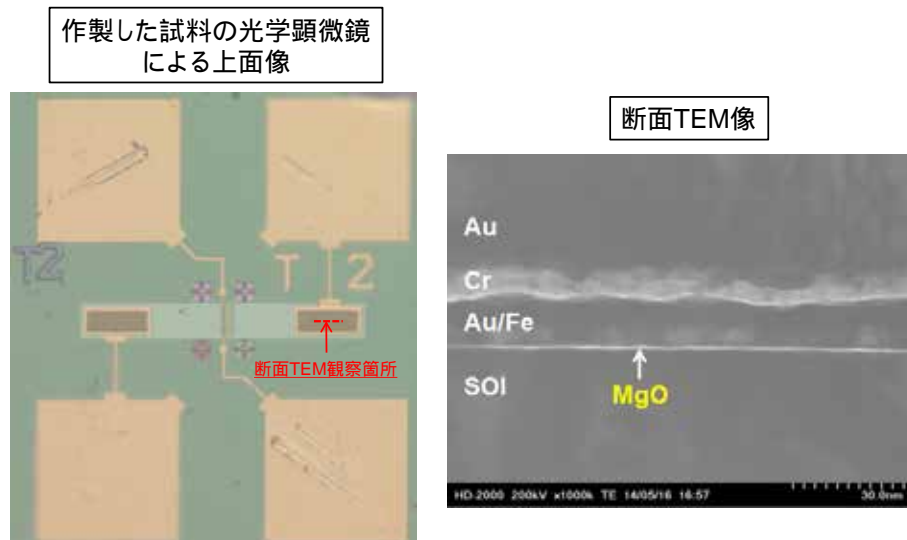


図2 磁性体から Si へのスピン注入効率を評価する試料の光学顕微鏡による上面像と断面 TEM 像。

## 2-3 新たな課題など

今回作製した、Si 上の MgO/Fe 素子を測定評価したところ、磁性体から Si へのスピン注入があまり行われないことが判明した。これは、Si 表面が試料作製時のプロセスダメージに起因するのであることが分かった。このダメージを軽減するために、現在 Si 表面をクリーニングする新規プロセスを検討しており、シリコンでの予備実験にて効果があることを確認している。今後、本プロセスを導入して、サンプルを再度作製し、Si へのスピン注入を確認する予定である。

## 3 . アウトリーチ活動報告

なし