

プログラム名：セレンディピティの計画的創出による新価値創造

PM名：合田圭介

プロジェクト名：FPGAを用いた超高速同定処理装置開発

委 託 研 究 開 発

実施状況報告書(成果)

平成 27 年度

研究開発課題名：

FPGAを用いた超高速同定処理装置開発

研究開発機関名：

東京大学

研究開発責任者

平木 敬

I 当該年度における計画と成果

1. 当該年度の担当研究開発課題の目標と計画

研究開発は以下に示す 6 個の細項目に分けて実施する。以下に、各細項目について概要を説明する。最終年度である平成 28 年度末までにこれらを取りまとめた最終システムを構築し、評価する。

(1) 1 マイクロ流路あたり 10 万細胞/秒で同定可能なセレンディピター用の画像およびセンサーデータ処理を実現する全体方式の策定

最終システムは、多数のセンサ、画像入力装置、FPGA ハードウェア、GPU や Xeon Phi を備えたクラスタ、選別装置など多数のデバイスを結合し、総合的に制御する複雑なシステムである。このような複雑なシステムを構築し、安定稼働を実現し、将来への拡張性を確保するため平成 27 年度には全体制御方式、ユーザインタフェース方式を策定しソフトウェアライブラリ構築への標準化を実現する。

(2) センサから FPGA, 汎用クラスタコンピュータ、GPU, Xeon Phi による同定処理、出力による分類処理を実現する統合システムに必要な入出力インタフェース技術を確立し、その標準化

多くの要素で構成されるセレンディピターを構成に用いる、データ転送速度クラスごとの最適インタフェースと、通信プロトコルを研究開発する。

(3) セレンディピターに適した FPGA ベースハードウェアの構築

FPGA ハードウェアを構築することが課題である。本細項目では、3 年度かけて Xilinx 社製 Ultra-scale Virtex FPGA を 4 個から 8 個搭載した超高速セレンディピター FPGA ハードウェアを構築する。

(4) 機械学習を用いた FPGA ベース同定アルゴリズムの策定

Deep Learning を FPGA で実現するための新しいニューラルネットワークアルゴリズムを実装することにより、前記超高速フレームレートの画像の同定、センサ情報の同定を可能とするハードウェアアルゴリズムを実現する。

(5) 機械学習アルゴリズムの FPGA への実装

1 秒間に 10 万サンプルというプロジェクト要求を満たすための高速化へのハードウェア最適化の実現を課題とする。

(6) ハードウェアおよび同定アルゴリズムの評価

機械学習を用いた同定アルゴリズムの精度を PJ3 から提供されるデータに基づいて実施する。

2. 当該年度の担当研究開発課題の進捗状況と成果

2-1 進捗状況および成果

平成 26 年度の研究を続行するとともに、FPGA ボードの開発、機械学習アルゴリズムの研究開発と実装を実施する。

細項目(1)では、全体システム構成を FPGA ボードおよび GPU または Xeon Phi を備えるクラスタコンピュータを情報処理の中心に据え、全体構成、ソフトウェア構成およびユーザインタフェースを策定し、ALL IP アーキテクチャに基づく情報処理システム全体アーキテクチャを策定し、個々の構成要素の研究開発を実施した。当該システムは平成 28 年度に完成する予定である。図 1 にセレンディピター情報処理システムの ALL IP アーキテクチャ構成を示す。

細項目(2)では、チーム1およびチーム3の成果と相互結合するためのインタフェース仕様、ソフトウェアインタフェース仕様を策定し、ソフトウェアフレームワークを試作し、組み合わせ実験を実施した。

細項目(3)では、2種類のFPGAベース情報処理装置開発キットを調達し、超高速インタフェース、高速メモリ(DDR4)、Ultra-Scale Virtex FPGAを含む回路技術を確認し、高速動作が可能な事を検証した。本FPGAカードに平成28年度に学習機能、弁別機能を実装する予定である。

細項目(4)では、多段ニューラルネットワークを用いる超高速機械学習・判定回路をニューラルネットワーク・シミュレータCafe上に実装し、弁別率に関する実験を実施した。実験では5層のCNNをニューラルネットワークとして使用し、ミドリムシ画像を用いて弁別率を計測した。実験結果を図2に示す。またFPGA上に学習過程を含めたCNNを実装する新しい方式CAIL(図2)を提案し、FPGA上での評価実験を実施した。結果を表1に示す。

細項目(5)では、FPGA上に実装された機械学習・同定回路の最適化による高速化への取り組みを開始した。FPGAを用いた学習処理の最適化では大幅な消費電力低減が実現した。

細項目(6)では、平成28年度における評価に備え、評価に用いるデータセットをPJ3における実験結果として収集し確定させた。

更に、セレンディピターの実装可能性を検証する目的で、セレンディピターの実物大模型を試作し、設計上の問題点を明確化した(写真1)。セレンディピターの模型では、2種のPJ3によるセンサーを実装し、情報処理システムと結合させた。模型製作の結果、多種センサーを実装するセレンディピターを平面的に実装することが著しく困難であり、多層化が課題であること、数多くの部品が集中する計測部分(オプティカルコア)の実装方式が重点設計課題であることが明確化した。

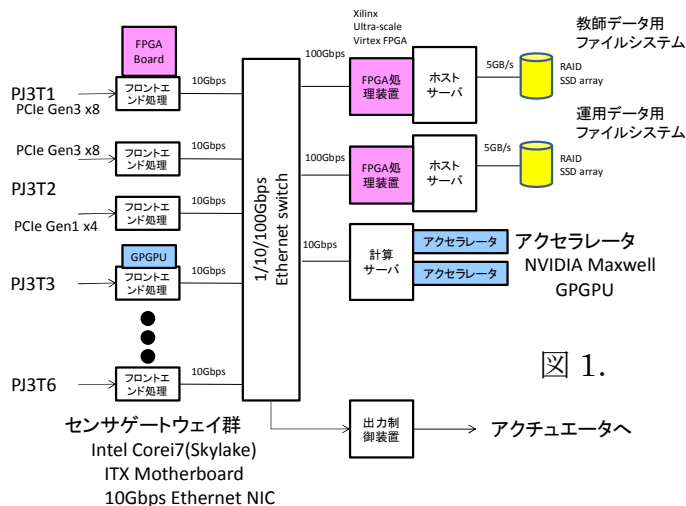


図 1.

■細胞の向き正規化

正規化なし	正規化あり
80.8%	75.8%

■順方向(認識)の処理時間 単位はミリ秒

入力画像サイズ	バッチサイズ					認識率
	1枚	2枚	4枚	8枚	16枚	
300x200	1.30	1.65	2.51	4.34	8.09	75.8%
300x100	0.70	0.98	1.59	2.15	4.05	74.8%
210x70	0.68	1.26	1.52	1.91	3.63	75.2%
120x50	0.62	0.71	0.80	1.45	1.89	74.7%

表 1.

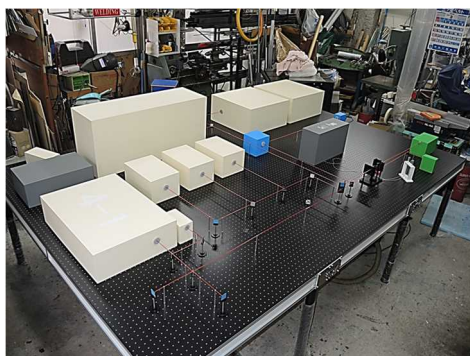


写真 1.

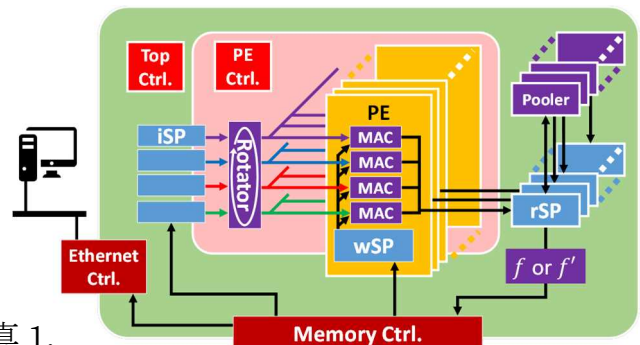


図 2.

2-3 新たな課題など

1. セレンディピターを構築に対して、光学部品を乗せる面積が非常に大きいことが判明した。対応策としてはセレンディピター工学系部分の多層化が考えられる。平成 28 年度の検討課題である。
2. 弁別能力の評価実験において、細胞画像の背景が特徴をだし判別能力を実際より高く評価する可能性があることがわかった。背景の微妙な設定、STEAM の背景ノイズ特性が影響していることが考えられる。平成 28 年度において、更に検証実験を進め、背景特徴による誤弁別を防止する方法を検討する予定である。

3. アウトリーチ活動報告

アウトリーチ活動として、以下の項目を実施した。

1. セレンディピター模型を製作し、平成 28 年度以降におけるアウトリーチ活動において視覚的に訴える素材としても活用できるような設計とした。
2. 平成 27 年 11 月に米国テキサス州オースチン市で開催された大規模国際会議 SC15 にセレンディピターブースを出し、ポスター、資料、実験装置展示などにより、セレンディピターに関する研究開発に関する広報を実施し、多数の来客を得た。