

西澤完全結晶プロジェクトの研究成果

目次

1. 光励起エピタキシャル成長法	2
2. 光励起分子層エピタキシャル成長法(PMLE)	5
3. SIT 集積回路(静電誘導トランジスター集積回路)	9
4. 両面ゲート SI サイリスター	12
5. SIT イメージセンサー	14
6. GaAs 完全結晶成長法	17

1. 光励起エピタキシャル成長法

GaAs 半導体結晶成長法、GaAs 気相成長法

研究成果の概要

1) 光励起気相成長装置

Ga-AsCl₃-H₂系のハロゲン輸送法による GaAs 結晶成長装置例を図 1 に示す。外部加熱電気炉の 2 つの光導入孔より、エキシマレーザー、アルゴンイオンレーザー、超高圧水銀ランプなどの光源より光を照射し、結晶成長を制御する。

2) 光照射の効果

1. GaCl が光を吸収、活性化して結晶の成長速度が増大する。
2. 基板にエキシマレーザー等の紫外光の照射により高純度かつ高品質な結晶層が得られる。
3. 光照射により成長表面が平坦化される。

3) GaAs の減圧エキタピシー

装置概略を図 2 に示す。

原料ガスとして GaCl₃ と AsH₃ を使用し、キャリアガスは用いない。

有機金属化合物を使う方法及び H₂ や He のキャリアガスを使う方法に比べて極めて高純度の結晶を成長させることが出来る GaAs の減圧エキタピシーを開発した。

光照射により低温・高品位結晶成長技術になしうる。

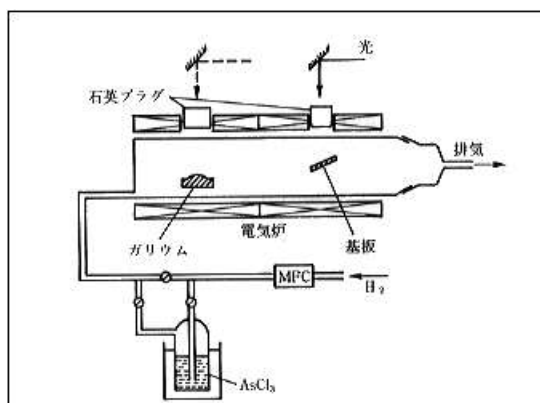


図 1: GaAs 光励起エピタキシャル成長装置

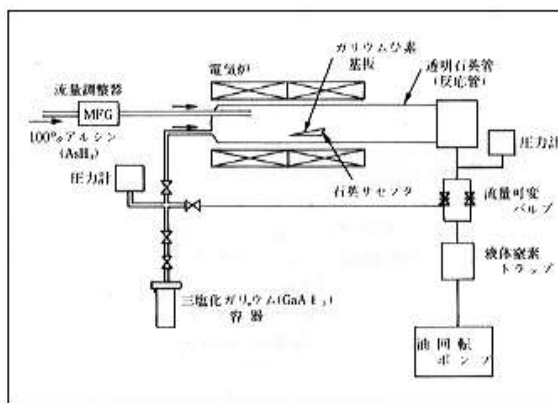


図 2: ガリウムヒ素(GaAs)減圧エピタキシャル装置概念図

成果展開可能なシーズ、用途等

- 1) 光励起エピタキシャル成長装置と成長法
- 2) ハロゲン系 GaAs 結晶成長においてさえも 650DEG C 以下の成長温度を可能とする装置
- 3) 高純度 GaAs エピタキシャル結晶層の成長法
- 4) 用途: IC 用基板、センサー用基板、マイクロ波素子用基板の製造、超高速論理素子等

特許出願

1) GaAs 単結晶の製造法

特 願：昭 59-76563(昭 59.4.18) 特開昭 60-221393(昭 60.11.6)

出 願 人：新技術開発事業団、西沢潤一、(株) 東芝

請求の概要：AsCl₃ の水素還元反応を 300nm 以下の光を照射し促進させる。光照射は固体ソース上又はその近傍とする。

2) GaAs 単結晶の製造方法

特 願：昭 59-76564(昭 59.4.18) 特開昭 60-221394(昭 60.11.6)

出 願 人：1) に同じ

請求の概要：基板上結晶を 700DEG C 以下にし、その上に 400nm 以下の光を照射すること。

3) GaAs 単結晶の製造方法

特 願：昭 59-146006(昭 59.7.16) 特開昭 61-26215(昭 61.2.5)

出 願 人：1) に同じ

請求の概要：基板近傍のガスに 200~300nm の波長の光を照射する方法。

4) 単結晶薄膜成長装置

特 願：昭 59-164821(昭 59.8.8) 特開昭 61-43411(昭 61.3.3)

出 願 人：新技術開発事業団、西沢潤一、鈴木壮兵衛

請求の概要：原料ガスを基板到着前に分解する手段を備えた装置。

5) GaAs 単結晶の成長装置及び成長方法

特 願：昭 60-228901(昭 60.10.16) 特開昭 62-91494(昭 62.4.25)

出 願 人：新技術開発事業団、西沢潤一

請求の概要：H₂、He などのキャリアーガスを用いなくて気相成長させる装置と方法。

《外国出願》

1) Method of manufacturing GaAs single crystals.

米国出願 754843(7.12.'85) 英、西独、仏、出願中

国内出願 昭 59-146006 に同じ

2) Process and apparatus for growing compound semiconductor monocrystal.

米国出願 918968(Oct,15'86)西独出願

国内出願 昭 60-228901 に同じ

報告書他

1) 倉林徹他;西沢プロジェクト研究概要集 P.15 (1986 年 12 月)新技術開発事業団「GaAs 光励起エピタキシャル成長法」

2) JN.Nisizawa et.al.;J. Electrochem.Soc.132 No.8 P.1937(1985)“Photo-excitation effects on the growth rate in the vapor phase epitaxial growth of GaAs.”

- 3) 西沢潤一他:電子通信学会半導体トランジスタ研究会技術報告 SSD 84-53(1984)
「GaAs の光照射エピタキシャル成長」
- 4) 西沢潤一他:第 30 回応用物理学関係連合講演会予稿集 P.317(1983)「光照射励起技術の
半導体プロセスへの応用」

2. 光励起分子層エピタキシャル成長法 (PMLE)

Si、GaAs、GaAlAs 等の半導体結晶成長法、原子精度の結晶成長

研究成果の概要

1) 光励起分子層エピタキシャル成長装置

光励起結晶成長制御法を分子層エピタキシャル成長装置に導入し、図 1 の様な装置を開発し GaAs、GaAlAs 及び Si の結晶成長に成功した。GaAs 結晶成長の場合のガス導入サイクル例を図 2 に示す。

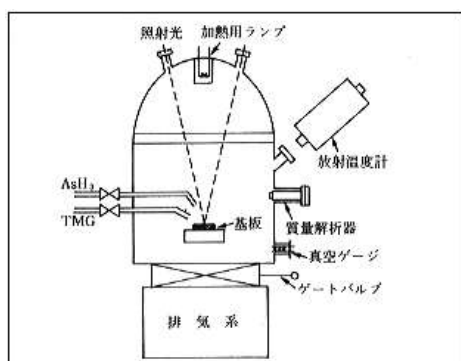


図 1：ガリウムヒ素光励起分子層エピタキシャル成長装置の概略図

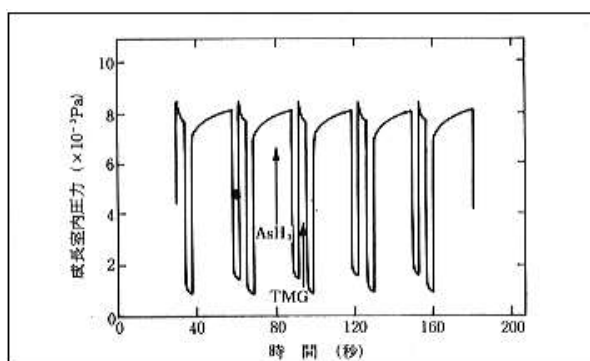


図 2：ガス導入時の成長室内の圧力変化
(20 秒 AsH₃ 導入、3 秒排気、4 秒 TMG 導入、3 秒排気のサイクルをくり返す)

2) 製法

図 3 に成長法の概要の 1 例を示す。例えば、特定波長の光を当てながら Ga の原料ガス TMG(トリメチルガリウム)を試料室内に導入。GaAs 基板上に 1 分子層だけ吸着させ、余分のガスを排気する。次に As 原料ガス AsH₃ を導入。1 分子層だけ吸着させ、光反応を起こしたのち、不必要な反応生成物を排気し 1 分子層の GaAs を成長させる。この操作をくり返し、必要な厚みの結晶膜を得る。

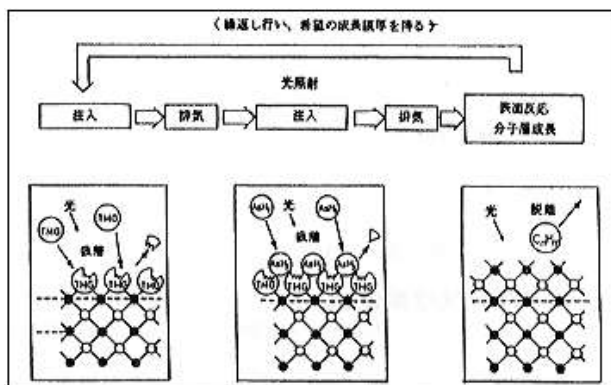


図 3：光励起分子層エピタキシーの成長機構模式図

3) 本成長法の特徴

1. 1 分子層の結晶を絶対精度である原子精度で成長できる。したがって膜厚は、導入ガス圧によらず、導入サイクル数によって自動的に決まる。

実験では例えば光励起により 350DEG C で 3547 サイクルのガス導入により GaAs を成長させ、3547 分子層に相当する 0.88myum の結晶膜を得ることが出来た。

2. 低温成長が可能で、例えば良い GaAs 結晶が、290DEG C でも得られる。

3. 凹凸や傾斜のある面にも成長できる。
4. 基板上にマスクする事で、選択的な結晶成長が出来る。
5. 化合物半導体の化学量論的組成の制御が可能である。

成果展開可能なシーズ、用途等

- 1) 光励起による GaAs、GaAlAs 及び Si 等の結晶成長において、低温成長、結晶の高品質化及び不純物ドーピングが達成された。
- 2) 高純度超薄膜の結晶成長技術の確立。
- 3) 化合物半導体の製造、超高速論理素子・超高周波発振素子・オプトエレクトロニクス素子のための化合物半導体及び Si を中心とした元素半導体を用いた超高速論理素子、超高周波発振素子。

特許出願 10 件の PMLE 関連の出願と 6 件の MLE 関連の出願がある。

PMLE 関連の出願

- 1) 超格子半導体装置の製造方法

特 願：昭 59-153968(昭 59.7.26) 特開昭 61-34922(昭 61.2.19)

出 願 人：新技術開発事業団、西沢潤一

請求の概要：結晶成分元素を含むガスを所定の条件で交互に導入することにより、分子層単位で膜厚を制御し、結晶を成長させる方法。紫外線照射により成長温度を低下させ品質を高める方法。

- 2) 半導体結晶成長装置

特 願：昭 59-153979(昭 59.7.26) 特開昭 61-34929(昭 61.2.19)

出 願 人：新技術開発事業団、西沢潤一、鈴木壮兵衛、沖電気(株)

請求の概要：PMLE 装置の基本出願で、成長槽、基板加熱装置、超高真空排気装置、ガス導入ノズル、波長 180~600nm の光照射機構を有する単分子精度で結晶させる装置。

- 3) 化合物半導体単結晶薄膜の成長法

特 願：昭 59-153977(昭 59.7.26) 特開昭 61-34927(昭 61.2.19)

出 願 人：新技術開発事業団、沖電気(株)、西沢潤一、鈴木壮兵衛、

請求の概要：単分子精度で化合物半導体単結晶を成長させる際の、ガスの圧力、温度、装入サイクルの最適範囲の規定及び基板上へ光照射する製法

- 4) 元素半導体単結晶薄膜の成長法

特 願：昭 59-153978(昭 59.7.26) 特開昭 61-34928(昭 61.2.19)

出願人、請求の概要とも対象が Si 等の元素半導体であること以外は 3) と同じ

- 5) 半導体結晶成長装置

特 願：昭 59-153973(昭 59.7.26) 特開昭 61-34923(昭 61.2.19)

出 願 人：新技術開発事業団、西沢潤一、沖電気(株)

請求の概要：炉外より赤外線で基板上を加熱しうるようにした装置

6) 半導体結晶装置

特 願：昭 59-153975(昭 59.7.26) 特開昭 61-34925(昭 61.2.19)

出 願 人：5) に同じ

請求の概要：基板と対向する位置に質量分析器を備えた装置。

7) 半導体結晶成長装置

特 願：昭 59-153974(昭 59.7.26) 特開昭 61-34924(昭 61.2.19)

出 願 人：5) と同じ

請求の概要：原料ガス導入ノズルに、バルブとあらかじめ設定された時間と回数にもとづいて開閉制御する装置を備えた結晶成長装置

8) 半導体結晶成長装置

特 願：昭 59-153976(昭 59.7.26)特開昭 61-34926(昭 61.2.19)

出 願 人：5) に同じ

請求の概要：基板上にエッチングガスを導入するノズルを備え、基板の気相エッチングを可能とする装置。光照射によりエッチング温度を下げうること。

9) 化合物半導体単結晶薄膜の成長方法

特 願：昭 59-244395(昭 59.11.21) 特開昭 61-124122(昭 61.6.11)

出 願 人：新技術開発事業団、沖電気(株)

請求の概要：少なくとも 1 つのガス状分子の導入時間のみ、又は排気時間のみ光照射する方法及び少なくとも 1 種類以上の波長成分を含む光を照射する方法などの組合せた成長方法。

他に 1 件(特願昭 61-255795)の関連出願あり。

MLE 関連として 6 件の出願がある。

《外国出願》

1) Apparatus for forming crystal of semiconductor.

米国出願 759098(7.25.'85) 英、仏、西独出願中

国内出願 昭 59-153979 に同じ

2) Semiconductor crystal growth apparatus.

米国出願 75911(6.8.'85) 英、仏、西独出願中

国内出願 昭 59-153974、昭 59-153975、昭 59-153976 に同じ

3) Apparatus for forming crystal of semiconductor.

米国出願 59097(7.25.'85) 英、仏、西独出願中

国内出願 昭 59-153973 に同じ

4) Process for monocrystalline thin film of element semiconductors.

米国出願 759087(7.15.'85) 英、西独、仏出願中

国内出願昭 59-153978 に同じ

5) Process for monocrystalline thin film of compound semiconductors.

米国出願 (July25'85) EPC (英、仏、西独)出願

国内出願 昭 59-153977、及び昭 59-153980 に同じ

他に 2 件の外国出願がある。

報告書他

1) 倉林徹他:西沢プロジェクト研究概要集 P.1(1986 年 12 月)

新技術開発事業団、「GaAs、GaAlAs、Si の光励起分子層エピタキシャル成長法と GaAs の光気相成長法」

2) 西沢潤一他:J.Electrochem Soc.132(1985)1939"Photo-excitation effects on the growth rate in the vapor phase epitaxial growth of GaAs."

3) 西沢潤一他:第 5 回国際固体素子材料コンファレンス(昭 59.8.30)"Recent progress in low temperature photochemical processes"

4) 西沢潤一他:J.Vac.Sci.Tech.(昭 61.6)"光励起分子層エピタキシー"

5) 〃 :UK-Workshop on Atomic Layer Epitaxi(S.60.2.25)"ALEforIII-V compounds"

6) 倉林徹他:学振薄膜第 131 委(S.61.7.10)"半導体結晶膜の成長機構"

7) 西沢潤一他:AVS 32 年会(米国真空学会)(S.60.11)"光励起分子層エピタキシー"その他多数発表あり

3. SIT 集積回路 (静電誘導トランジスタ集積回路)

理想型 SIT とその応用

研究成果の概要

絶縁物を電流通路に接して設け、絶縁物上の金属を介して、電流制御を行う MOS 型 SIT を試作した。まず平面型 CMOS-SIT を作成、次で、ゲート長を短かくし、電子、正孔の走行時間をより短縮できる縦型 CMOS-SIT を試作した。

1) シリコン SIT-CMOS(相補型 MOS)の作成

1. 平面型 CMOS

平面型 CMOS を試作し、その性能を調べた。1 ゲート当りのスイッチングエネルギーは、従来の最低データより約 1 桁小さい 0.3fJ という超低消費電力値が達成された。

2. 縦型 CMOS

図 1 の断面構造及び写真に示す様な最小寸法 1.5 μm の縦型 SIT-CMOS を試作し、1 ゲート当りのスイッチ速度が 65ps という、同一寸法の FET-CMOS をはるかに凌駕する世界最高速が得られた。

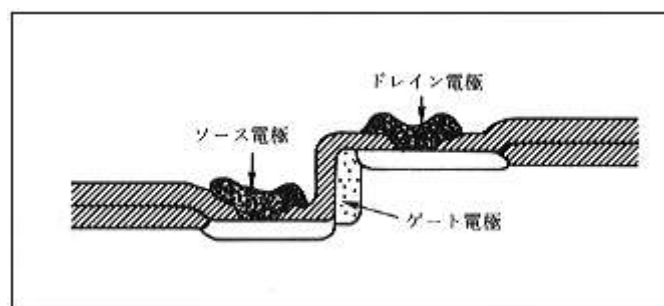


図 1：縦型 MOS-SIT の断面構造

2) GaAs 理想型 SIT の作成

1. 作成のためのプロセス技術の確立

GaAs の光励起分子層エピタキシャル成長技術、AlGaAs/GaAs ヘテロ接合による絶縁ゲート形成技術、光励起エッチング技術等を開発した。

2. GaAs 理想型 SIT の試作

上記プロセス技術を用い単体の SIT を試作し、その動作特性を確認した。

成果展開可能なシーズ、用途等

- 1) これまでにない高速、低消費電力の集積回路であるシリコン SIT-CMOS.スーパーコンピュータ、超 LS1 等への利用。
- 2) GaAs 理想型 SIT は、電波天文台、通信、スーパーコンピュータ等への応用ができる。

特許出願

1) 相補型 MOS 集積回路の製造方法

特 願：昭 59-64675(昭 59.3.31) 特開昭 60-207368(昭 60.10.18)

出 願 人：新技術開発事業団.西沢潤一、鈴木壮兵衛

請求の概要：回路構成とその製造工程の詳細規定

2) 半導体装置の製造方法

特 願：昭 59-153967(昭 59.7.26) 特開昭 61-34921(昭 61.2.19)

出 願 人：1) に同じ

請求の概要：分子層エピタキシーで 1 サイクル 1 分子層を積層し半導体をつくる法

3) 熱電子放射型静電誘導トランジスタ

特 願：昭 59-153969(昭 59.7.26) 特開昭 61-34979(昭 61.2.19)

出 願 人：新技術開発事業団、西沢潤一、本谷薫

請求の概要：表記トランジスタの構成と材料の規定

4) 半導体集積回路

特 願：昭 59-153972(昭 59.7.26) 特開昭 61-34980(昭 61.2.19)

出 願 人：2) と同じ

請求の概要：熱電子放射型 SIT を用いた集積回路とその構成

5) 半導体装置の製造方法

特 願：昭 59-164822(昭 59.8.8) 特開昭 61-43412(昭 61.3.3)

出 願 人：1) に同じ

請求の概要：垂直方向切込み部に単分子で精度良く薄膜を成長させる方法

他に 7 件数の関連出願がある。

《外国出願》

1) Static induction transistor and its integrated circuit.

USP 4,712,122(Dec.8'87) EPC (英、西独、仏) 出願

国内出願 昭 59-153969 及び昭 59-153972 に同じ

2) Tunnel injection type static induction transistor and its integrated circuit.

米国出願 (A mg.5'85) EPC (英、西独、仏) 出願

国内出願 昭 59-164824 及び昭 59-180447 に同じ

3) Step-cut insulated gate static induction transistors and method of manufacturing the same

米国出願 (Nov18'85) EPC (西独、蘭) 出願

国内出願 昭 61-273934,昭 61-273935,昭 61-276754,昭 61-276755 に同じ

報告書他

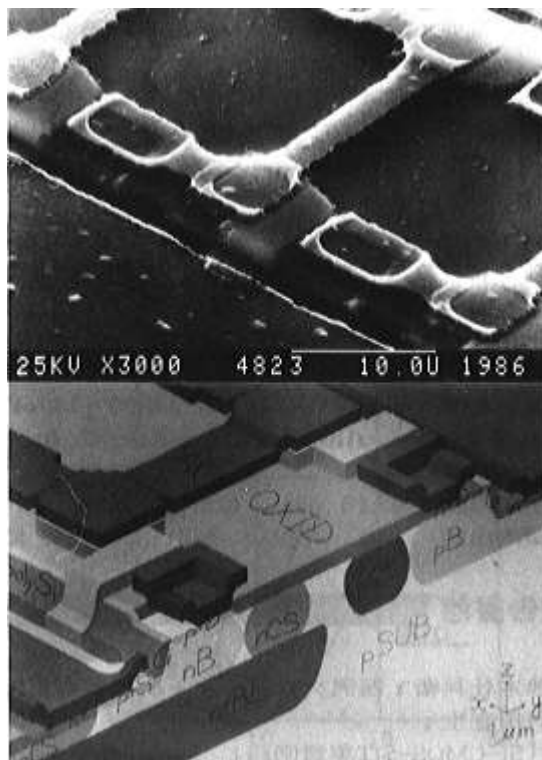
1) 鈴木壮兵衛:西沢プロジェクト研究概要集 P.25(1986 年 12 月)新技術開発事業団

2) 竹田宣生: ” P.33 ” ”

「Si-CMOS-SIT 集積回路」

3) 鈴木壮兵衛:創造科学技術研究報告会資料 (1983 年)新技術開発事業団

「SIT 集積回路」



写真：縦型 MOS-SIT

4. 両面ゲート SI(静電誘導) サイリスタ

高耐圧、大電流用サイリスタ、高速半導体スイッチ素子

研究成果の概要

制御電極(ゲート)を2組設けた両面ゲート型 SI サイリスタは、その構造により電子と正孔を完全に制御出来るため、従来より高速に電流のスイッチが可能となる。

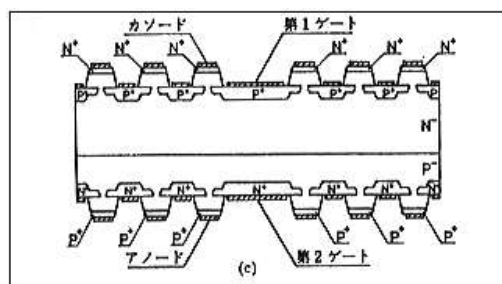
1) 製法

1. 高耐圧・大電流用両面ゲート SI サイリスタ製造のため以下のプロセス技術を開発した。

- ・オートドープを抑制した高比抵抗エピタキシャル成長技術
- ・半導体基板の両面に微細パターンを形成する技術
- ・圧接法に適した素子構造とその製法
- ・両面ゲート SI サイリスタの測定方法

2. 両面ゲートサイリスタの作成

作成した順阻止電圧 1800V、最大可制御電流 1000A の大電力用 SI サイリスタの外観と断面図を示す。(写真及び図 1)



写真：両面ゲート SI サイリスタの外観写真 図 1：試作した両面ゲート SI サイリスタの断面概略構造

2) 両面ゲート SI サイリスタの性能

第2ゲートの働きによってスイッチ時間が短くなることを確認した。上述の SI サイリスタでは、100A、550V でターンオフ時間 0.37 μ s を得たが、図 2 の様に、片面ゲート SI サイリスタに比べ約 1/3 の時間となり他のスイッチ素子に比べ著しいスイッチ時間の低減を達成できた。

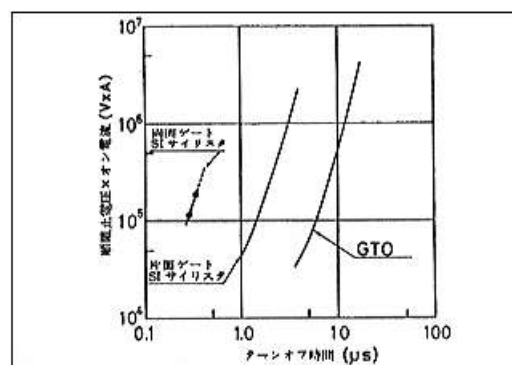


図 2：スイッチ素子の電力容量とスイッチ時間との関係

成果展開可能なシーズ、用途等

- 1) スwitch時間の短い高耐圧、大電流用両面ゲート SI サイリスタ
- 2) 電力系統、工場、輸送、コンピュータ等パワーエレクトロニクス各分野の半導体スイッチ素子

特許出願

1) 両面ゲート静電誘導サイリスタ及びその製造方法

特 願：昭:60-039378(昭 60.2.28)

出 願 人：新技術開発事業団、西沢潤一、三菱電機(株)

請求の概要：構造が簡単で、その製造工程でエピタキシャル成長膜が重なることなく従来の結晶成長技術でも制作可能な両面ゲート静電誘導サイリスタ。

2) 圧接構造型両面ゲート静電誘導サイリスタ

特 願：昭:60-50056(昭 60.3.13)

出 願 人：1) に同じ

請求の概要：大電力用両面ゲート静電誘導サイリスタに適した圧接構造を有するもの。
他に 2 件の関連出願あり。

《外国出願》

1) Double gate static induction thyristor and method for manufacturing the same.

米国出願(Feb.28.'86) EPC (西独、スイス、スウェーデン) 出願

国内出願 昭 60-039378 に同じ

2) Pressurized contact type double gate static induction thyristor.

USP 4,673,961(June16'87) EPC (西独、スイス、スウェーデン) 出願

国内出願 昭 60-050056 に同じ

3) Double gate static induction thyristor and method of manufacturing.

米国出願(Mar.13.'86)

国内出願 昭 61-295300 に同じ

報告書他

1) 行本善則他:西沢プロジェクト研究概要集 P.43(1986年12月)新技術開発事業団

「両面ゲート静電誘導サイリスタ」

2) J.Nishizawa et.al : TFFE Trans. Electron Devices,Vol.ED-34, No.6,(1987) p.1396 "A double-gate-type-static -induction thyristor"

5. SIT イメージセンサー

SIT フォトセルの利用

研究成果の概要

SIT は光を照射すると電流が良く流れ、光感度が従来のバイポーラトランジスタに比べて一桁以上高くなり、微弱光の検出に最適である。光受光部(フォトセル)は、結晶欠陥の発生を抑えるため六角形状とし、光分離特性を良くするために溝切り型構造を採用した。

1) SIT(静電誘導トランジスタ)製作のための基本技術の確立

- ・ Si の高抵抗エピタキシャル成長技術において、比抵抗数百 $\Omega\text{-cm}$ の数 μm 厚エピ層作成を可能とした。
- ・ 溝分離により、信号分離特性の優れた 1~2 μm の極めて狭い画素間分離を可能とした。
- ・ SIT 画素より信号を取り出すための MOS 型走査回路を設計し、SIT 部と MOS 部を同一基板上に形成する技術を開発した。

2) SIT イメージセンサーの試作

1. 32 ビット及び 64 ビットリニアセンサー

500 乃至 300 $\mu\text{m} \times 50\mu\text{m}$ のフォトセルを直線上に配置し作成。従来の CCD 又は MOS 型撮像素子に比べ暗出力が約 1/10 になり、またダイナミックレンジが約 10 倍になるといった優れた特性が確認された。

2. 64×64 ビットエリアセンサー

六角形の画素を最密配列した設計で、外部読み出し回路と一緒に集積化したものを試作し、その高性能を確認した。(写真 1、写真 2)

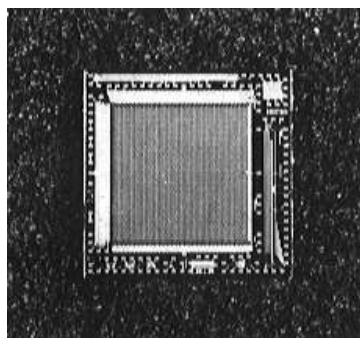


写真 1 : 六角形フォトセル構造の
64×64 ビットエリアセンサ

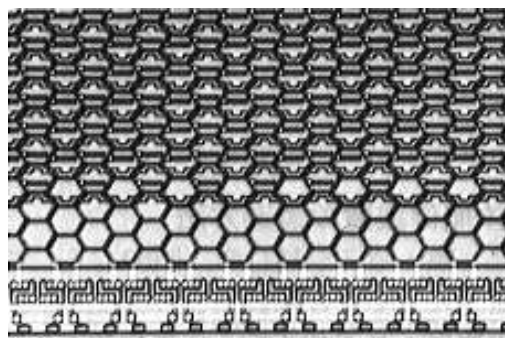


写真 2 : 64 ビットリニアセンサ撮像例

成果展開可能なシーズ、用途等

- 1) 高感度固体イメージセンサー
- 2) 用途：光検出装置、光電変換装置として、天体望遠鏡、宇宙、航空機、カメラ、複写機、各種機械装置、計測器、医療用機器等へ幅広く利用できる。

特許出願

1) 固体撮像装置の製造方法

特 願：昭 58-200474(昭 58.10.26) 特開昭 60-92659(昭 60.5.24)

出 願 人：新技術開発事業団、西沢潤一、玉轟尚茂

請求の概要：SIT のイメージセンサーの製法において、従来より必要マスク数を減し、しかも優れた品質のものを得る事の出来る製法。

2) 光検出装置及びその製造法

特 願：昭 58-249454(昭 58.12.29) 特開昭 60-143677(昭 60.7.29)

出 願 人：1) に同じ

請求の概要：特定の波長に対する選択的な受光特性を有する SIT 及びそれらの複数の組み合わせより成る SIT 及びその製造法。

3) カラー用イメージセンサー

特 願：昭 58-249546 (昭 58.12.29) 特開昭 60-143668 (昭 60.7.29)

出 願 人：1) に同じ

請求の概要：任意の分光感度特性に合わせた受光感度を有する SIT 光検出装置において、その特性を応用したカラー用固体撮像装置。

4) 光電変換装置とその製造方法

特 願：昭 59-131155 (昭 59.6.27) 特開昭 61-12063 (昭 61.1.20)

出 願 人：新技術開発事業団、西沢潤一、浜松フォトニクス(株)

請求の概要：ソース領域をトンネル注入構造にすることによって製法の改善された SIT 型光電変換装置

5) 固体撮像装置の製造方法

特 願：昭 59-131154 (昭 59.6.27) 特開昭 61-12062 (昭 61.1.20)

出 願 人：4) と同じ

請求の概要：半導体基板上に複数個の光電変換用 SIT と走査回路用トランジスターを形成するための製造方法

他に本テーマに関連した 16 件の特許出願がある。

《外国出願》

1) Color image sensor.

米国出願 772338(Aug.28.'85) EPC (英、西独、仏、オランダ) 出願

国内出願 昭 58-249546 に同じ

報告書他

1) I.Barsony 他:西沢プロジェクト研究概要集 P.63 (1986 年 12 月) 新技術開発事業団

2) 西沢潤一他:IEEE Electron Devices Letters(1985 年 5 月)「撮像素子におけるクロストレー

ク及びグルーミングの調整可能な低減法」

3) 西沢潤一他:J.Electrochemical Soc.(1986年1月)

「デバイス最終工程におけるランプ・アニールの与える構造的影響」

4) I.Barsony 他:IEEE Electron Devices 34 P.267(1987年2月)

「光端的撮像素子における空間的分解能の光測定に対する実際上の制限」

6. GaAs 完全結晶成長法

As 圧制御による GaAs 完全結晶成長法、(PCZ 法)

研究成果の概要

1) 製法

GaAs の完全な化学量論的組成を得るには、その成分元素の As が非常に蒸発し易いので、最適な蒸気圧を印加する必要があることを見出した。

図 1 に圧力印加機構を持つ単結晶引き上げ装置と、写真に本方法で得られた単結晶の外観を示す。実験式より導出される最適 As 圧の所で最も転位密度の少ない GaAs 単結晶の引き上げに世界で初めて成功した。

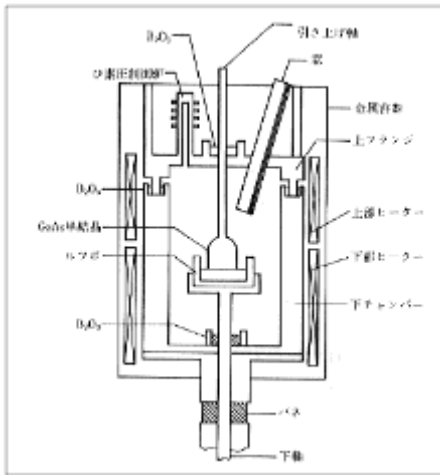
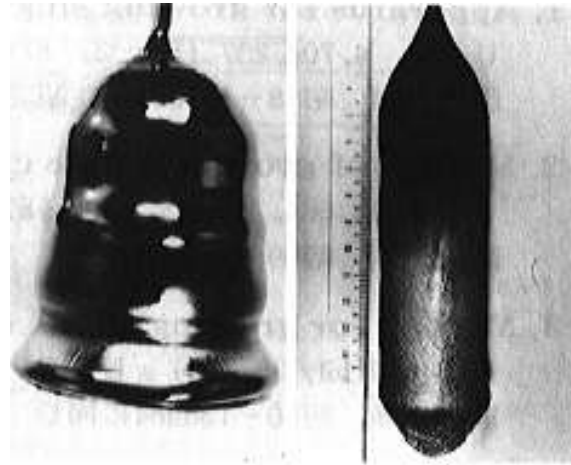


図 1：ひ素圧制御 GaAs 単結晶
引き上げ装置の断面模式図



写真：引き上げ結晶の外見

2) 特徴

下表に他の単結晶成長法との比較を示す。円形で金属光沢の転位密度が低く、又ウエハ内の電気特性のバラツキが少ない等、従来法に比べ非常に優れた品質を有していることがわかる。

項目	成長方法	本方式	LEC法*	HB法**
	成長条件	雰囲気	As	不活性ガス
温度勾配		10°C/cm	100°C/cm	10°C/cm
成長方位		〈100〉	〈100〉	〈111〉
ルツボ		PBN	PBN	SiO ₂
成長面		自由表面	自由表面	ポートに接す
結晶の特徴	組成制御	○	△	○
	ウエハ形状	円形	円形	D形
	転位密度	$2 \times 10^3 \text{ cm}^{-2}$	$2 \times 10^4 \text{ cm}^{-2}$	$5 \times 10^3 \text{ cm}^{-2}$
特徴	高純度化	○	○	△
	電気特性の内面分布	○	△	△

* LHC法 液体封止チョクラスキー法
** HB法 水平ブリッジマン法

表 1：GaAs 引き上げ方法の比較

成果展開可能なシーズ、用途等

- 1) 内部 As 蒸気圧の制御を可能とする GaAs 等結晶成長装置
- 2) 同上装置による GaAs 完全結晶成長のための操業法
- 3) 用途：デジタル IC 用基板、マイクロ波素子用基板、光素子用基板、センサー用基板等

特許出願

- 1) 砷化合物単結晶成長装置

特 願：昭 58-157883(昭 58.8.31) 特開昭 60-51698(昭 60.4.10)

出 願 人：新技術開発事業団、三菱金属(株)

請求の概要：As ガス圧を制御しつつ As 化合物単結晶を上げる装置で、容器材料の規定と、2分割可能な容器とした事。2分割容器に B₂O₃ 保持部を設けて As ガスを密封出来ること、及び内部観察装置を有すること。

- 2) 高解離圧化合物単結晶成長方法

特 願：昭 59-104439(昭 59.5.25) 特開昭 60-251194(昭 60.12.11)

出 願 人：1) に同じ

請求の概要：上記特許出願に記された方法で容器に透光窓を設け、そこから融液面の温度を検知し、融液の加熱を制御して操業する方法。

- 3) 高解離圧化合物単結晶成長方法

特 願：昭 59-104438(昭 59.5.25) 特開昭 60-251191(昭 60.12.11)

出 願 人：1) に同じ

請求の概要：1 に関するもので高解離化合物融液上に例えば図の様に部分的に覆える隔壁を設け、融液の 1 部を B₂O₃ で被覆する操業方法(As 圧制御と B₂O₃ による Si 除去の両利点が狙える)

- 4) 高解離圧化合物半導体単結晶処理装置 特願昭 59-109632(昭 59.5.31)

- 5) 高解離圧化合物単結晶成長装置 特願昭 59-104440(昭 59.5.25)

- 6) 高解離圧化合物半導体単結晶成長方法 特願昭 60-138984(昭 60.6.27)

- 7) 砷化ガリウム単結晶引上げ装置 特願昭 61-140342(昭 61.6.18)

《外国出願》

- 1) Apparatus for growing single crystals of dissociative compounds.

USP 4,704,257 (11.3'87) EPC (英、西独、仏) 出願中

国内出願 昭 58-157883 及び昭 59-109632 に同じ

- 2) Method of growing single crystals of dissociative compounds.

USP 4,664,742 (5.12,'87) EPC (英、西独、仏) 出願中

国内出願 昭 59-104438 と同じ

3) Method for growing single crystals of dissociative compounds semiconductor.

米国出願(July25.'86) EPC (英、仏、西独) 出願

国内出願 昭 60-138984 に同じ

報告書他

- 1) 島貫康他:西沢プロジェクト研究概要集 P.55(1986年12月) 新技術開発事業団
「As 圧制御法による GaAs 結晶の育成と評価」
- 2) 西沢潤一他:第 44 回応用物理学会発表(昭 58 年 9 月)「As 圧制御引き上げ法による低転
位 GaAs 単結晶の育成と評価」
- 3) 富沢憲治他:The Electrochemical society (1984.1.31)No.2 と同じ題目
- 4) 富沢憲治他:14thInt,Symp.onGaAsand related compds(1987.9月)No.2 と同じ題目
- 5) 佐々紘一他:ibid“As 年下で育成した GaAs の深い準位の挙動”