

DVLSIシステム領域会議2012
2012年6月8日、9日
場所: JST K's 5番町ビル

DVLSI Program Review 2012
June 8th-9th, 2012
JST K's 5-Bancho Building, Tokyo



CREST研究領域
ディペンダブルVLSI
システムの基盤技術

A CREST Program
“Dependable
VLSI Systems”

浅井彰二郎
CREST/DVLSI 研究総括
(株)リガク取締役副社長

Shojiro Asai
Research Supervisor, CREST/DVLSI
Exec. VP and Director, Rigaku Corporation



Program term: FY2007~2014

CREST研究領域
ディペンダブルVLSI
システムの基盤技術

A CREST Program
“Dependable
VLSI Systems”

8年の全期間中6年目

In its 6th year of the 8 year term

今回の主題

This Meeting is to Highlight:

ディペンダビリティとは何か、

What dependability is,

その指標は何か、
本研究がその改善に
どれだけ貢献できたのか

*What its key indexes are,
How DVLSI Program has helped
improve dependability.*

DVLSI研究領域の動機

Rationale for research on DVLSI

VLSI: そのディペンダビリティはシステムのディペンダビリティの前提。

VLSI: Its dependability underlies systems dependability.

課題: ディペンダビリティへの脅威は実際には増大している。

Problems: Threats to dependability is actually increasing.

微細化にともなう脅威が増大。

寸法・形状・不純物ばらつきが増大

信号量の低下 対雑音（放射線、電磁雑音、固定・浮遊電荷）

疲労劣化の深刻化

複雑化にともなう脅威が増大

機能増大（ID、暗号化など） …

マルチプロセッサ搭載 …

ヘテロ集積 …

アナログ・デジタル、不揮発、ネットワーク、センサ、アクチュエータ、光

Threats arising from miniaturization

Variations in dimensions, shape, doping,

Reduction in signal/noise (radiation, EMI, fixed and floating charge)

Aggravating wear/fatigue phenomena

Threats from increased complexity

Enhanced functionality (id, encryption,---)

Multiple- Many-core architecture

Heterogeneous integration

Analog, digital, nonvolatile, network, sensors, actuators, etc.

本研究領域の使命:

1. 増大する脅威を(もともとディペンダビリティの高い)VLSIの中に閉じ込める。
2. システムのディペンダビリティを向上する新しいVLSI機能を提供する。

Our Mission at CREST/DVLSI

1. Contain Rising Threats within VLSI (Component Supposed to be Most Dependable)
2. Provide New Functionalities in VLSI Which Improve Dependability at the Systems Level

研究課題と研究代表者

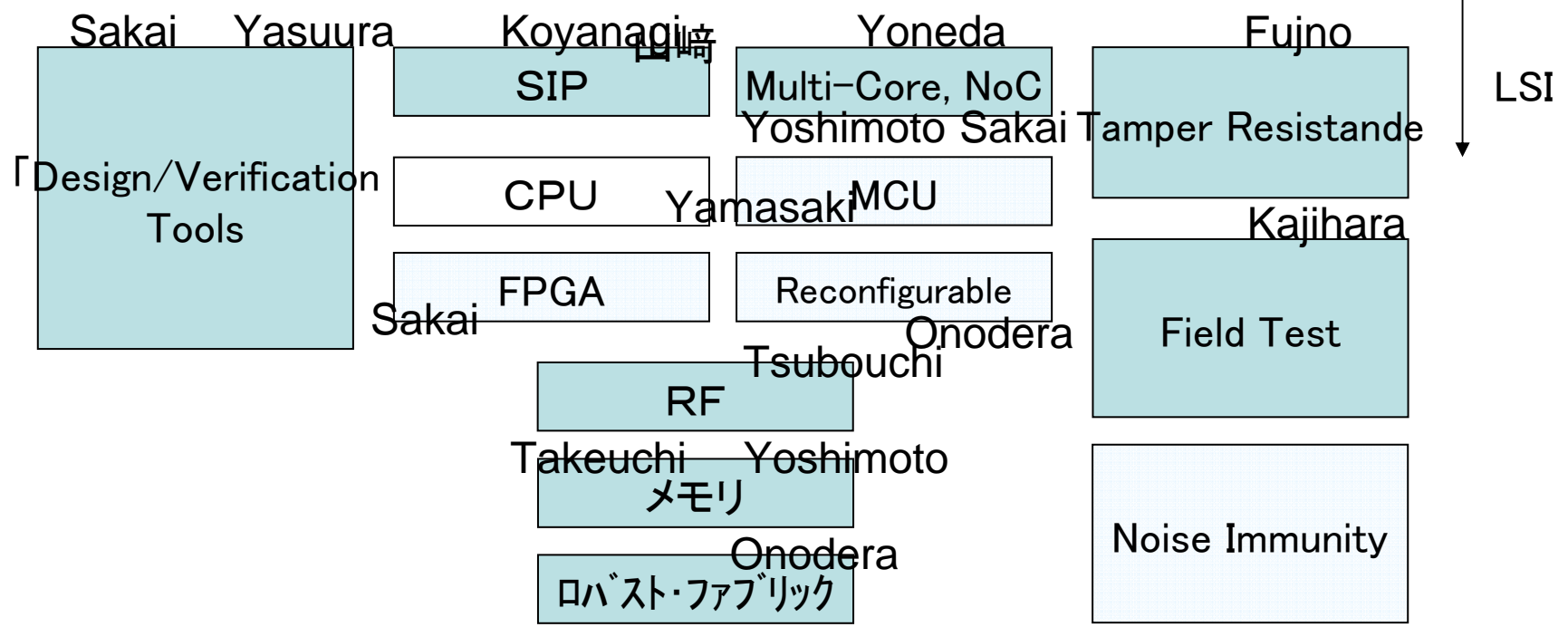
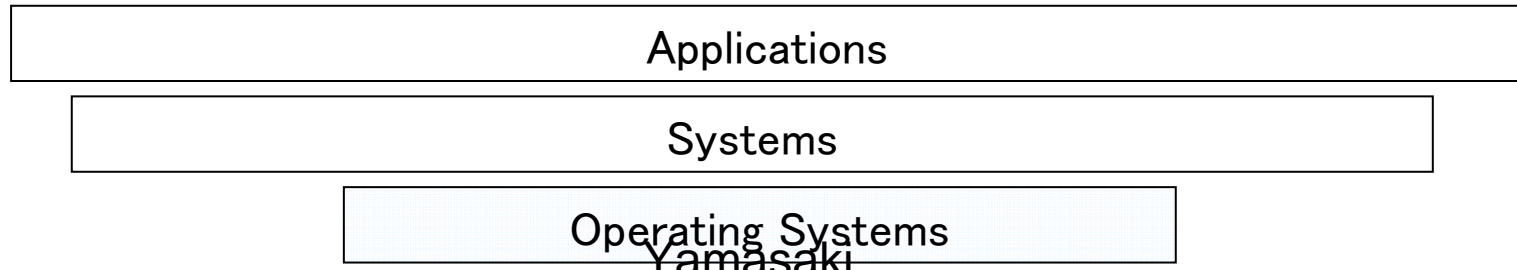
Projects and Principal Investigators

採択年度 Started	研究代表者 P I	研究課題名 Project
19年度 2007	小野寺秀俊 Hidetoshi Onodera	ロバストファブリックを用いたディペンダブルVLSIプラットフォーム Dependable VLSI platform using robust fabrics
	坂井修一 Shuichi Sakai	アーキテクチャと形式的検証の協調による超ディペンダブルVLSI Ultra Dependable VLSI by collaboration of formal verifications and architectural technologies
	坪内和夫 Kazuo Tsubouchi	ディペンダブルワイヤレスシステム・デバイスの開発 Development of Dependable Wireless System and Device
	安浦寛人 Hiroto Yasuura	統合的高信頼化設計のためのモデル化と検出・訂正・回復技術 Modeling, Detection, Correction and Recovery Techniques for Unified Dependable Design
20年度 2008	梶原誠司 Seiji Kajihara	フィールド高信頼化のための回路・システム機構 Circuit and system mechanisms for high field reliability
	吉本雅彦 Masahiko Yoshimoto	超高信頼性VLSIシステムのためのディペンダブルメモリ技術 Dependable SRAM Techniques for Highly Reliable VLSI System
	米田友洋 Tomohiro Yoneda	ディペンダブルネットワークオンチッププラットフォームの構築 Development of Dependable Network-on-Chip Platform

研究課題と研究代表者(続き) Projects and Principal Investigators (Continued)

年度 Started	研究代表者 P I	研究課題名 Project
21年度 2009	小柳光正 Mitsumasa Koyanagi	自己修復機能を有する3次元VLSIシステムの創製 Three-Dimensional VLSI System with Self-Restoration Function
	竹内健 Ken Takeuchi	ディペンダブル ワイヤレスソリッド・ステート・ドライブ (SSD) Dependable Wireless Solid-State Drive (SSD)
	藤野毅 Takeshi Fujino	耐タンパディペンダブルVLSIシステムの開発・評価 The Design and Evaluation Methodology of Dependable VLSI for Tamper Resistance
	山崎信行 Nobuyuki Yamazaki	組み込みリアルタイムシステム用ディペンダブルSoC及びSiPに関する基盤技術の研究 Fundamental Technology on Dependable SoC and SiP for Embedded Real-Time Systems

本研究領域がカバーできているところ DVLSI Program covers:



Approaches taken and applications eyed



Application	Space	Plant Control Transportation	Robot	Auto	Information Telecom	Finance Medical	Consumer
Onodera	再構成可能プロセッサ、耐ばらつきF-F、耐ばらつきレイアウト Reconfigurable Processor, FF Design, Layout for Manufacturability						
Sakai	耐故障アーキテクチャ・設計等価性検証 Failure-Resistant Architecture, Formal Design Verification						
Tsubouchi	広帯域RF、FDE、無線接続性、異種エアインタフェース Wide Bandwidth RF, FDE, Coding, Connectivity, Heterogeneous Interface						
Yasuura	システムレベルソフトエラー シミュレーション 耐ソフトエラー回路、VLSI構成 Systems-Level Soft-error Simulation, Soft-error-resistant Circuit/Systems Design						
Kajihara	フィールド使用時オンボードテスト Design/Test for Field Dependability						
Yoshimoto	耐ソフトエラーメモリ、大規模システムレベルシミュレーション Soft-Error-Resistant Memory, Systems-Level Simulation						
Yoneda	マルチコア、オン・チップネットワーク Networked Multi-Core Systems						
Koyanagi	画像認識3Dプロセッサ Dependable 3D Processor for Image-Recognition						
Takeuchi	ワイヤレスSDD、ワイヤレス接続、ワイヤレス給電 Wireless Solid-State Drive, Wireless Interconnect, Wireless Power						
Fujino	耐タンパ暗号回路、耐タンパ性評価技術 Tamper-Resistant Circuits, Tamper-resistance test						
Yamasaki	ハードリアルタイム制御に独自のRT-OS, コントローラ、実装を提供 Real-time OS, controller, and packaging for Hard-Real-Time applications						



IFIPの定義するディペンダビリティ:

Dependability as defined by IFIP:

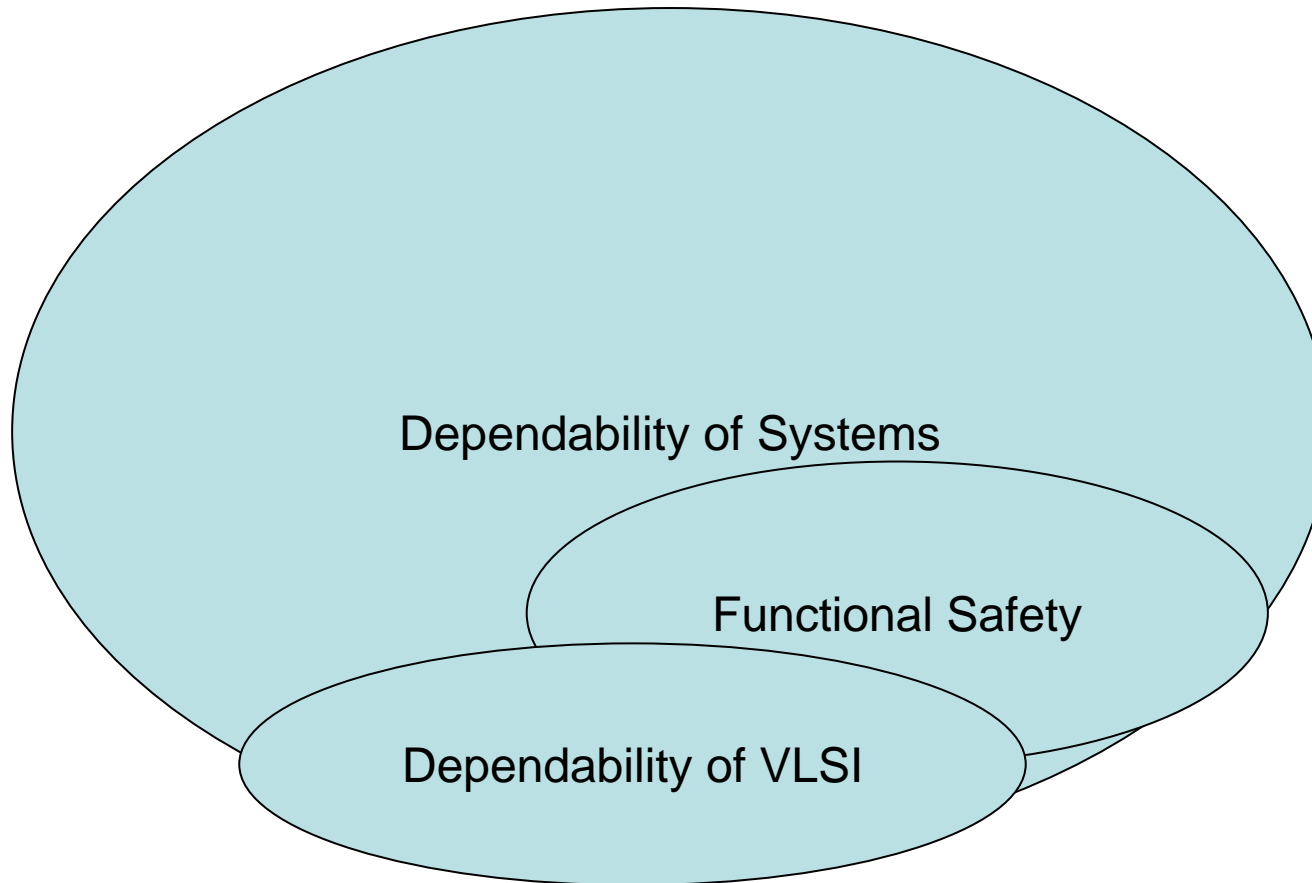


<p>属性、脅威、改善手段</p>	<p>Attributes, Threats, Means</p>
<p>属性 可用性 意図した正しいサービスの提供が準備できている 信頼性 正しいサービスの継続性 安全性 ユーザと環境に破局的な結末を導かない 堅固性 守秘性、耐タンパ性 保守性 修正、修理にたいする受容性</p>	<p>Attributes Availability Reliability Safety Integrity Maintainability</p>
<p>脅威 欠陥 バグなど 誤動作 意図したシステム動作と、内部動作との食い違い 事故 システムが仕様に戻する動作をする</p>	<p>Threats Fault Error Failure</p>
<p>改善手段 欠陥予防 開発ツール、実装技術 欠陥除去 開発中の除去、使用(含保守サイクル)中の除去 予知 予知により欠陥の発現を防止する 耐性 欠陥の存在のもと、サービスを継続。性能低下は許容</p>	<p>Means Prevention Removal Forecasting Tolerance</p>

DVLSI領域がカバーしている領域は？ Aspects addressed in the VLSI Program:

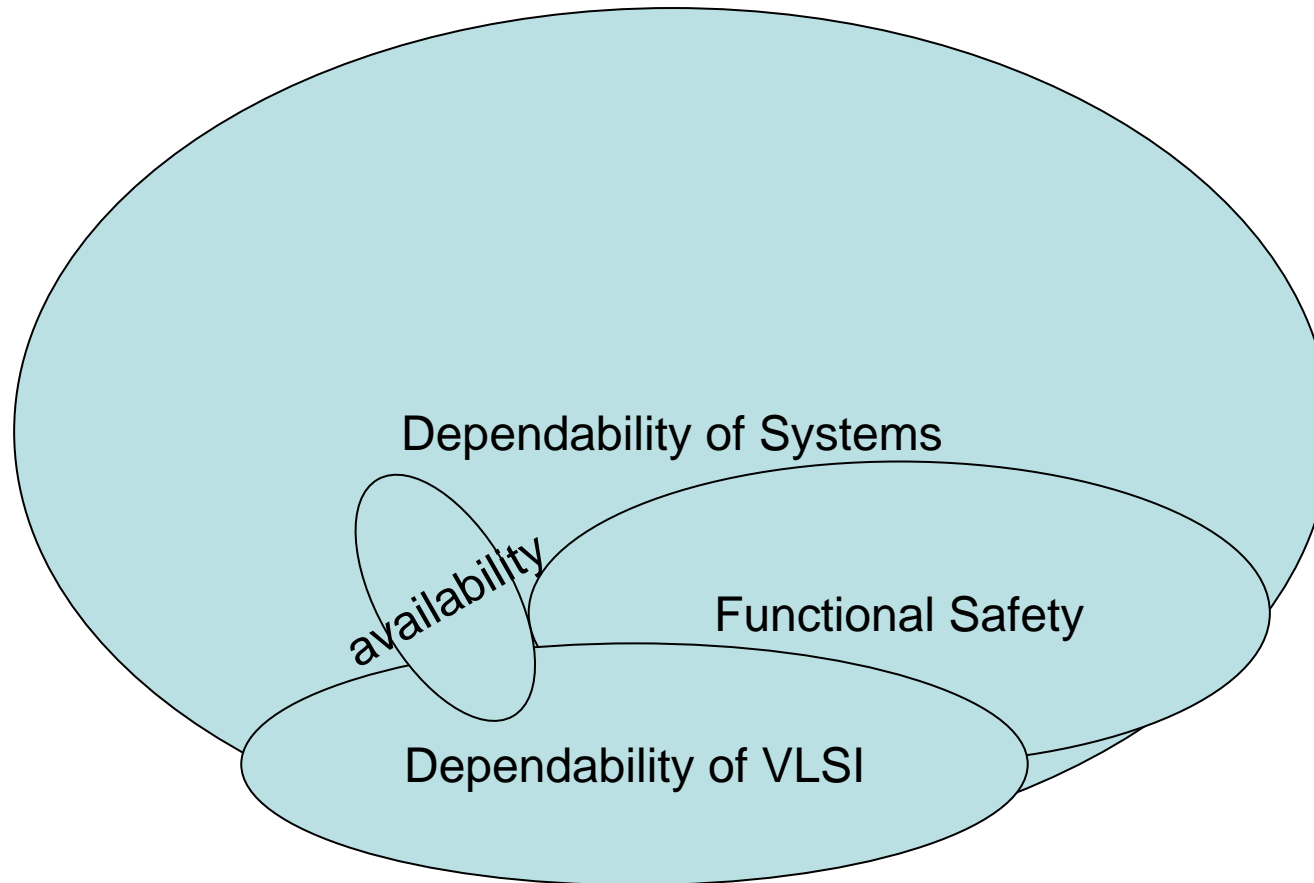


<p>属性</p> <p><u>可用性</u> 通信無線通信接続性</p> <p><u>信頼性</u> エラーレート</p> <p><u>安全性</u> 機能安全</p> <p><u>堅固性</u> 守秘性、耐タンパ性</p> <p><u>保守性</u> 動作時テスト</p>	<p>Attributes</p> <p><u>Availability</u> connectivity</p> <p><u>Reliability</u> error rate</p> <p><u>Safety</u> functional safety</p> <p><u>Integrity</u> secrecy, tamper resistance</p> <p><u>Maintainability</u> in-field testing</p>
<p>脅威</p> <p><u>欠陥</u> バグ、ばらつき、</p> <p><u>誤動作</u> ソフトエラー、劣化、ノイズ、電源変動</p> <p><u>事故</u> バグ、ソフトエラー、劣化、ノイズ、接続、電断</p>	<p>Threats</p> <p><u>Fault</u> bug, variability</p> <p><u>Error</u> radiation, degradation, noise</p> <p><u>Failure</u> bug, soft error, noise, power loss</p>
<p>改善手段</p> <p><u>欠陥予防</u> ロバストファブリック, QoB</p> <p><u>欠陥除去</u> 等価性検証</p> <p><u>予知</u> 動作時テスト</p> <p><u>耐性</u> 冗長導入、ヘテロジニアス・ローミング、耐タンパ回路</p>	<p>Means</p> <p><u>Prevention</u> robust fabric, QoB</p> <p><u>Removal</u> formal verification</p> <p><u>Forecasting</u> In-field test</p> <p><u>Tolerance</u> Redundancy, heterogeneous roaming, tamper-resistant circuit,</p>

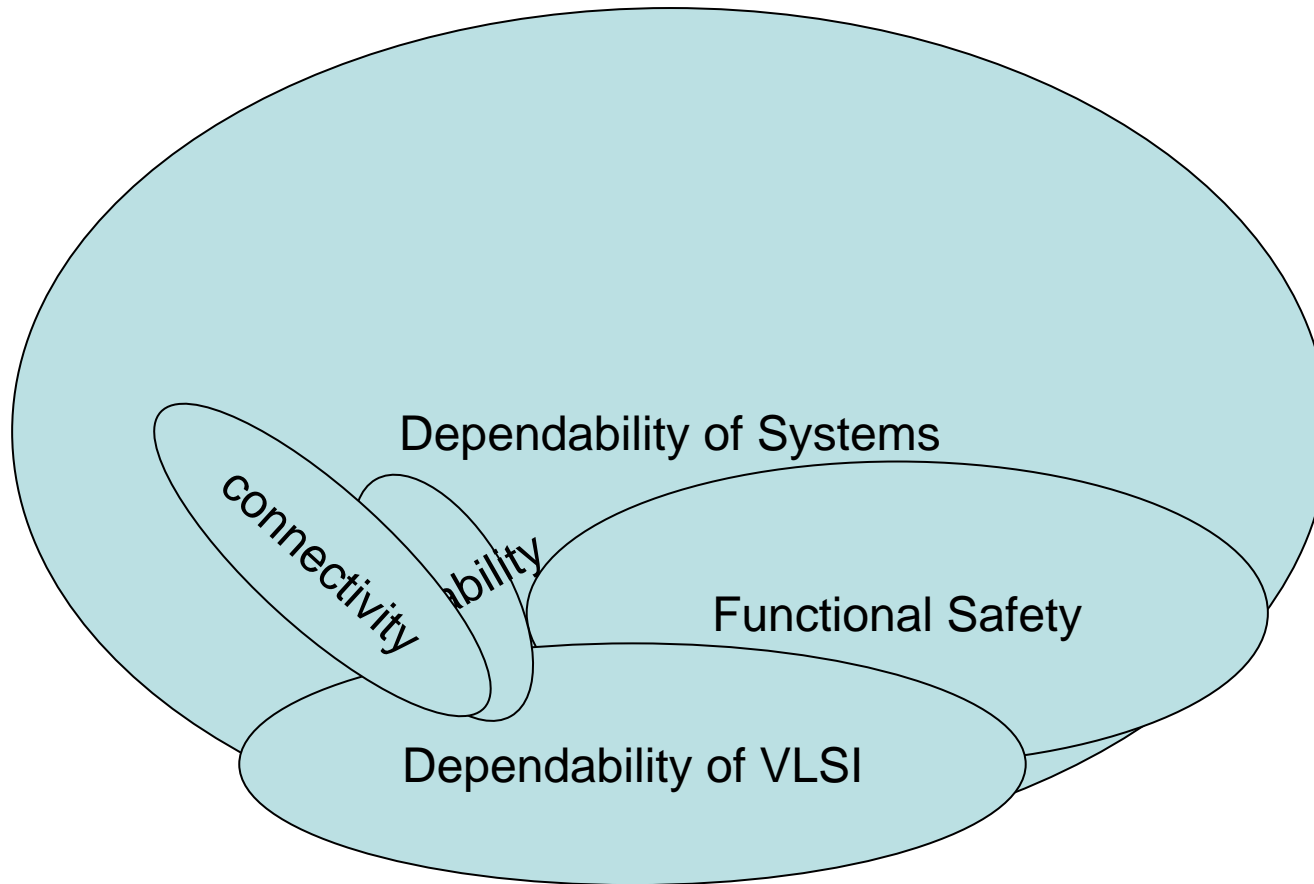


Dependability of VLSI is part of systems dependability.

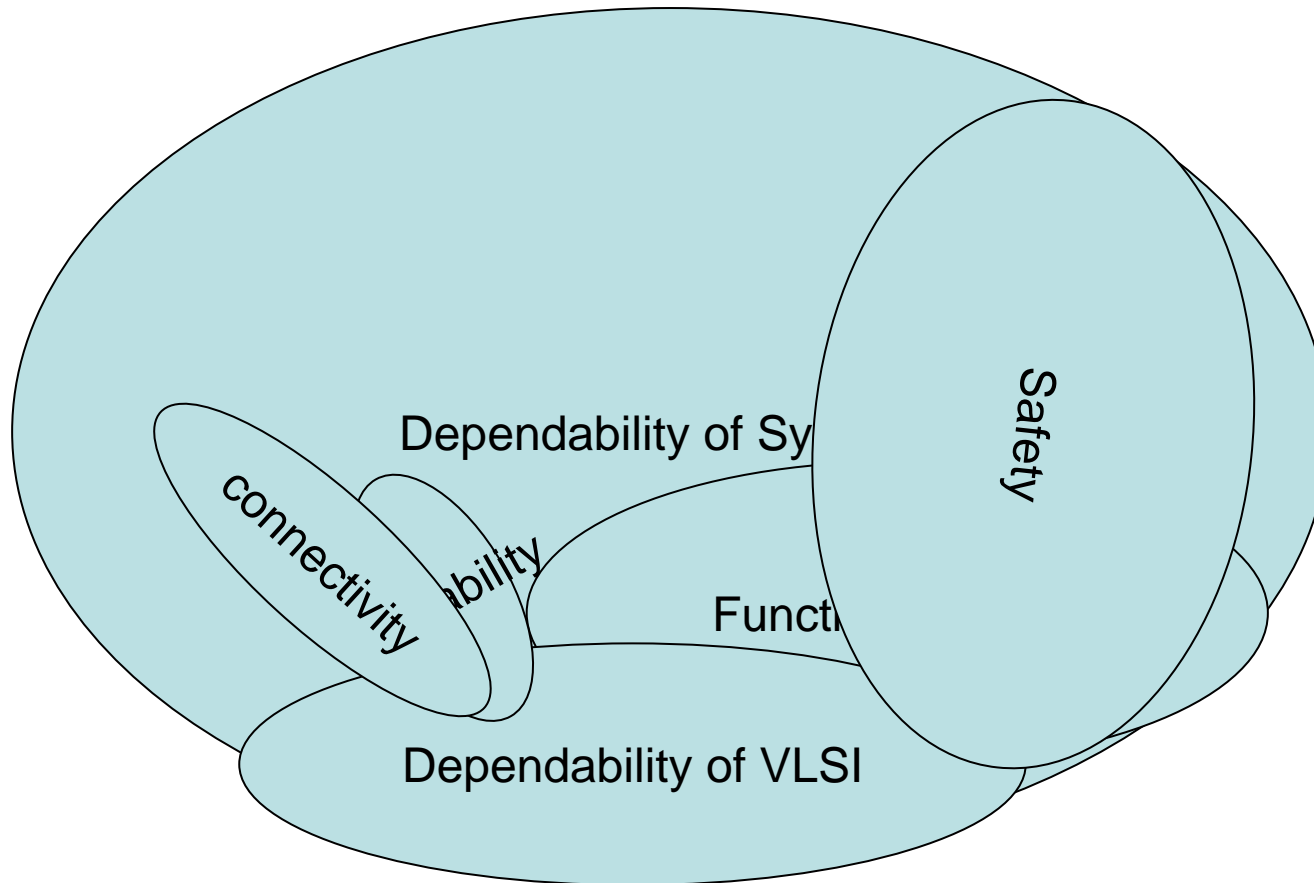
Functional safety is part of dependability of certain systems, which is being extensively addressed in the DVLSI Program.



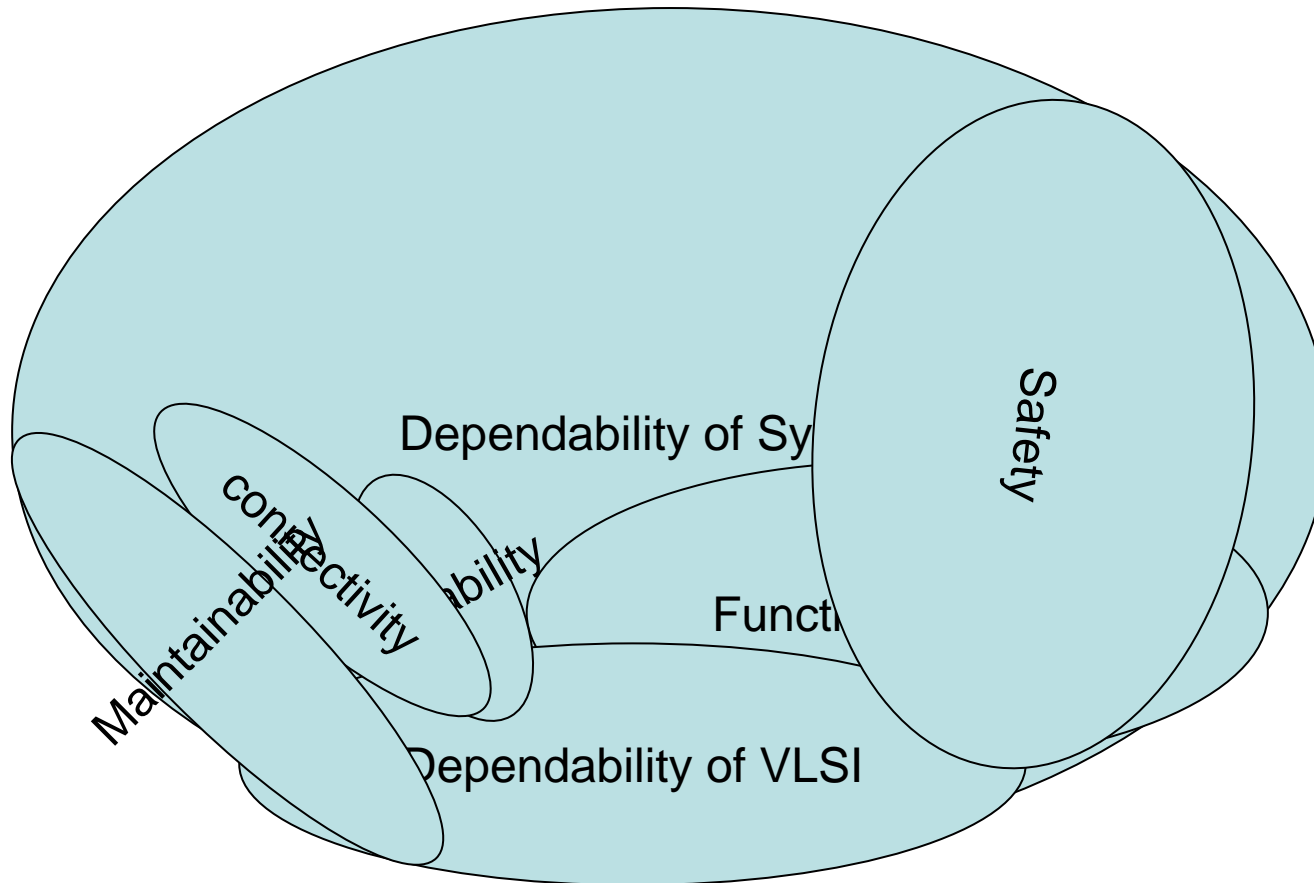
We clearly recognized today that Functional Safety does not necessarily take care of availability, and ---



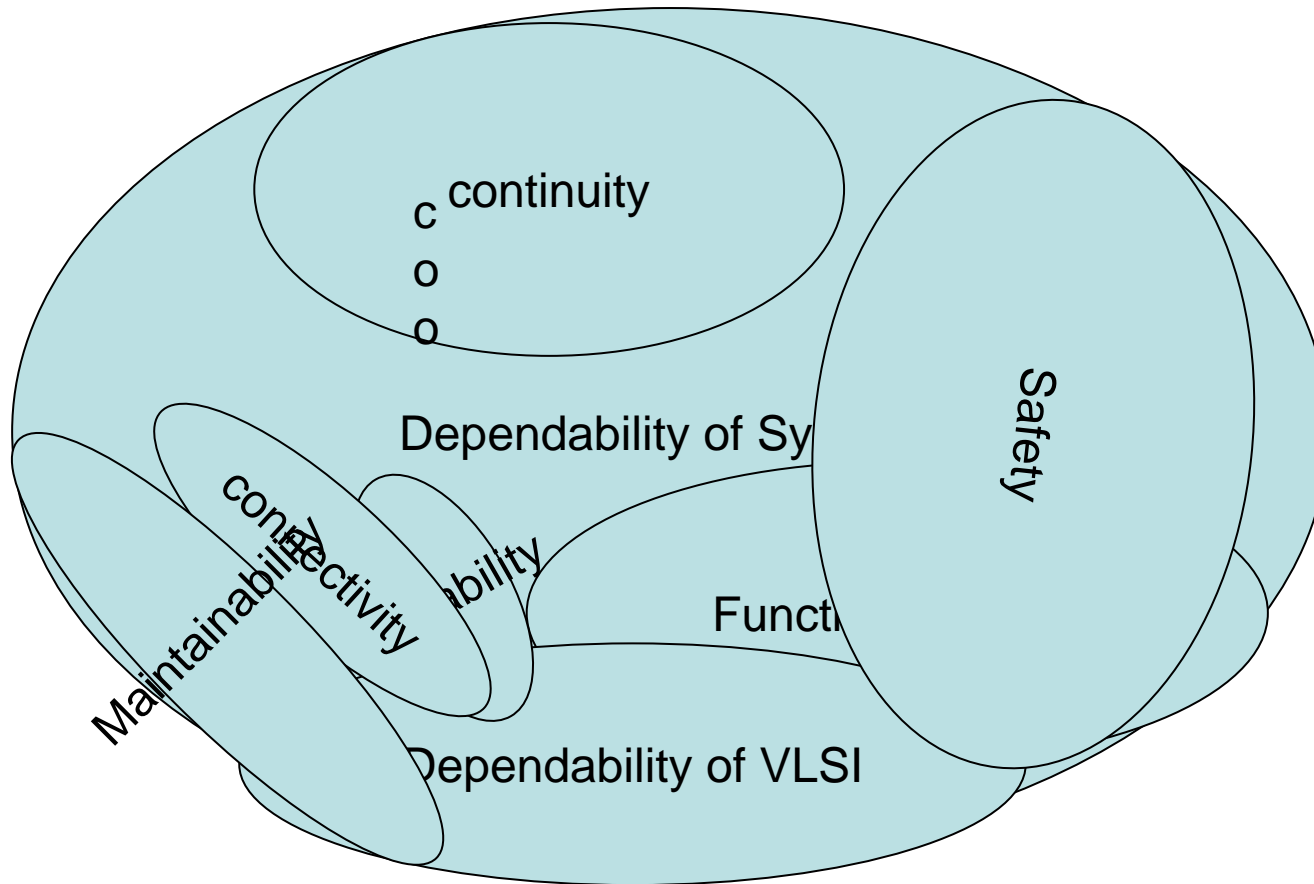
--- and that connectivity is a very important concept in dependability.



Safety is also being addressed in our program to a certain degree.



The DVLSI Program addresses Maintainability from in-field testing. Post-failure-analysis could also be a very interesting approach .



No one has mentioned this explicitly, but, commercial continuity is a very important dependability factor.

VLSIのディペンダビリティ=脅威別改善度の積x検証・テストのカバレッジ

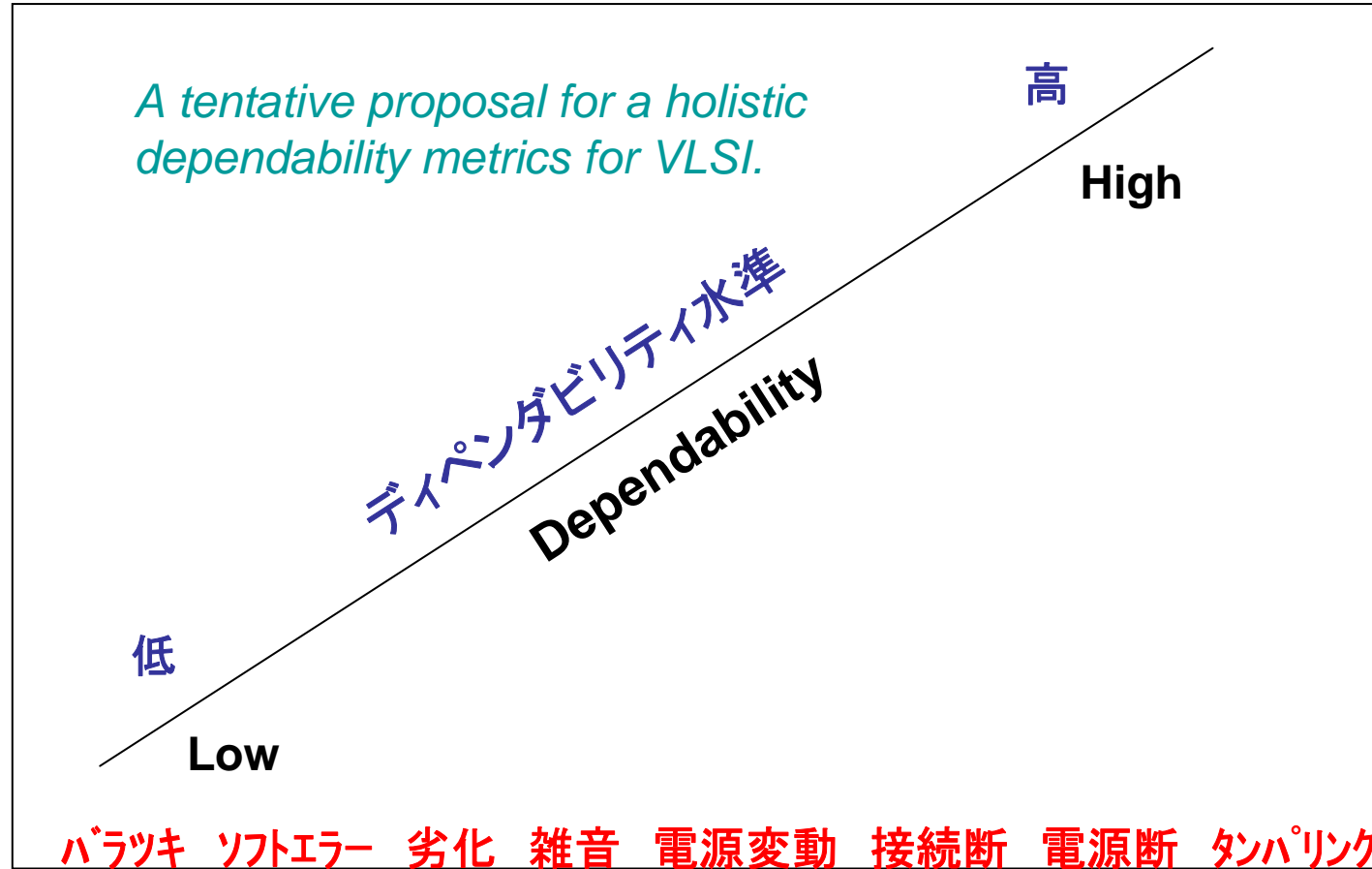
$$\text{VLSI Dependability} = \Pi (\text{Strength of Means against Threat}) \times \Pi (\text{Coverage of Verification and Test})$$

各種テスト・検証のカバレッジの積

Exhaustiveness of Verification, Test

プレSi V/T x V/T x エキサイズ x フィールド 障害後
 カバレッジ x カバレッジ x カバレッジ x 検査 x 解析
 カバレッジ x カバレッジ x カバレッジ x カバレッジ x カバレッジ

PreSi PostSi Apps OnLine Post-Fail
 V/T x V/TCov Excers x Test I x Anal. Cap



バラツキ ソフトエラー 劣化 雑音 電源変動 接続断 電源断 タンパリング

バラツキ耐性 x ソフトエラー耐性 x ノイズ耐性 x 接続耐性 x タンパ耐性

variability r x softerror r x noise r x redundancy x connectivity x tampering r

環境要因(脅威)別改善度の積(組込技術の強度の積)

Strength of Means against Threat (Robustness of Technology)



VLSI JST/CREST Program 'Dependable VLSI Systems'



'Safety' being considered at FDA, DoE

--- provides us with good insight into the issues being addressed in the DVLSI program

FDA (Food and Drug Administration)

Regulations

US Department of Health and Human Services

General Principles of Software Validation

<http://www.fda.gov/downloads/MedicalDevices/DeviceRegulationandGuidance/GuidanceDocuments/ucm085371.pdf>

Office of Scientific and Technical Information, US Department of Energy

H. Hecht et al., Verification and Validation Guidelines for High Integrity Systems

<http://www.osti.gov/bridge/servlets/purl/34470-h2SFI4/webviewable/34470.pdf>

本研究領域の使命:

1. 増大する脅威を(もともとディペンダビリティの高い)VLSIの中に閉じ込める。
2. システムのディペンダビリティを向上する新しいVLSI機能を提供する。
3. システム全体のディペンダビリティを考察し、VLSIがその潜在能力をフルに発揮しているかチェックする。

Our Mission at CREST/DVLSI

1. Contain Rising Threats within VLSI (Component Supposed to be Most Dependable)
2. Provide New Functionalities in VLSI Which Improve Dependability at the Systems Level
3. Review the whole of systems design for dependability and see if the potential of VLSI is fully exploited.

今回の主題

This Meeting is to Highlight:

ディペンダビリティとは何か、

What dependability is;

その指標は何か、

What its key indexes are;

本研究がその改善に
どれだけ貢献できたのか

*How DVLSI Program has helped
improve dependability.*

ありがとうございました。

活発な議論、交流をお願いします。

コメント票への記入、投函をお願いします。



Thank you very much!

Look forward to lively, productive discussions!

Fill out the questionnaire when leaving, please.