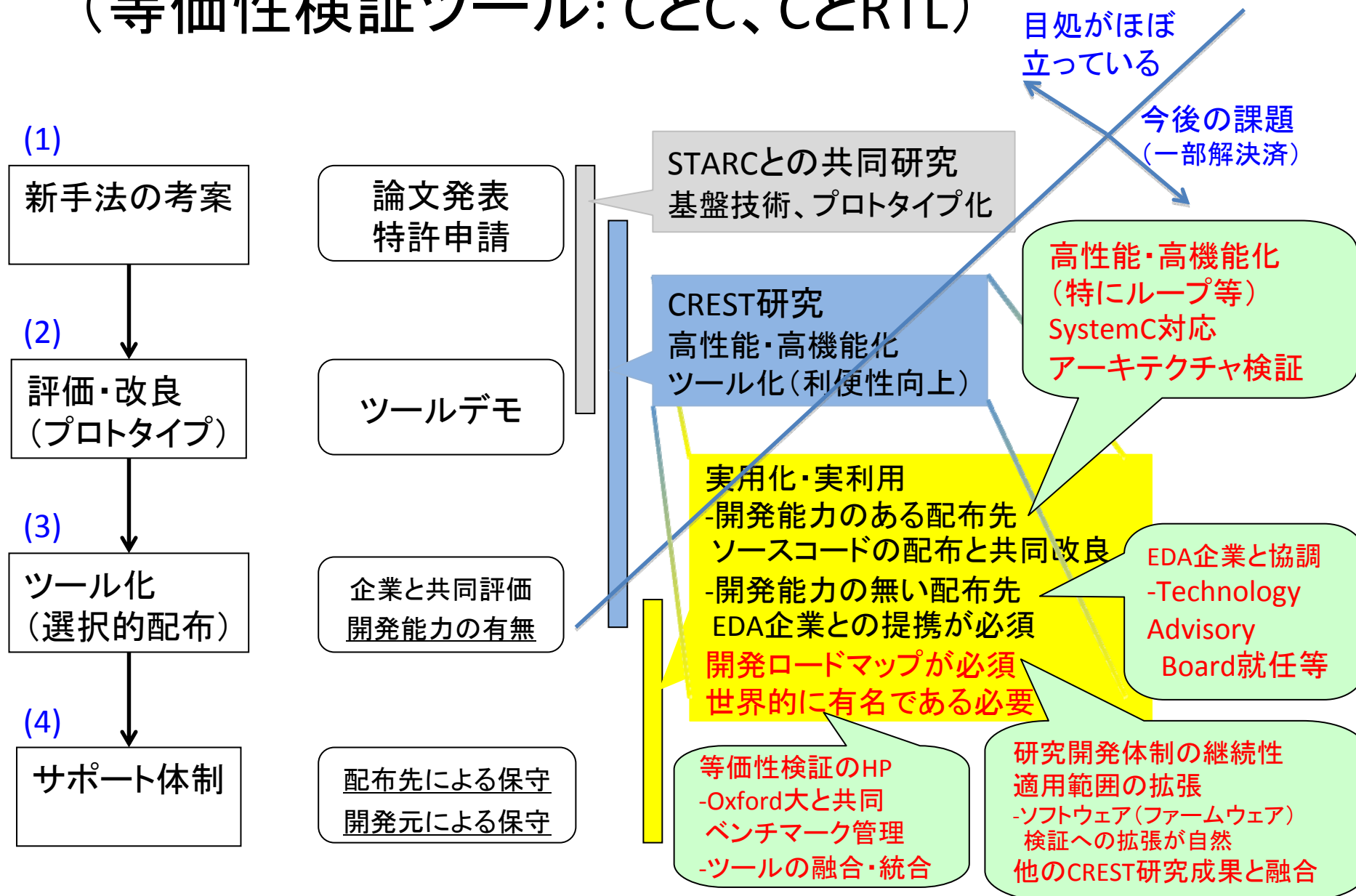


研究開発中の等価性検証ツールの 実証法・普及方法

東京大学
坂井グループ
藤田昌宏

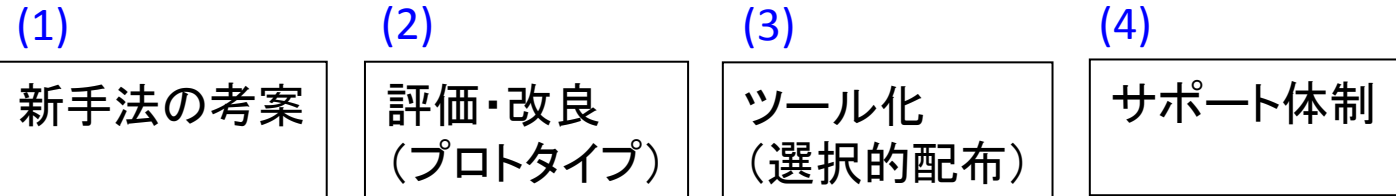
出口戦略について: 国内外区別なく進めています

研究開発から現場への導入に対する考え方 (等価性検証ツール: CとC、CとRTL)

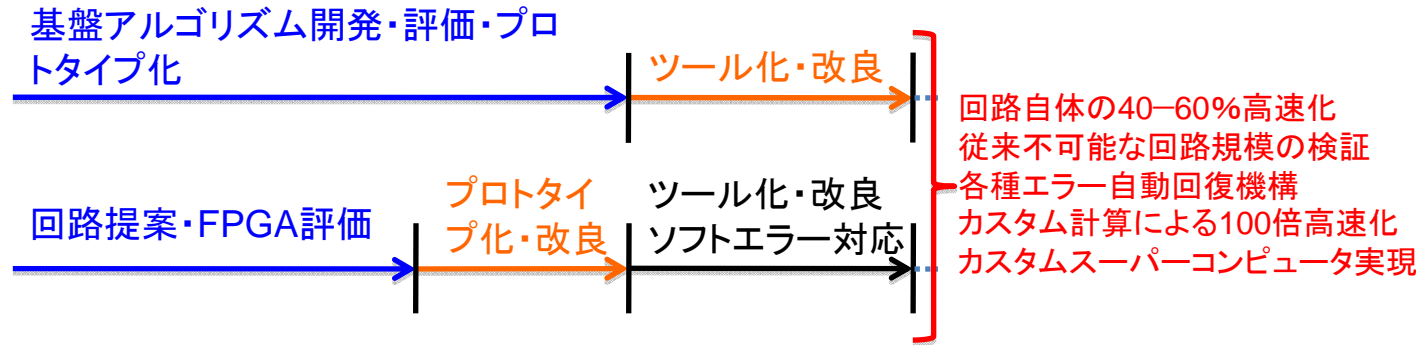


他の各テーマの現状

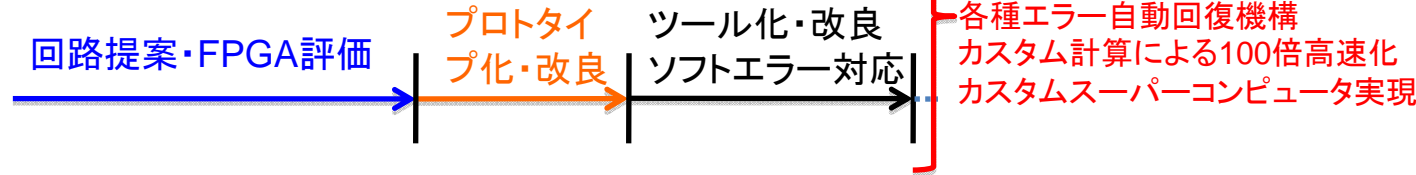
- 平成21年度まで
- 平成22年度予定
- 平成22年度加速



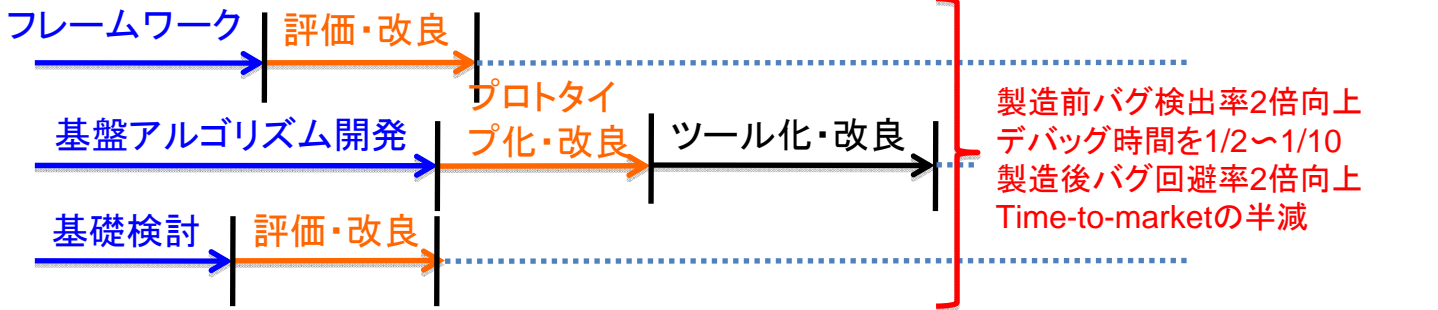
高性能カスタム
算術演算器生成



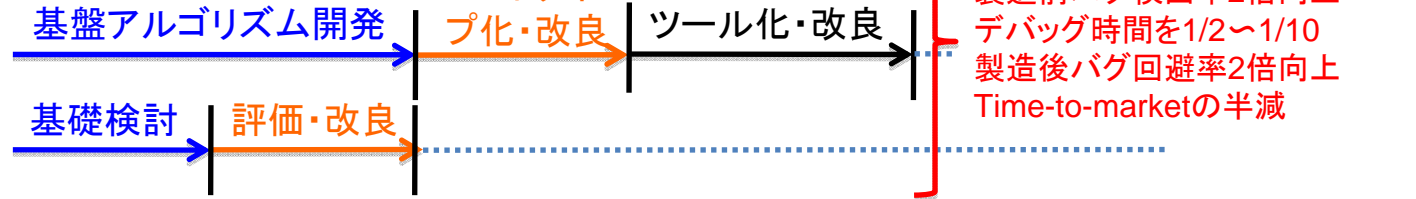
Overclocking +
自動エラーリカバリ



Pre-silicon debug



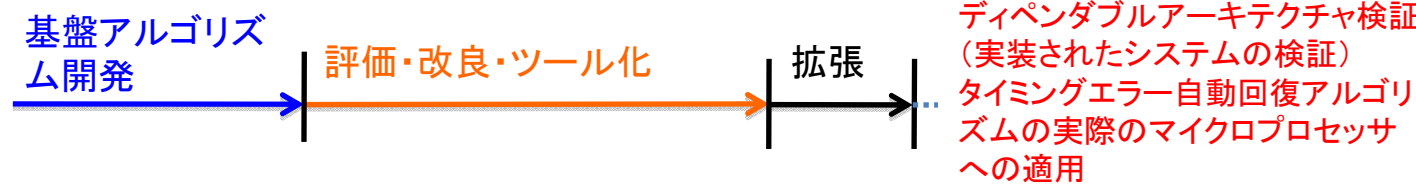
Post-silicon debug



Post-silicon patch



アーキテクチャ
アルゴリズム検証



普及(実証)への現在までの取り組み①

(主に等価性検証ツール)

- 大学への配布・共同研究
 - 10+大学・研究グループに対する講演などを通じた啓蒙
 - 5+大学への提供、オックスフォード大学との共同研究
 - 積極的に招待講演は受ける
 - 結果として、論文は増えている
- 日本の企業での評価
 - 現在までに数社に提供し、評価可能な範囲での評価をお願いしている(性能だけでなく、フロントエンド、サポートも重要)
- 海外設計会社(2社)
 - 特定の設計フローに合わせる必要があり、そのための開発コストをどうするかという問題。現在、協議中
 - EDAベンダーから提供される形を希望。ただし、一部機能については、自社開発してもよいので、検討中

普及(実証)現在までの取り組み②

(主に等価性検証ツール)

- EDAベンダーとの連携(お金になるか?)
 - 国内1社の提供しているツールとの協調を協議中
 - 同種ツールを開発しているEDAベンダーとは、知的財産が複雑で処理しきれない
 - 米国検証(とその他もやっている)ベンダー(複数)とも協議中
 - 今年の実証状況では新規開発は無理なので、来年から話を進めたい
 - 今年から来年にかけては他に非常に重要な事項があるので、まずはそれを手伝って欲しい。それ以降、一緒に開発していくことには積極的

等価性検証以外

- 高性能算術演算回路検証・デバッグ・最適化
 - IPベンダーとの協調を協議中
- Post-silicon検証・デバッグ
 - 半導体ベンダーと話しているが時間がかかっている
 - 既にそのベンダーと共同研究をしている海外大学と一緒に進めるように方針変換
- ディペンダブルアーキテクチャの形式的検証
 - 論文で発表されたタイミングエラーリカバリー手法の検証は成功。今後他の提案もどんどん検証していきたい！

結論

- いろいろ努力はしているが、もう少し時間が必要。今年度末には、何らかの方針を決めたい