戦略的創造研究推進事業（CREST）

平成22年度 第2回領域会議

3次元LSIアーキテクチャ

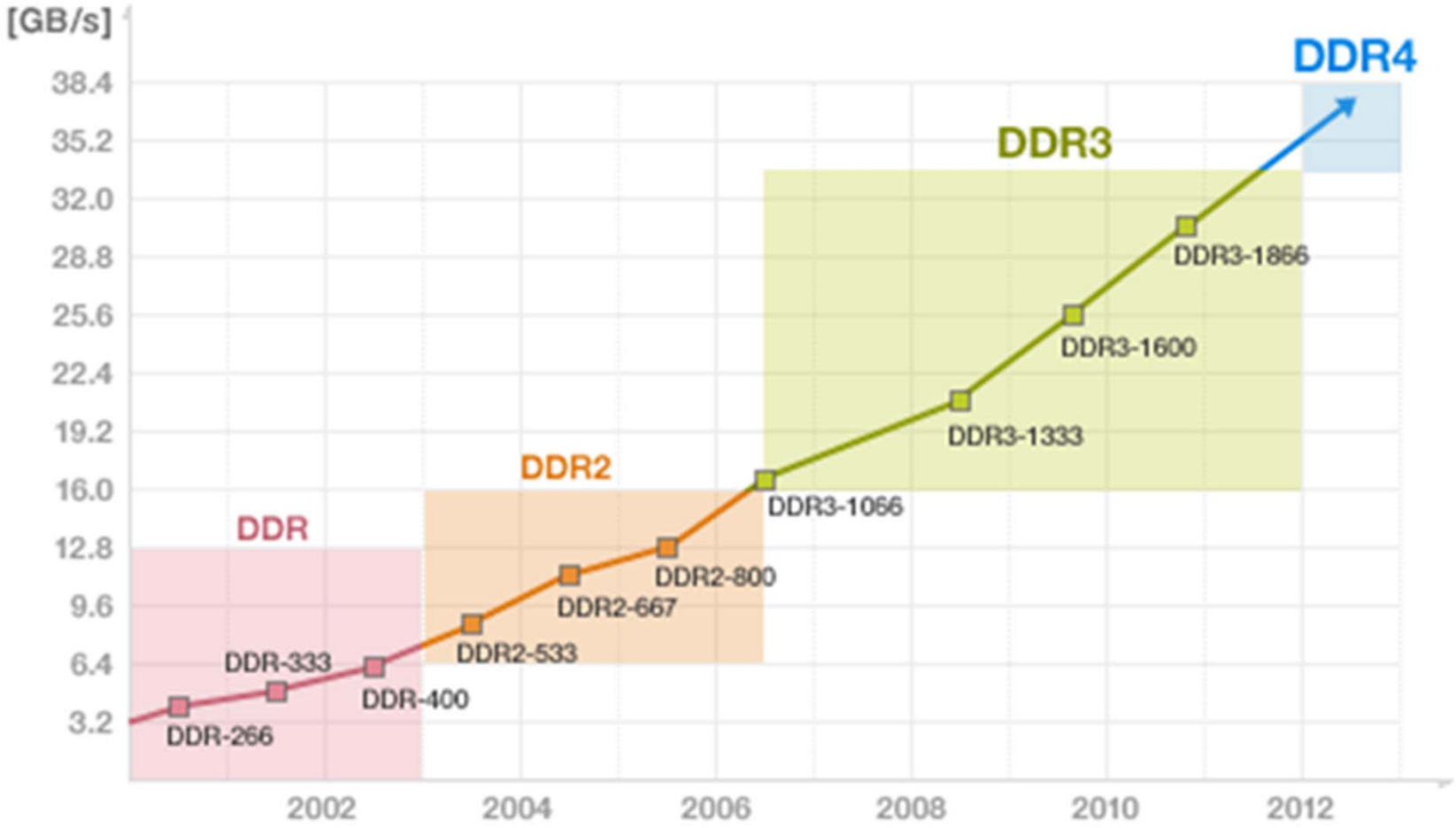
小柳　光正

東北大学　未来科学技術共同研究センター（NICHe）

3D LSI の利点

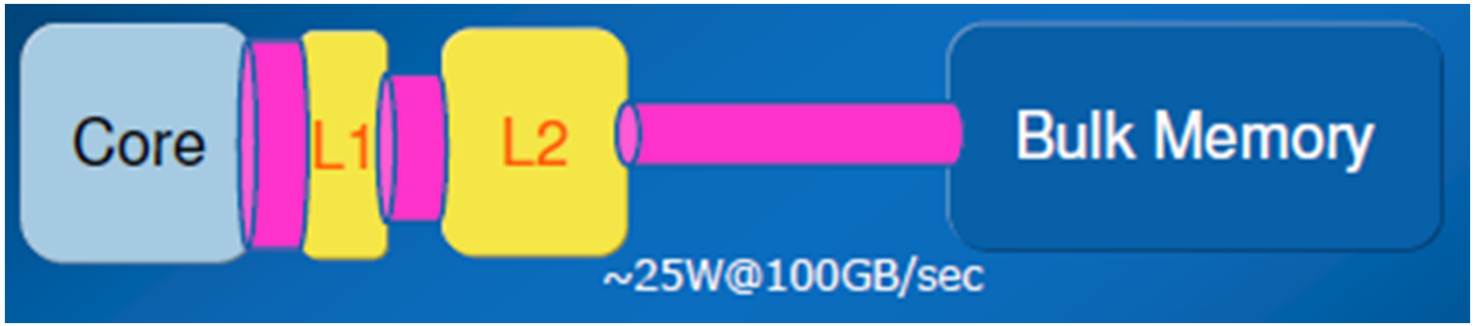
① データバンド幅の増大
②結線性
③ 消費電力の低減
④ ヘテロインテグレーション

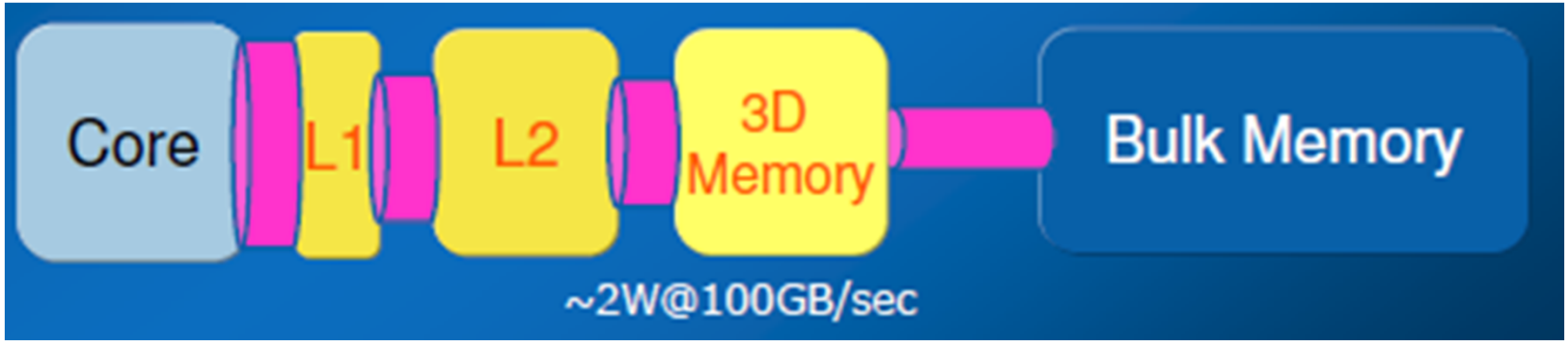
DRAMデータ転送速度の推移



Source: Samsung

メモリ分割とデータ転送電力

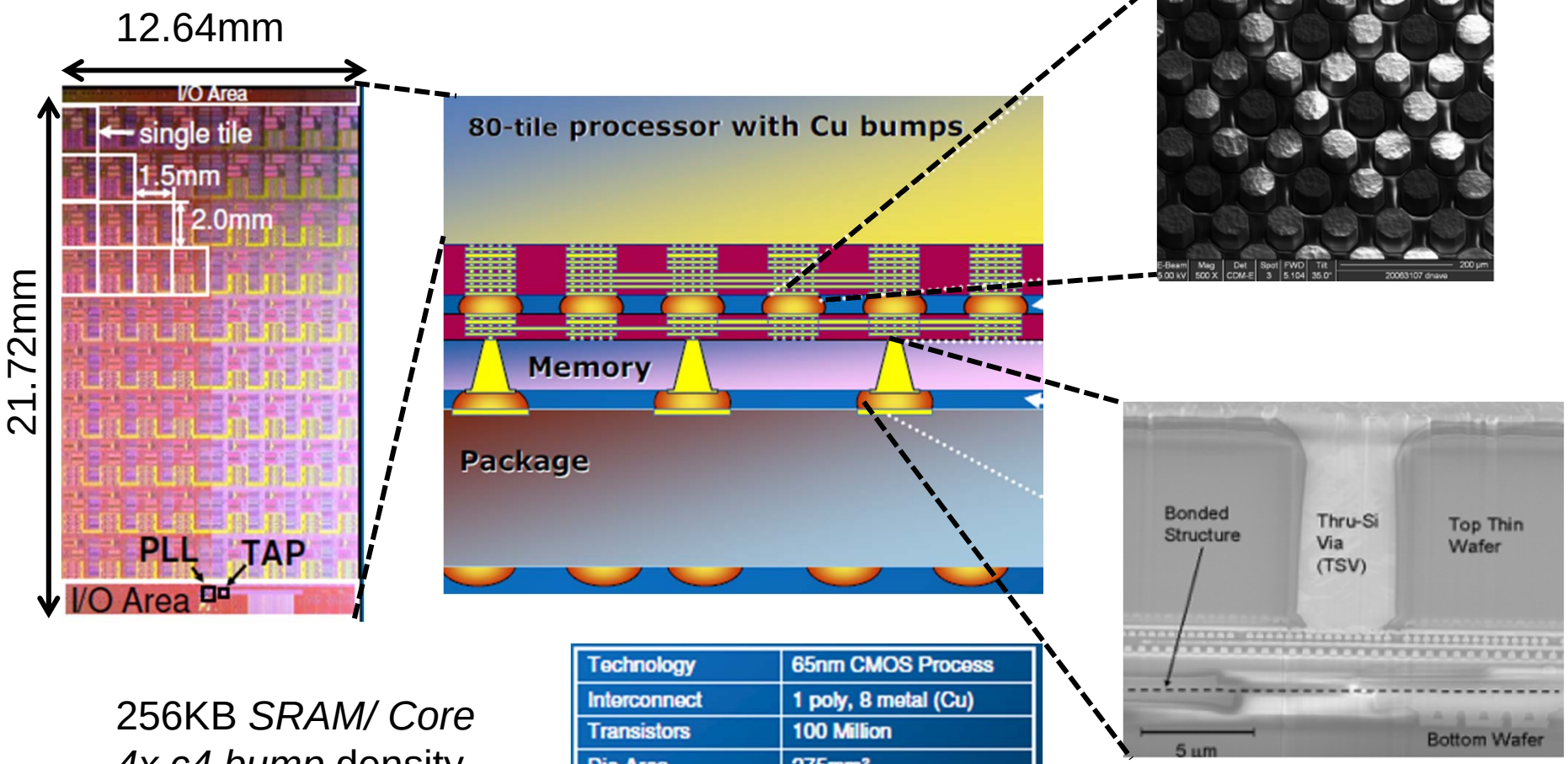




After S. Borkar (Intel), 3D Architecture for Semiconductor Integration and Packaging 2009

80コアプロセッサとSRAMの積層

80 Core TFLOP chip

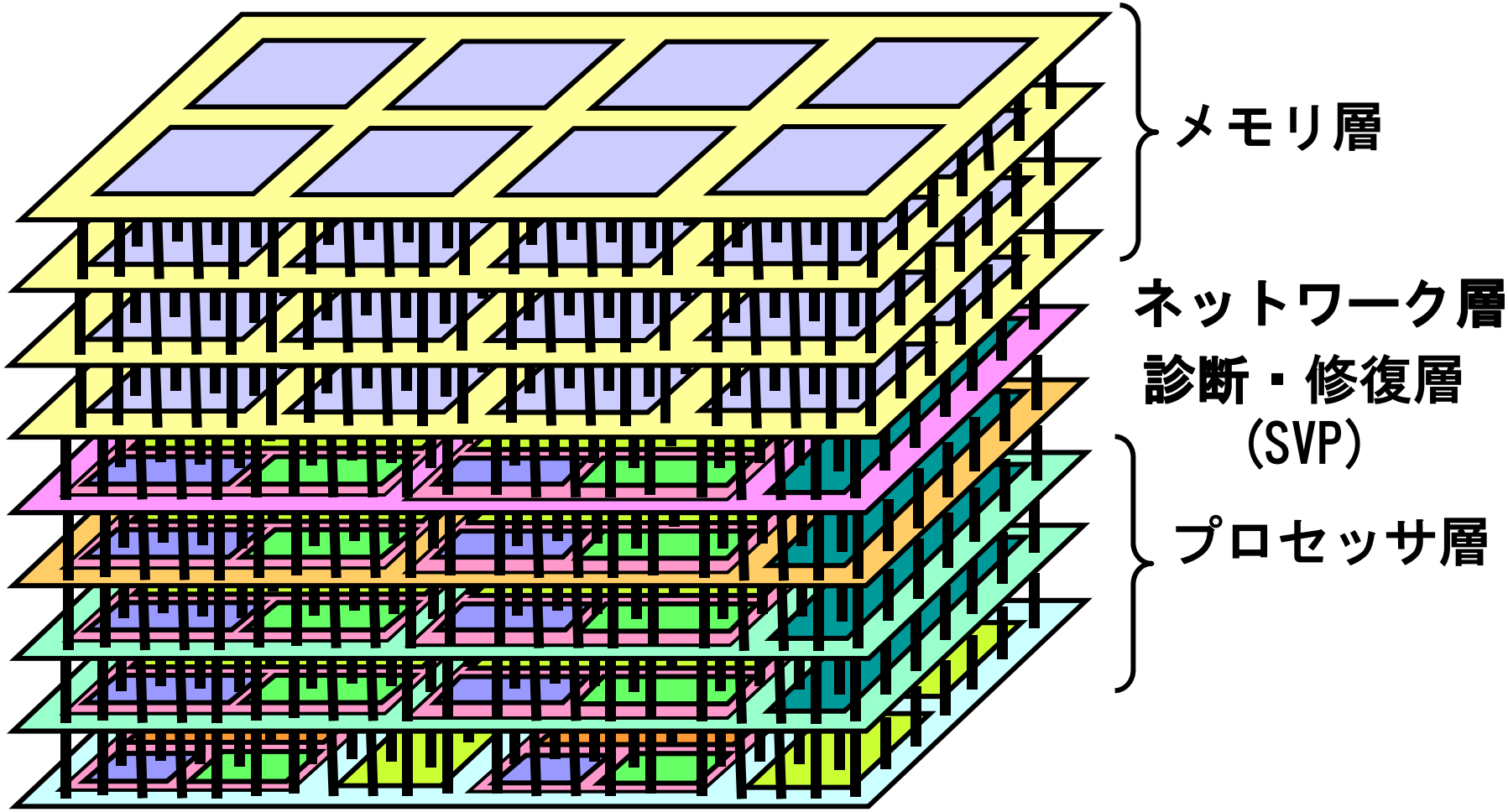


Technology	65nm CMOS Process
Interconnect	1 poly, 8 metal (Cu)
Transistors	100 Million
Die Area	275mm²
Tile area	3mm²
Package	1248 pin LGA, 14 layers, 343 signal pins

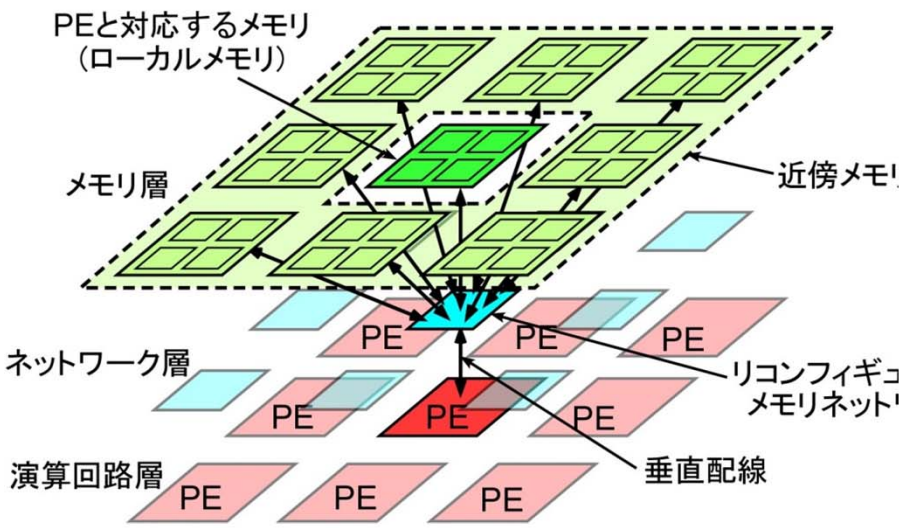
256KB *SRAM/ Core*
4x c4 bump density
3200 TSVs

After S. Borkar (Intel), 3D Architecture for Semiconductor Integration and Packaging 2009

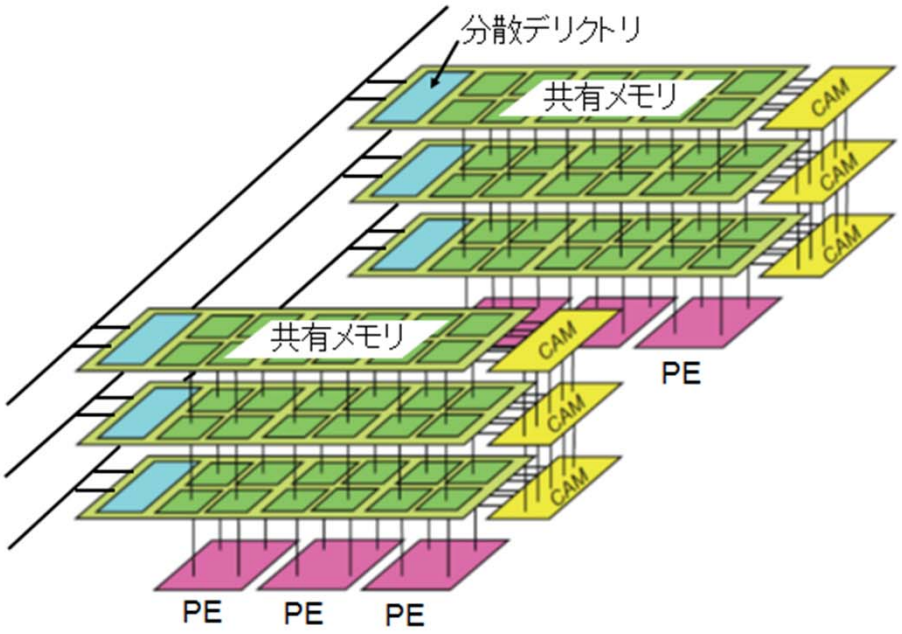
3次元積層型デペンダブル画像処理プロセッサの構成



3次元積層構造を用いた新しいメモリの構成

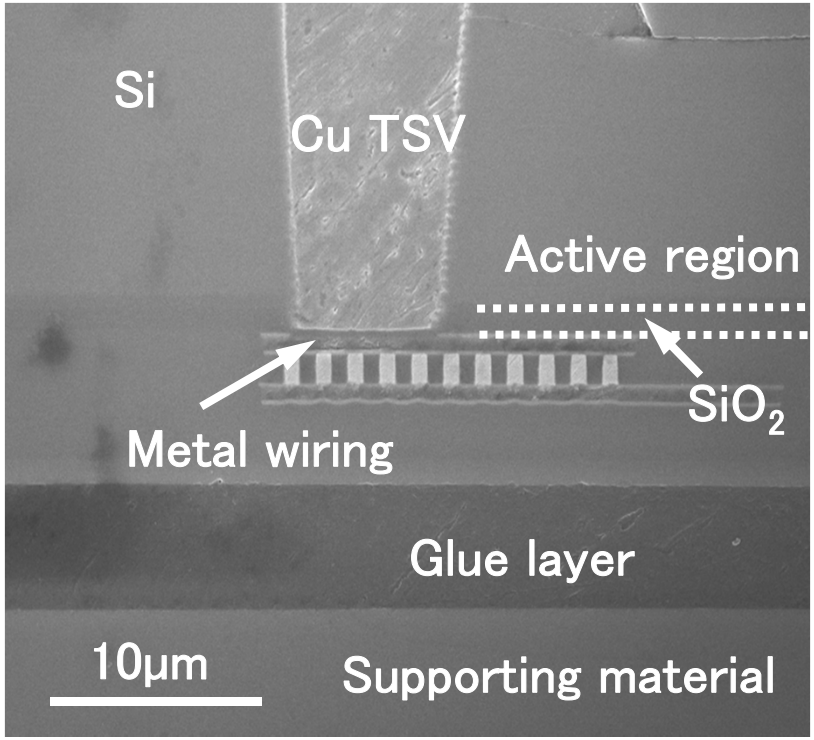


リコンフィギュラブルメモリ空間
を有する適応型キャッシュ

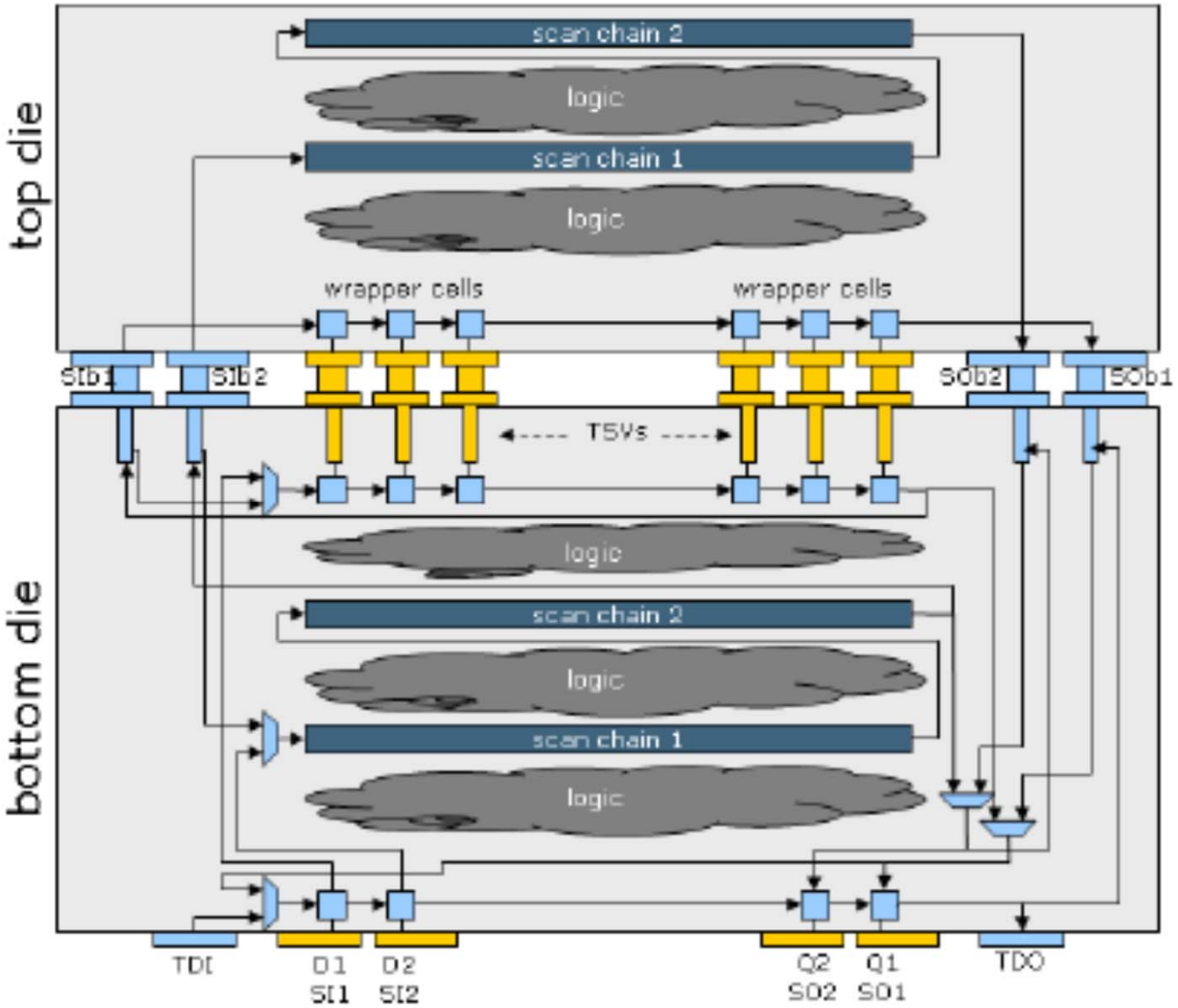


3次元積層型共有メモリ

3D テストチップのSEM断面観察写真



3D DFT アーキテクチャを採用した3D LSIの構成例



After E. J. Marinissen et al., International Test Conference 2009, ET1.1

出口戦略

・50Fit以下のデベンダビリティを有する運転支援用
3D積層型画像処理プロセッサの基本技術開発

ー試作する3D 積層画像処理プロセッサ・プロトタイプ
チップとFPGAを用いたシステムの構築

ーシステム評価用ソフトウェアの構築

・デペンダブル3D技術の確立

ー3D LSI のための冗長技術

ー3D LSI のための診断・修復技術

・デペンダブル3D メモリ技術の確立

ー超ワイドバンドメモリ技術

ー 適応型メモリ技術