

フィールド高信頼化のための 回路・システム機構

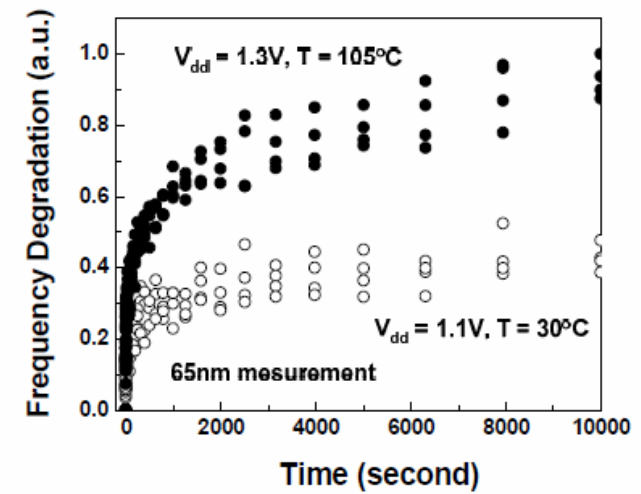
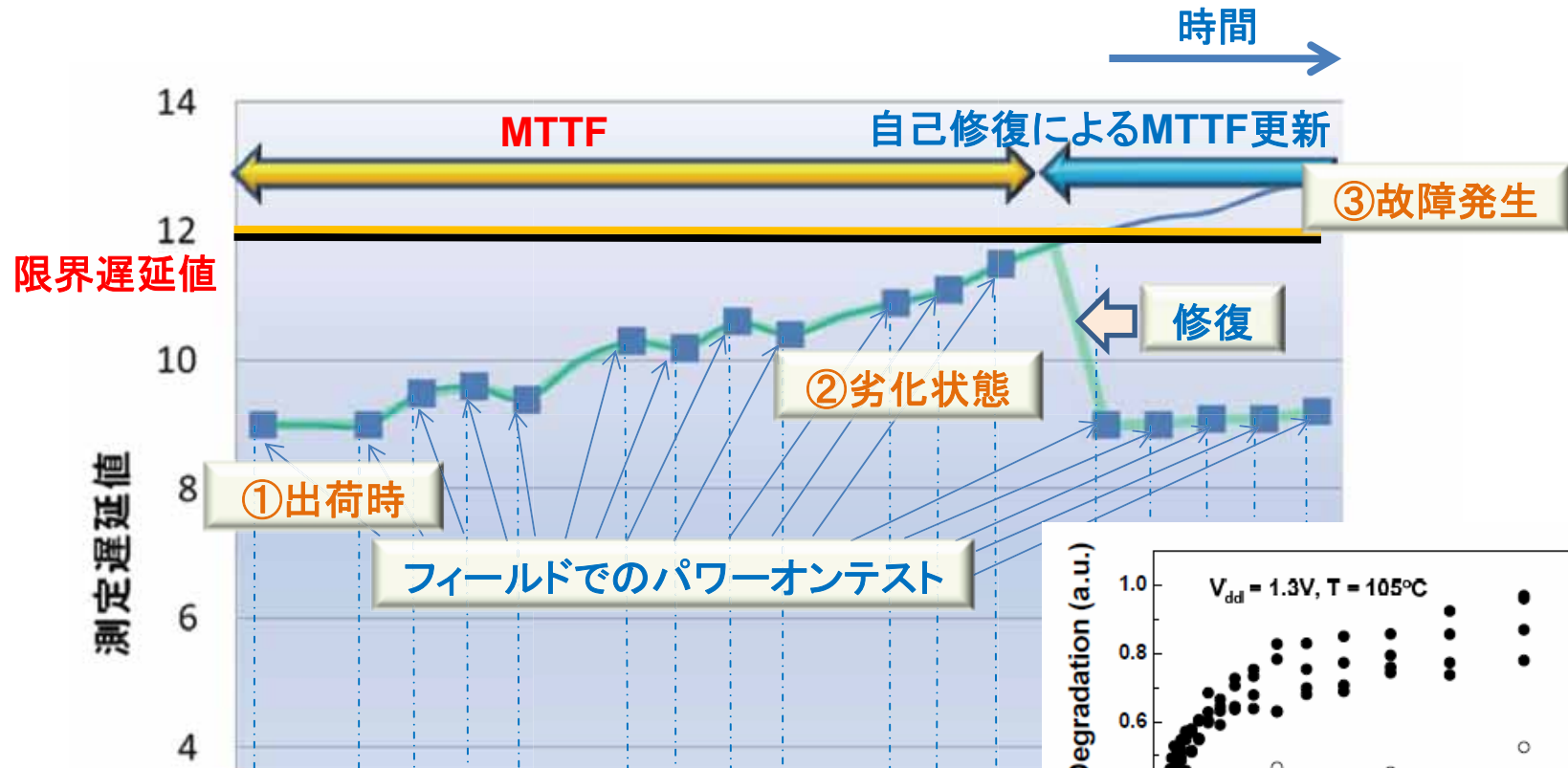
CREST_DVLSI領域会議
2009年4月18日

研究代表者: 梶原誠司
研究チーム: 九州工業大学, 首都大学東京,
奈良先端科学技術大学院大学





基本コンセプト



- フィールドでのパワーオン／オフテストによる劣化検知、システムへの警告
 - システムの予防的な停止
 - 自己修復

NBTIの劣化データ Y. Cao DRVW2008



開発技術

- 劣化進行を遅延量として検出する技術
 - 高精度な遅延の【測定技術】
 - 高い検出能力を持ったBISTによる【テスト生成技術】
 - 劣化の特性的／機能的【修復技術】
- 実用的なテスト時間，メモリ量，回路量での実現
- SoC／NoCへ適用





進捗状況と今後の予定

計画前倒し

	H20	H21	H22	H23	H24	H25
回路特性 測定・解析	<p>補正付き劣化推定 (試作評価後)</p> <p>温度推定</p> <p>SoC温度解析 回路温度均一化</p>	<p>測定回路設計</p>				
テスト生成 テスト容易化	<p>劣化検知箇所選定</p> <p>BIST パターン 評価法</p>	<p>劣化検知テスト生成</p> <p>テストアーキテクチャ</p>		<p>テストスケジューリング</p>		
回路修復						
アダプティブ テスト制御		<p>網羅的分割テスト</p>	<p>巡回テスト</p>			
評価						

平成20年度
 原著論文: 1件
 招待講演: 3件
 口頭講演: 3件



効果指標 (DART技術)

$$\text{MTTF} \quad \text{MTTF} + \text{MTTF} \cdot D \cdot A \cdot R \cdot T$$

■ D : 取扱可能な劣化要因の比率

- 劣化テスト箇所選定技術: 劣化検知箇所選定アルゴリズムの開発
- 劣化要因非依存テスト技術: 高精度遅延故障テスト手法

■ A : 測定精度により検出可能な比率

- テストタイミング測定技術
- ディレモニタ技術: 遅延時間の計測技術と計測値の補正方法
- 熱制御テスト技術: テスト時の回路温度均一化手法

■ R : 修復可能な比率 × 修復によるMTTF増加比率

- 機能的修復システム技術
- 特性的修復システム技術

■ T : パワーオンテストによる検出率

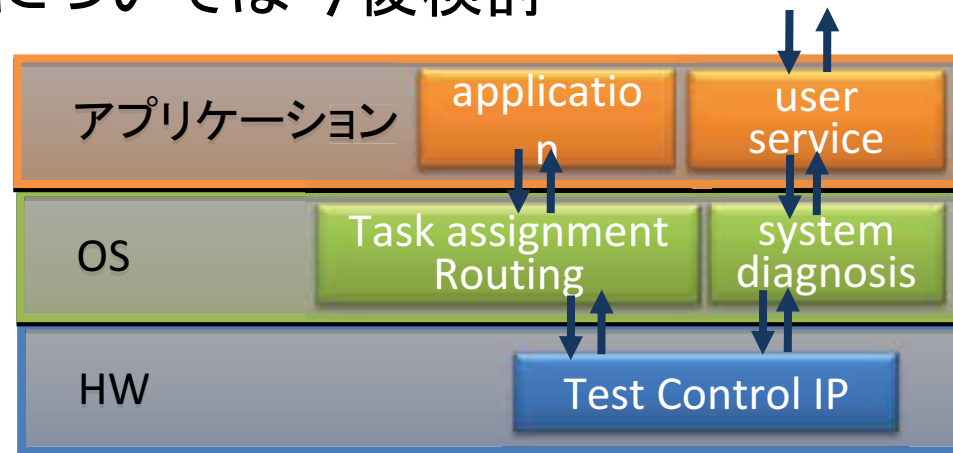
- テスト発生BIST技術: BIST用テストパターン評価法

朱記は2008年度
開発着手



アプリケーション／OSでの扱い

- 考えられるアプリケーションでの扱い
 - ユーザレベル
 - 劣化・故障の内包を通知 修理を促す
 - 診断モードの推奨
 - OSレベル
 - パワーオン・パワーオフテスト結果の活用
 - メニコア : 動的タスク割り当て時
 - NoC : 経路選択
- 取組みについては今後検討





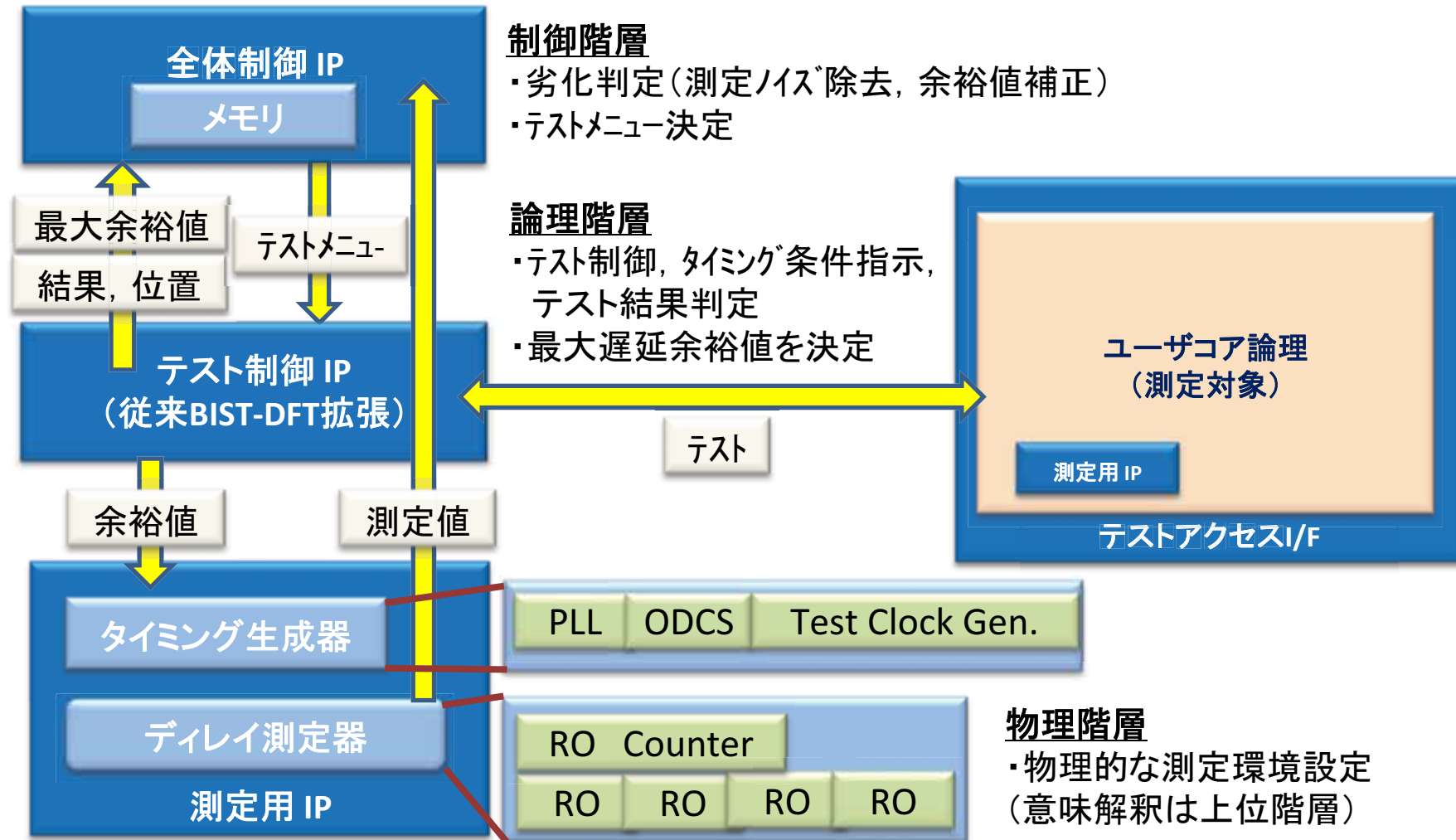
評価方法

- 実用化要件定義と目標値設定
 - 企業調査・連携による推進
 - 2009年度中を目標
- 仮想チップのシミュレーションによる確認
 - テスト検出能力、テスト時間、全体制御動作など
 - 2010年度を一次、2011年度を二次目標に推進
- 実チップ試作と評価による確認
 - 遅延測定精度とバラツキ
 - 2012年度を一次目標に推進
- 劣化データの取得（検討中）
 - 加速試験の可能性等を調査



全体制御の基本構造

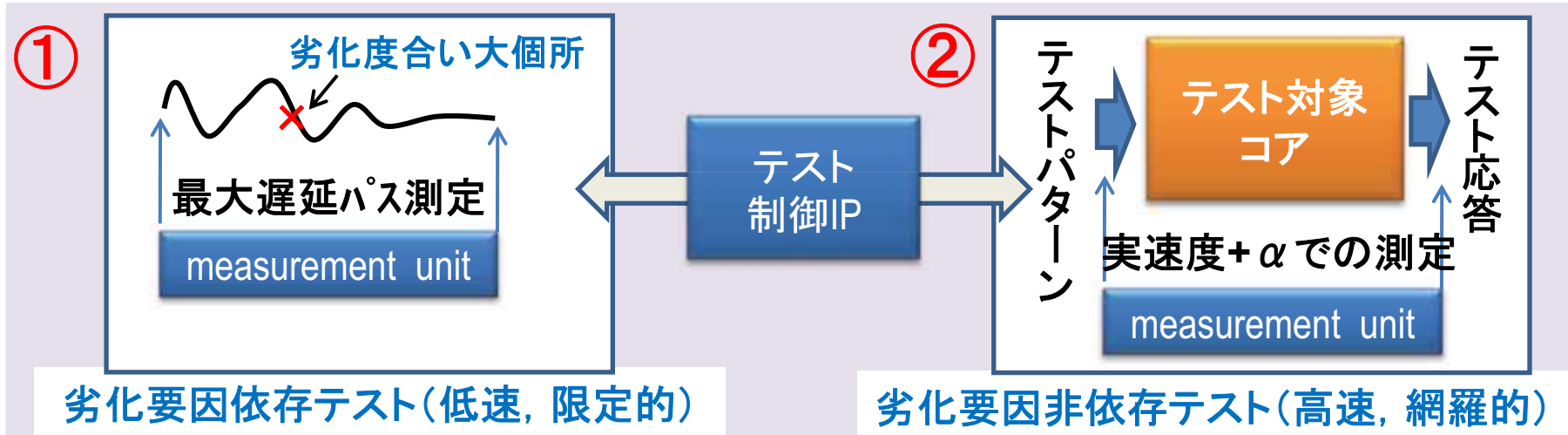
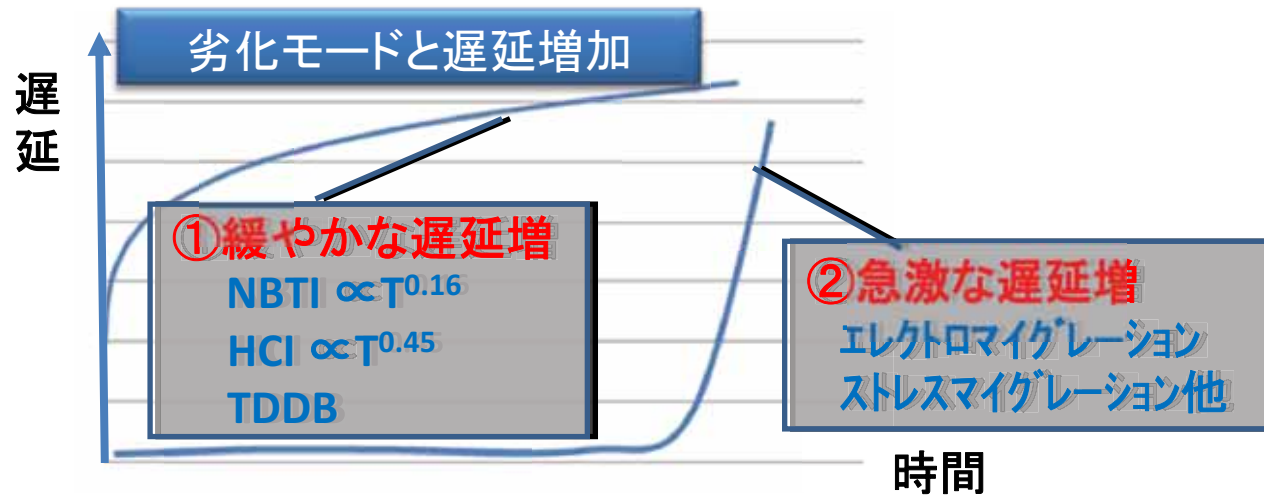
■ 制御用の階層的IPと階層間インタフェース構造





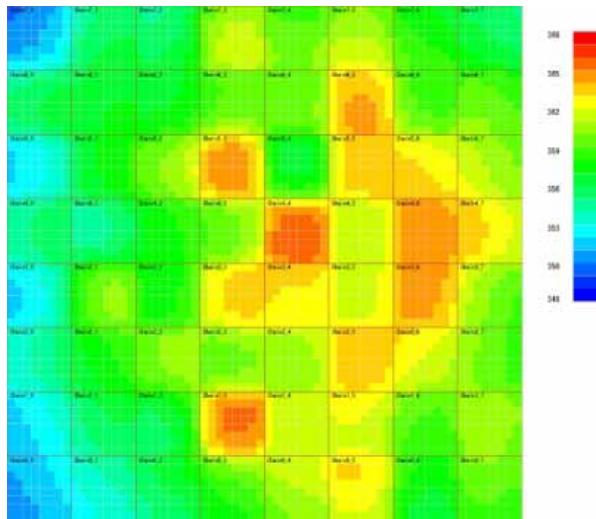
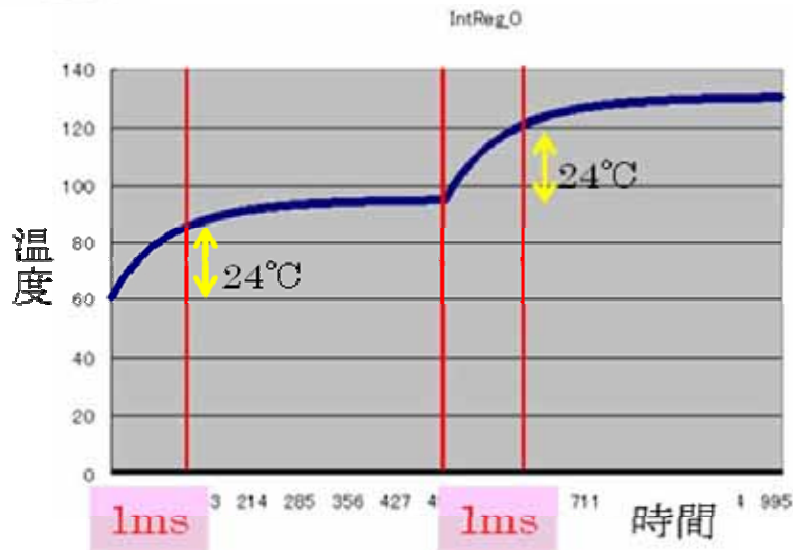
技術課題と対策(短時間テスト)

- ①緩やかな遅延増: 劣化度合い大個所の遅延増加をきめ細かく測定
- ②急激な遅延増: 網羅的に高精度な遅延測定





技術課題と対策(温度制御)



熱シミュレーションによる解析結果

- 温度の急激な上昇
(短時間テスト内での変動!)
- チップ内での温度不均一



温度変化による遅延変動



温度の時間&空間均一化
のテスト技術

温度補正を伴う劣化遅延
の測定技術



企業連携

- システムやデバイスのニーズ、データ把握、実使用の要件調査のため下記にヒアリング予定
 - 車載部品ベンダ：安全性を重視するアプリケーション代表例として自己診断機能の要求調査
 - 半導体ベンダ：パワーオンテストの現状と将来要求調査
 - 情報システムメーカー：マルチコア／システム制御等でのニーズ調査
 - デバイス評価サービス：デバイス信頼性評価技術に関する調査



2008年度まとめと2009年度進め方

- 2008年度はパワーオン・オフテストについて、
 - 全体基本構造の作成
 - システム空き状態の短時間テスト手法の検討
 - テスト時の温度制御による遅延測定の高精度化手法
 - NoCモデルの調査検討(今回、説明略)
- 2009年度は、
 - 企業調査・連携による実用化要件の明確化
 - 基本技術研究開発の推進
 - 評価手法の具体化
 - チップ試作事前調査