

## 2.6.1 微細加工プロセス

### (1) 研究開発領域の定義

シングルナノメートルレベルまでのシリコンの微細加工プロセスの高度化を実現する研究開発領域である。現状のArF液浸露光技術と多重露光技術の高度化に加え、EUVリソグラフィ、ナノインプリント、ブロックコポリマー (block copolymer) の誘導自己組織化パターンなどの利用によるシングルナノメートルレベルの新たなリソグラフィ技術、高アスペクト比パターン形成、原子層堆積・エッチング (ALD・ALE) などの研究開発課題がある。

### (2) キーワード

シングルナノ、リソグラフィ技術、露光装置、ArF液浸、極端紫外線、EUV、誘導自己組織化、DSA、ブロックコポリマー、多重露光、線幅バラツキ、LWR、ナノインプリント、NIL、モールド、複製テンプレート、ロールtoロール、マルチビーム描画、金属酸化物系レジスト、自由電子レーザー EUV光源、原子層堆積、ALD、原子層エッチング、ALE、選択的原子層堆積、AS-ALD、熱的原子層エッチング、Thermal ALE

### (3) 研究開発領域の概要

#### [本領域の意義]

ICT産業の発展は、CPUやメモリに代表される大規模集積回路 (Large Scale Integration : LSI) の性能向上によって支えられている。この性能向上をけん引する技術が、プロセス技術の高度化、デバイス構造の改変、材料技術の革新を含む微細加工技術である。

微細加工技術の中核を担う光リソグラフィ技術は、使用する光の短波長化、縮小投影技術、近接効果補正、液浸技術など光学系やマスクの工夫、レジスト材料の改良、ケミカルメカニカルポリッシング (Chemical Mechanical Polishing : CMP) などさまざまな技術を取り入れ、波長 193nm のフッ化アルゴン (ArF) エキシマレーザー光による液浸リソグラフィを用いた多重露光技術により、10nm 台の回路パターンを持つ LSI が量産されるにいたった。2019年には、波長 13.5 nmの極端紫外線 (Extreme Ultraviolet : EUV) リソグラフィの量産技術適用も始まった。一方、光リソグラフィのように露光波長による解像度の制限がない、ナノインプリント技術の実用化研究も進められている。ナノインプリントは原版となるモールド (金型) を型押しして数十 nm 単位の 3D パターンを一括加工する技術であり、従来技術と比較して大幅な低コスト化が期待できる。

最先端の半導体プロセス技術では、セルフアライメント化と高アスペクト比化も重要な進化軸となっている。セルフアライメントパターンニングでは超高選択比加工が要求され、原子層エッチング (Atomic Layer Etching : ALE) が有望な候補と目されている。トップダウン技術の先にはボトムアップ技術の登場が期待され、セルフアライメントとセルフアセンブリーを実現できる選択的原子層堆積 (Area-Selective Atomic Layer Deposition : AS-ALD) や、ブロックコポリマー (block copolymer) を用いた誘導自己組織化 (Directed Self-Assembly : DSA) パターン形成が有力候補にあがっている。3D加工を実現するには、アスペクト比に依存しない成膜、加工技術も必要となる。3D NAND型フラッシュメモリやDRAM等では、50超の超高アスペクト比の絶縁膜加工が要求されており、ドライエッチング技術分野で最重要課題の1つとなっている。高アスペクト比化に応じて加工レートや洗浄レートが低下する本質的な課題を解決するため、自己停止プロセスであるALDやALEのニーズが今後高まると予想される。

ビッグデータ処理、自動運転、人工知能 (AI)、IoT などの応用に向けて、今後もさらなる情報処理能力

の向上、低消費電力化がLSIに要求される。自己選択、自己組織化、自己停止など原子・分子レベルの自己制御技術による3D微細加工プロセスは、将来の半導体技術を支える基礎的で重要な研究開発領域である。

## [研究開発の動向]

### • 光リソグラフィ技術

ArF液浸リソグラフィによる多重露光技術では、波長限界より微細なパターン形成を可能にする反面、製造コストの高さが課題となってきた。そこでさらに波長が短いEUV光源を用いたリソグラフィの技術開発が進められ、2019年にはTSMCとSamsungがスマートフォン用16 nm (7 nm世代) ロジックデバイスの量産技術としてEUVリソグラフィの適用を開始した。今後EUVリソグラフィが半導体微細加工技術の主流になると期待される。

EUVリソグラフィ技術の研究開発項目として、①EUVレジスト材料およびプロセス技術開発、②EUVマスクの開発、③EUV光源の開発があげられる。5 nm世代以降の量産展開に向けて、これら3つの項目の研究開発が続けられている。

①レジスト材料に関しては、高解像、高感度、低LWR (line width roughness)、低アウトガスのEUV用レジスト材料が要求される。特に重要な課題が低LWRの実現である。線幅のばらつきにより回路の動作速度がばらつく。周辺回路のクロック周波数は最も遅い動作に合わせる必要があるため、苦勞して微細化しても高速動作を実現できないことになる。LWRの主要因はレジスト材料そのものにあると考えられ、化学増幅系レジストの場合、酸発生材 (photoacid generator : PAG) の不均一分布がLWRの主要因であることが明らかにされている。これまでレジスト構成材の空間的なばらつきを測定する手法がなかったが、近年、軟X線の共鳴散乱法でPAG等の凝集状態を観測できるようになった。この手法はEUV用レジストに限らず、Ar液浸リソグラフィや、後述するナノインプリント用のレジスト材料のLWR低減にも貢献すると期待される。また、さらなる高感度化、高解像度化を可能にするレジスト材料として、金属酸化物系レジストの研究開発が進められている。これは金属錯体を骨格にした2~3 nm程度の粒子サイズを有する材料であり、EUV光に対して大きな吸収断面積を有するHf、Sn、Zr、Zn等の金属が用いられている。金属含有レジストの実用化に向けた課題は保存安定性とプロセス安定性であり、特に大気中の水分に大きく影響されることが問題となっている。

②マスク開発では、レチクル基板洗浄技術、多層膜成膜技術の開発に加えて、マスク欠陥検査・修正技術、並びにペリクル技術の開発が進められている。量産用露光装置では、光学系やマスク表面への炭素堆積を防止するため、真空中に水素ガスが導入される。このため、高強度EUV露光環境下ではマスクの多層膜や吸収体、ペリクル、レジストが水素化されることで、微細パターン形成に大きな影響を及ぼす。こうした実際の露光環境に耐えるマスクの開発が進められている。

③EUV光源については、高スループットを維持するため光源のさらなる高強度化が要求される。また、EUV光源として使用されるレーザープラズマ光源 (Laser Produced Plasma : LPP) はEUV光以外の波長の光 (Out of Band : OoB) も発する。OoBのうち深紫外線 (Deep Ultraviolet : DUV) は多層膜光学系やマスク表面、マスク吸収体表面で反射され、LWR増大の要因となる。兵庫県立大学では同大学が有するニュースバル放射光施設でOoB光による影響の評価が可能な評価系の開発が進められている。

### • ナノインプリント技術

ナノインプリント技術は実用化研究の段階に進んでいる。特に円筒形のモールドを用いて連続生産を行うロールtoロール機構の研究開発がさかんになり、機能性光学フィルムの製造をはじめ、機能性表面加工、マイクロ流路への適用が進められている。最近ではナノインプリントにより形成したナノパターンの溝部分に毛細管現象を利用して機能性ナノインクを充填する手法も複数の機関で研究されており、この方法で金属パターンも形成できる。

世界のナノインプリント研究の動向は、国際会議 Nanoimprint and Nanoprint Technology (NNT) の発表状況からおおよそ知ることができる。欧州ではマイクロメートルサイズの光学デバイスの製造に力点が置かれ、200～300 mmサイズの大面積モールドによるウェハー一括パターンニング技術の開発が進められている。欧州では各国で研究が進められているが、特にドイツが充実している。Wuppertal大は基礎研究を行っているが、他の多くの機関は応用研究にシフトしている。最近特に存在感を示しているオーストリアのPROFACTOR社では光学デバイス応用の研究が行われている。この他、フランスCEAの研究機関LetiではEVG社の200mmウェハ用装置を用いた大量生産技術の研究が行われ、Schott社は同装置を利用したAR/MR（拡張現実/複合現実）用の光学デバイスの開発を進めている。オランダのPhilips社のSCIL（Surface Conformal Imprint Lithography）の装置の利用も広がっている。

米国と日本では最先端の半導体集積回路製造への応用が進められており、有効エリア30 mm角程度のモールドを用いたステップアンドリピート方式のパターン形成技術の開発が行われている。米国の大学ではプリンストン大、ミシガン大、テキサス大が歴史的に強い。最近ではマサチューセッツ大がロールtoロールに力を入れている。企業ではキヤノンナノテクノロジーズが日本のキヤノンと共同で半導体用のナノインプリントステッパーの開発を続けている。日本では、大日本印刷がキヤノンのナノインプリントステッパー用のモールドを開発し、キオクシアが四日市工場でNAND型フラッシュメモリの製造プロセスへの導入を始めている。大学では大阪府立大、東北大の発表が多い。また、産業技術総合研究所とエリオニクスが大面積モールド用の超高速電子ビーム描画装置の開発を進めている。

中国は国際会議での発表件数は多くないが、2018年からナノインプリント技術の研究開発がブームを迎えており、2019年には論文発表件数で世界トップに躍り出た。香港大学、南方科技大学、天津大学、中国科学院、大連理工大学、南京大学、廈門大学などから多くの発表がなされている。韓国からの2019年の論文発表件数は中国、日本、米国に次ぐ数であり、韓国機械技術研究院（Korea Institute of Machinery and Materials and Technology : KIMM）、Korea大を中心に研究開発が続けられている。SK Hynixは2016年から2018年にかけて東芝メモリと共同で多くの発表を行っていたが、2019年以降は発表が途絶えた。研究開発フェーズが変化したものと思われる。

#### • 原子層堆積（ALD）・原子層エッチング（ALE）技術

ALD技術の産業応用は、先端CMOSデバイスへの高誘電率（High-k）ゲート絶縁膜の導入を契機に劇的に活発化した。2007年にALD技術が量産技術に採用されたのち、2009年頃からプラズマALDによるSiO<sub>2</sub>の成膜技術が報告されるようになった。これがArF液浸リソグラフィの自己整合ダブルパターンニング（Self-Aligned Double Patterning : SADP）のスペーサーとして検討され始めた。SADP技術は2010年代の後半からフラッシュメモリやDRAM等の微細パターンニングに用いられ始め、現在では、SADPを2回繰り返すことで密度をさらに倍増するSelf-Aligned Quadruple Patterning（SAQP）も実用化されている。

ALE技術の量産展開も2010年代後半より活発化し、ロジックデバイスのSAC（Self-Aligned Contact）工程から使用され始めた。従来のドライエッチングではSiO<sub>2</sub>加工時の対SiN選択比が不十分だったが、ALE技術であればより高い選択比の加工が実現できる。ALE最大の課題は処理時間の長さである。そのためコストが重視されるメモリデバイスでは採用が見送られている。一方、最先端のロジックデバイスでは数nmの制御が要求されるため、今後ALE技術の適用が拡大すると考えられる。近年では、熱的原子層エッチング（Thermal ALE）技術の開発が日立ハイテク社を中心に活発化しており、最先端の3D FinFETの製造等に用いられつつある。

#### • 誘導自己組織化（DSA）技術

ブロックコポリマーを用いたDSA技術に関しては、欠陥低減が最大の課題である。また、さらなる高解像

度化に向けて、相互作用パラメータ ( $\chi$ ) の大きな高 $\chi$ 材料の開発も重要である。実用化に向けた技術課題として、像形成シミュレーション技術の高度化、形成された像の評価・検査技術の高度化などがあげられる。

#### (4) 注目動向

##### [新展開・技術トピックス]

EUVリソグラフィ技術の量産適用がもっとも進んでいるのは台湾TSMCとみられる。TSMCは2020年より5 nm世代プロセスを用いた本格量産を開始し、このプロセスで製造されたチップを搭載した最新端末がAppleより販売された。TSMCは2022年には4 nm世代プロセスの量産を始める計画を発表している。

EUVリソグラフィでは、LWRおよびStochastic欠陥の低減が特に注目されている。実際、1つのチップ上に10nmレベルのパターンを数十億個以上形成すると、統計的ゆらぎ (Stochastic effect) に伴う欠陥が顕在化してくる。これがStochastic欠陥であり、何が原因でどう対処すべきか大きな議論となっている。EUV光の入射光子のゆらぎ、すなわちショットノイズが原因とみられていたが、2019年の2月に開催されたSPIE Advanced Lithographyの国際会議で、レジスト材料そのものに原因があるとの見解が示された。現在、レジスト構成材の空間的なばらつきを測定し低減をめざす研究が進められている。

ロールtoロールのナノインプリント技術に関する最近の報告は、毎分何mでロールを流せるか、毎分何m<sup>2</sup>の製造が可能かなど、高い生産性を競う報告が多くなっており、製造と直結する水準に達していることを伺わせる。ステップアンドリピート方式のナノインプリント技術に関しては、キヤノンナノインプリントステッパーの性能が年々着実に向上しており、半導体デバイス生産が間近に迫っている。モールド作製では、マルチビームの電子ビーム描画装置が実用化され、複雑で微細なパターンが高速に描画できるようになった。最近、200 mmウェハを1日で描画できる、ポイントビームの低コストの超高スループット電子ビーム描画装置が開発され、電子ビームによるウェハ寸法のモールドへのナノパターン作製の道が開けた。ウェハー括のナノインプリント装置もすでに販売されている。大量生産に向けて完全自動化された300 mm用UVナノインプリントリソグラフィ装置がEVG社より販売され、AR/MRウェアラブルディスプレイ用導波路の製造に用いられている。AR/MR用デバイスはナノインプリントのキラーアプリケーションになると考えられる。

ALD/ALEを用いたセルフアライメントパターンニングに関して、現在、特に活発に研究されているのがArea-selective ALD (AS-ALD) 技術である。選択成長技術は以前より検討がなされているが、AS-ALDも同様に、成長の選択性に最大の課題があり、まだ半導体デバイス製造には用いられていない。特に膜の成長を決定付ける材料表面の高精度制御に関する研究が重要となる。

##### [注目すべき国内外のプロジェクト]

EUVリソグラフィ技術の開発に関して、米国では2016年より5年間で5億ドル支出し、Global Foundries社とニューヨーク州立大Albany校 (SUNY) で進められている。また、Intel、Samsung、TSMC、Inpriaが出資し、ローレンスバークレイ国立研究所内にEUREKAと呼ぶ研究センターが形成されている。ベルギーのIMECやフランスのLeti等のコンソーシアムでは、シングルナノメートルの微細加工プロセス技術開発を継続中であり、EUV露光やEB (Electron Beam) 露光技術の開発を精力的に進めている。IMECには日本、韓国、米国から多くの半導体プロセス技術者が出向し、量産型露光装置NXE-3400Bを導入して応用研究が進められている。

国内ではEIDEC (Evolving Nano-process Infrastructure Development Center) を中心とするプロジェクトが2015年に終了して以来、進行中の国家プロジェクトはない。兵庫県立大学ではEUVリソグラフィの基



盤技術開発を目的とし、企業との共同研究の形で実質的なコンソーシアムが形成されている。光学系、レジスト、マスクにわたって、EUVリソグラフィ技術の基礎から応用まで幅広い研究開発が進められている。兵庫県立大学高度産業科学技術研究所が有するニュースバル放射光施設は、国内で大学が保有する最大の放射光施設であり、2000年の供用開始以来、多くのEUVリソグラフィ用基盤技術の研究開発が進められてきた。EUVレジストの研究では、大面積による解像度評価、EUV干渉露光系による10 nm級のパターン形成・評価、アウトガス評価、新規EUVレジスト開発、軟X線吸収分光によるレジストの反応解析、並びにレジストの透過率測定系の開発を進めてきた。EUVマスクの研究では、視野EUV顕微鏡およびEUVコヒーレントスキャトロメトリ顕微鏡による欠陥検査の開発を進めてきた。さらに、LPP方式のEUV光源パワーの向上を目的に、新たに開発した大型反射率系によるEUV光源用大型ミラーの反射率評価を進めている。兵庫県立大学以外では、QST、大阪大学、関西大学でEUVレジストの研究開発が行われている。

ナノインプリント技術に関しては、LetiとEVGによるINSPIRE（2015.7-）プログラムが進められている。国内においては、戦略的基盤技術高度化支援事業（プロジェクト委託型）において、エリオニクスと産業技術総合研究所による「ウエハサイズ3次元ナノインプリントモールド用超高速電子ビーム加工装置の研究開発」（2016.9-2019.3）が進められた。またJST戦略的国際共同研究プログラム（SICORP）「日本-ドイツ国際産学連携共同研究」（オプティクス・フォトンクス）「プラズモニク金属ナノ構造を用いた高感度・高機能性SERS/LSPRバイオセンサーの開発」でナノインプリント技術が用いられている。

ALD/ALEに関しては、米国や欧州では国家プロジェクト等はない。韓国では半導体産業寄りの研究体制が敷かれている。産業界では、ベルギーのIMECがコンソーシアムとして業界内での存在感を示しており、特にAS-ALDの分野で活発に对外発表がなされている。

## （5）科学技術的課題

半導体デバイスプロセスの国際会議であるInternational Electron Devices Meeting (IEDM) 2019では、1.5 nmノードの半導体デバイスの量産が2028年頃に予定されており、今後のさらなる微細加工技術の進展を期待する報告がTSMCやIntel等からあった。今後さらに微細化を進めていくための課題として、EUVリソグラフィをはじめ他のリソグラフィに共通してあげられるのがLWRの低減であり、上記（4）で列挙した研究開発項目に今後も取り組む必要がある。また、解像性能向上にはレジストのパターン倒れの抑制が必須である。基板との密着性の向上でパターン倒れを抑制する試みがあるが、抜本的な解決にはいたっていない。軟X線共鳴散乱法を用いて薄膜の単層レジストの膜構造を評価すると内部で層分離が起きていることが報告されており、まずはレジスト材料の層構造を明らかにする必要がある。また、従来のスピコート法に代わる可能性を有する、CVDやALDによる新しいレジスト成膜法を検討する必要もある。従来のウェット現像に代わってドライ現像プロセスも視野に入れた研究開発が求められる。また、EUV光源のさらなる高出力化に向けて、自由電子レーザー（FEL）光を用いた光源の開発も重要である。この方式であればkW級の高出力化が期待できる。ただし、パルス幅がフェムト秒レベルで輝度が非常に高く、レジストのアブレーションや多層膜へのダメージが問題となると予想される。今後、SACLA等の実験設備を用いた検討が進められることが期待される。

ナノインプリント技術については、サブ20nmになるとモールド側のホールパターンへの樹脂の充填が難しくなるため、この充填機構の解明が必要となる。また、残膜厚を薄くしていくと10nmあたりから急に樹脂の粘度が高くなるため、充填に時間がかかりスループットの低下につながる。より低残膜にするには、この高粘度化機構を理解し、樹脂およびモールド表面処理の工夫と、高粘度化しない範囲でのプロセスが必要になる。半導体応用ではアライメントに関してはかなり改善が見られたが、モールドの耐久性に関して依然として改善の余

地がある。耐久性の低下はモールドがインプリント中に微粒子を噛み込むことが原因と考えられ、インプリント環境の更なる清浄化が必要である。また、離型は常に課題となっている。ウェハー括でのモールド作製技術に関しては、50～500 nm程度の寸法のパターンを自在に加工する技術が全く未開の状態にあったが、最近開発された低コストの超高スルーット電子ビーム描画装置により低コストでウェハー括用モールドがようやく作製できるようになり、新たな展開が期待できる。この領域に早く手をつけるべきである。ただし、一般のリソグラフィとは異なり、パターン配置精度がパターン寸法に劣ってもよい新発想の利用形態を考えていく必要がある。

ALD/ALEに関しては、処理時間の長さが最大の課題である。現在、量産技術では原子層レベルの理想的なALD/ALEはほとんど使用されていないが、デバイス寸法が10nm以下になると、理想的なALD/ALEの実用化が必要となる。ALD技術における近年最大のトピックスはAS-ALDである。選択成長技術はCVD等で長年研究されてきたが、完全な選択性が得られず量産化にいたらなかった。選択成長は、成長領域と非成長領域でのインキュベーション時間の差を利用したサイクル時間制御によって行われているが、表面状態に大きく左右されるため、成長プロセス途中の表面状態の把握と制御が重要な課題となる。近年、ALD単体での選択成長の困難さから、表面機能化 (Surface functionalization) と選択エッチングの組み合わせで選択成長を行う研究開発が活発化している。選択エッチングとは成膜とエッチングをサイクリックに繰り返す手法であり、堆積させたくない場所に成膜してしまった残渣 (欠陥) をエッチングで除去しながら成膜プロセスを行う。表面機能化に関しては自己組織化膜 (Self-Assembled Monolayers: SAMs) でALD成長を不活性化させる手法が目ざされている。SAMは通常ウェット処理で成膜され、ALD成長を阻害する役割を果たす。SAM上にも部分的に成膜してしまう場合もあるが、SAMを除去する際にこの不要な膜も除去できる。AS-ALDの1つの課題は、マッシュルーム成長と呼ばれる、等方的な成長に起因した寸法の拡大である。等方成長はALDの基本原則であり根本的な解決策はないが、プラズマALD技術やエッチングとの組み合わせで、この問題を解決できないか検討されている。ALE技術に関する課題として、吸着ガスの探索、表面機能化による高選択比加工、ALEサイクルごとの表面状態や自己制御プロセスの再現性と安定性の向上、プラズマダメージの抑制などがあげられる。現在、吸着ガスには従来のエッチング用ガスを元にしたガス系が用いられており、ALEに特化したガス系の探索が求められる。またALD同様、表面状態の差によって高選択比加工を実現していることから、極めて高い精度で材料表面を制御する技術が要求される。さらに、完全な自己制御プロセスが難しく、サイクルごとの表面状態の安定性の確保、装置内壁の状態の変化に起因する再現性低下の抑制も重要な課題である。Thermal ALEもALD同様、原理的に等方性加工となる課題がある。そこでプラズマプロセスで異方的に変質層を形成し、変質層のみをThermal ALEで除去して異方性加工を行う新しい試みが提案されている。

ALD/ALE技術では、材料ごとに最適なガスケミストリーや表面処理が異なるため、材料とプロセスのデータベース化が強く求められている。また脱離物の分子量が大きいので、脱離中に分解し、加工速度が安定しない課題がある。分解反応を抑制する目的で添加するガス (Stabilizer) の検討も必要である。Thermal ALEは最新の研究分野であり、今後大いに発展する可能性を秘めている。

## (6) その他の課題

10nmノード以降の微細加工プロセスを有している半導体メーカーが、Intel、Samsung、TSMCなどの海外企業に限られてきているなかで、日本としてどのようにして微細加工プロセス技術の開発を進めて行くのか、難しい状況にある。日本の半導体サプライヤーは高い技術を持ちながら、その多くは生産に莫大な設備投資がかかる自社での生産をやめ、設計をしたものをファウンドリに製造委託している。しかし海外への製造委託により重要な設計思想やデータも委託先に開示されることになり、知的財産保護の観点から好ましい状

況とはいええない。今後どのような体制で先端の微細加工プロセス技術を保有し人材育成を図っていくのか、レジスト材料技術や欠陥評価技術などの優位性も考慮し、IMECなど世界のコンソーシアムとの差別化や連携も含めて検討していく必要がある。

ALD/ALEの分野は、極めて近い研究開発分野であるにもかかわらず、国内を見渡すと両分野の連携が極めて乏しい。国内で目立った大型プロジェクトもなく、デバイスメーカー、装置メーカー、大学がそれぞれ独自に検討している状況である。ボトムアッププロセスが中心的な役割を果たす微細加工プロセス技術の新時代に向けて、国内での包括的なプロジェクトの発足が望まれる。

半導体分野を志す学生の減少も大きな問題である。大学の学生も参加できる産学連携のスキームを構築することが、わが国における先端技術の持続的発展と人材育成の観点から重要と考えられる。

(7) 国際比較

国・地域	フェーズ	現状	トレンド	各国の状況、評価の際に参考にした根拠など
日本	基礎研究	○	↘	<ul style="list-style-type: none"> <li>・EUVリソグラフィの基礎研究では兵庫県立大学で光学系、レジスト、マスク等の基盤技術開発の基礎研究が精力的に進められている。</li> <li>・ナノインプリント技術に関して、大阪府立大学、東北大学、産業技術総合研究所などで各種基礎検討を続けている。極限ナノ造形・構造物性研究会ではシングルナノ領域のナノインプリントに取り組んでいる。</li> <li>・ALD技術は東大、芝浦工大で研究が行われているが、日本の存在感は低下傾向である。ALE技術は、名古屋大、大阪大が、国内の研究拠点となっており、精力的に研究を行っている。</li> </ul>
	応用研究・開発	◎	→	<ul style="list-style-type: none"> <li>・EUV用光源開発ではGigaphotonが、EUVマスク欠陥検査装置開発ではレーザーテックが精力的に進めている。また、三井化学と信越化学工業がペリクルの開発を進めている。</li> <li>・マルチビーム描画装置の開発では、欧州勢にやや遅れている。ナノインプリント技術については、東芝メモリ、キヤノン、大日本印刷がNANDフラッシュメモリの生産に向けて精力的に研究開発を行っている。</li> <li>・ALDでは、東京エレクトロン、日立国際電気が、High-k等を含む金属材料の熱ALD技術で世界的なシェアを有する。ALEでは、東京エレクトロンが異方性ALE（絶縁膜）の量産適用を世界に先駆けて実現。日立ハイテクも、等方的なThermal ALE技術のデバイス適応を世界に先駆けて検討中。デバイスメーカーでは、ソニーが低ダメージを目的とした研究発表を行っている。</li> </ul>
米国	基礎研究	◎	→	<ul style="list-style-type: none"> <li>・EUVリソグラフィに関しては無機材料を中心としたレジスト材料の開発と、そのメカニズム解析が、材料メーカーだけでなく、大学や研究機関によって積極的に進められている。</li> <li>・ナノインプリント技術は、プリンストン大、ミシガン大、テキサス大、マサチューセッツ大で精力的に研究されている。</li> <li>・AS-ALDおよびThermal ALEについて、コロラド大やスタンフォード大などが先駆的な発表を継続的に発表している。LAM Research社、Intel社等との連携も見られる。</li> </ul>
	応用研究・開発	◎	→	<ul style="list-style-type: none"> <li>・EUVリソグラフィの実用化が着実に進んでいる。</li> <li>・ナノインプリント技術についてはキヤノンナノテクノロジーズが引き続き米国を拠点として精力的に研究開発を進めている。ロールtoロールの研究もある。</li> <li>・Intel社の先端ロジックデバイスではALEやThermal ALE技術がFin FETの製造で用いられている。Thermal ALEは日立ハイテクの技術である。またLAM Research社の絶縁膜系のALEもコンタクト加工で用いられている。</li> </ul>

欧州	基礎研究	○	→	<ul style="list-style-type: none"> <li>・ EUVリソグラフィについては、スイスの PSI における放射光を用いた干渉露光や、Carl Zeiss SMTでの高 NA 化開発等、微細化の最前線を牽引している。材料面でも Multi Triger 型など提案している。</li> <li>・ ナノインプリント技術は Wuppertal 大、PSI、Leti など研究しているが、NaPaNIL の後は大きなプロジェクトは走っていない。</li> <li>・ ALD/ALE についてはアイントホーヘン工科大で進んだ研究開発が行われており、大学研究の中心的な役割を担っている。</li> </ul>
	応用研究・開発	◎	↗	<ul style="list-style-type: none"> <li>・ ベルギーの IMEC における微細加工技術、オランダの ASM/ASML での装置開発が、半導体の微細化技術の中心として君臨している。EUV リソグラフィ、マルチビーム型描画装置や検査装置、ALD、ALE など、積極的に研究開発を進めている。</li> <li>・ ナノインプリントについては EVG および Leti がウェハ一括ナノインプリントの実用化に力を入れている。</li> <li>・ 英国の Oxford Instruments 社は、研究用途の ALD 装置を多く製造し、幅広く使用されている。</li> </ul>
中国	基礎研究	△	→	欧米や日本を追う状況に変わりはないが、大学からの研究発表がみられるようになり、近い将来、研究者や研究費の増加で基礎研究が活発化していく可能性がある。
	応用研究・開発	○	↗	各種加工技術関連装置開発、プロセス技術開発、材料開発が積極的に進められており、発表文献数にも伸びがみられる。
韓国	基礎研究	△	→	<ul style="list-style-type: none"> <li>・ EUVリソグラフィ技術に関しては、Hanyan 大学で EUV 用ペリクル膜の研究が進められているが、基礎研究のレベルはそれほど高くない。</li> <li>・ ナノインプリント技術では KIMM と Korea 大が基礎研究を行っている。ALD 技術については研究機関や大学で極めて活発に研究開発が行われており、国際学会発表件数も非常に多い。</li> </ul>
	応用研究・開発	◎	→	Samsung が微細加工技術の最先端技術をリードしている。ALE 技術については東京エレクトロン社、LAM Research 社の技術を用いているとみられる。SK Hynix が東芝メモリとナノインプリントの共同研究を行っている。
台湾	基礎研究	○	→	リソグラフィ技術の先端的研究の一部は台湾放射光施設で進められているが、活発に進められている状況ではない。ALD 関連の学会発表件数は比較的多い国に分類される。
	応用研究・開発	◎	→	TSMC 社は世界のファウンドリのトップ企業であり、半導体製造の量産技術で微細化のトレンドを牽引している。ALE 技術については東京エレクトロン社、LAM Research 社の技術を用いていると予想される。

(註1) フェーズ

基礎研究：大学・国研などでの基礎研究の範囲

応用研究・開発：技術開発（プロトタイプの開発含む）の範囲

(註2) 現状 ※日本の現状を基準にした評価ではなく、CRDS の調査・見解による評価

◎：特に顕著な活動・成果が見えている

○：顕著な活動・成果が見えている

△：顕著な活動・成果が見えていない

×：特筆すべき活動・成果が見えていない

(註3) トレンド ※ここ1～2年の研究開発水準の変化

↗：上昇傾向、→：現状維持、↘：下降傾向



## 関連する他の研究開発領域

- ・パワー半導体材料・デバイス (ナノテク・材料分野 2.1.3)
- ・新機能ナノエレクトロニクスデバイス (ナノテク・材料分野 2.3.1)
- ・集積フォトニクス (ナノテク・材料分野 2.3.2)

## 参考・引用文献

- 1) Alberto Pirati et al., "The Future of EUV Lithography : Enabling Moore's Law in the next Decade", *Proceedings of SPIE* 10143, In Extreme Ultraviolet Lithography 8 (2017) : 101430G. doi : 10.1117/12.2261079
- 2) Yannick Vesters et al, "Sensitizers in EUV Chemically Amplified Resist : Mechanism of sensitivity improvement", *Proceedings of SPIE* 10583, In Extreme Ultraviolet Lithography 9 (2018) : 1058307. doi : 10.1117/12.2297627
- 3) Christopher K. Ober et al, "EUV Photolithography : resist progress and challenges", *Proceedings of SPIE* 10583, In Extreme Ultraviolet Lithography 9 (2018) : 1058306. doi : 10.1117/12.2302759
- 4) C. Popescu et al, "Sensitivity Enhancement of the high-resolution xMT multi-trigger resist for EUV lithography", *Proceedings of SPIE* 10143, In Extreme Ultraviolet Lithography 8 (2017) : 101430V. doi : 10.1117/12.2258098
- 5) Erik R. Hosler, Obert R. Wood and William A. Barletta, "Free-electron Laser Emission Architecture Impact on Extreme Ultraviolet Lithography", *Journal of Micro/Nanolithography, MEMS, and MOEMS* 16, No. 4 (2017) : 041009. doi : 10.1117/1.JMM.16.4.041009
- 6) Takeo Watanabe and Tetsuo Harada, "EUVL Research Activity at Center for EUV Lithography", *J. Photopolym. Sci. Technol.* 29, no. 5 (2016) : 737-744. doi : 10.2494/photopolymer.29.737
- 7) Keisuke Tsuda, Tetsuo Harada and Takeo Watanabe, "Development of an EUV and OoB Reflectometer at NewSUBARU Synchrotron Light Facility", *Proceedings of SPIE* 11148, In Photomask Technology 2019 (2019) : 111481N. doi : 10.1117/12.2540815
- 8) Jun Tanaka et al., "Resonant Soft X-ray Scattering for the Stochastic Origin Analysis in EUV Resist", *J. Photopolym. Sci. Technol.* 32, no. 2 (2019) : 327-331. doi : 10.2494/photopolymer.32.327
- 9) The 18th International Conference on Nanoimprint and Nanoprint Technologies, "2019 Agenda", NNT2019, <https://nnt2019.org/#agenda> (2021年1月20日アクセス).
- 10) Hirotaka Tsuda et al., "Process control technology for nanoimprint lithography", *Proceedings of SPIE* 10584, In Novel Patterning Technologies 2018 (2018) : 105841D. doi : 10.1117/12.2297332
- 11) M. Mühlberger et al., "Multilayer Multimaterial Nanoimprinting combined with Inkjet Printing", Nanoimprint and Nanoprint Technologies 2019, [https://nnt2019.org/documents/uploads/M.\\_Muehlberger\\_A.\\_R.\\_Moharana\\_H.\\_Ausserhuber\\_S.\\_Kopp\\_T.\\_Mitteramskogler\\_](https://nnt2019.org/documents/uploads/M._Muehlberger_A._R._Moharana_H._Ausserhuber_S._Kopp_T._Mitteramskogler_)

D\_Fechtig~NNT2019\_Abstract\_mmuehl.pdf (2021年1月20日アクセス).

- 12) Marc A. Verschuuren, Korneel Ridderbeek and Rob Voorkamp, "Substrate conformal imprint lithography : functional resists, overlay performance, and volume production results", *Proceedings of SPIE* 10958, In Novel Patterning Technologies for Semiconductors, MEMS/ NEMS, and MOEMS 2019 (2019) : 109580D. doi : 10.1117/12.2514757
- 13) 尹成圓 他「超高速電子ビーム描画装置及び高精度ナノインプリント技術の開発」『2019年度精密工学秋季大会』(2019) : 214-215. doi : 10.11522/pscjspe.2019A.0\_214
- 14) 応用物理学会・ナノインプリント技術研究会『ナノインプリント技術ハンドブック』(東京: オーム社, 2019), <https://www.ohmsha.co.jp/book/9784274224485/>.
- 15) K. J. Kanarik et al., "Overview of atomic layer etching in the semiconductor industry", *J. Vac. Sci. Technol. A* 33, no. 2 (2015) : 020802. doi : 10.1116/1.4913379
- 16) K. J. Kanarik, S. Tan and R. A. Gottscho, "Atomic Layer Etching: Rethinking the Art of Etch", *J. Phys. Chem. Lett.* 9, no. 16 (2018) : 4814-4821. doi : 10.1021/acs.jpcclett.8b00997
- 17) R. W. Johnson, A. Hultqvist and S. F. Bent, "A brief review of atomic layer deposition : from fundamentals to applications", *Materials today* 17, no. 5 (2014) : 236-246. doi : 10.1016/j.mattod.2014.04.026
- 18) H. C. M. Knoop et al., "Status and prospects of plasma-assisted atomic layer deposition", *J. Vac. Sci. Technol. A* 37, no. 3 (2019) : 030902. doi : 10.1116/1.5088582
- 19) M. Honda et al., "Benefits of atomic-level processing by quasi-ALE and ALD technique", *J. Phys. D : Appl. Phys.* 50, no. 23 (2017) : 234002. doi : 10.1088/1361-6463/aa6f27
- 20) K. Shinoda et al., "Thermal Cyclic Atomic-Level Etching of Nitride Films : A Novel Way for Atomic-Scale Nanofabrication", *ECS Trans.* 80, no. 3 (2017). doi : 10.1149/08003.0003ecst
- 21) A. Hirata et al., "Mechanism of SiN etching rate fluctuation in atomic layer etching", *J. Vac. Sci. Technol. A* 38, no. 6 (2020) : 0602601. doi : 10.1116/6.0000257
- 22) Y. Lee, C. Huffman and S. M. George, "Selectivity in Thermal Atomic Layer Etching Using Sequential, Self-Limiting Fluorination and Ligand-Exchange Reactions", *Chem. Mater.* 28, no. 21 (2016) : 7657-7665. doi : 10.1021/acs.chemmater.6b02543
- 23) X. Sang, E. Chen and J. P. Chan, "Patterning nickel for extreme ultraviolet lithography mask application I. Atomic layer etch processing", *J. Vac. Sci. Technol. A* 38, no. 4 (2020) : 042603. doi : 10.1116/6.0000190
- 24) X. Sang et al., "Patterning nickel for extreme ultraviolet lithography mask application. II. Hybrid reactive ion etch and atomic layer etch processing", *J. Vac. Sci. Technol. A* 38, no. 4 (2020) : 042604. doi : 10.1116/6.0000191
- 25) R. J. Gasvoda et al., "Surface prefunctionalization of SiO<sub>2</sub> to modify the etch per cycle during plasma-assisted atomic layer etching", *J. Vac. Sci. Technol. A* 37 (2019) : 051003. doi : 10.1116/1.5110907