

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7701740号
(P7701740)

(45)発行日 令和7年7月2日(2025. 7. 2)

(24)登録日 令和7年6月24日(2025. 6. 24)

(51)Int. Cl.	F I
H O 2 M 3/155 (2006. 01)	H O 2 M 3/155 H
H O 2 M 7/12 (2006. 01)	H O 2 M 3/155 B
	H O 2 M 7/12 A

請求項の数 10 (全 19 頁)

(21)出願番号 特願2022-526606(P2022-526606)	(73)特許権者 503360115 国立研究開発法人科学技術振興機構 埼玉県川口市本町四丁目1番8号
(86)(22)出願日 令和3年5月26日(2021. 5. 26)	
(86)国際出願番号 PCT/JP2021/019949	(74)代理人 110004370 弁理士法人片山特許事務所
(87)国際公開番号 W02021/241622	(72)発明者 矢嶋 越彬 福岡県福岡市西区元岡7 4 4 九州大学内
(87)国際公開日 令和3年12月2日(2021. 12. 2)	
審査請求日 令和6年5月27日(2024. 5. 27)	審査官 藤島 孝太郎
(31)優先権主張番号 特願2020-94139(P2020-94139)	
(32)優先日 令和2年5月29日(2020. 5. 29)	
(33)優先権主張国・地域又は機関 日本国(JP)	

最終頁に続く

(54)【発明の名称】電力変換回路、半導体装置および電子機器

(57)【特許請求の範囲】

【請求項1】

振動発電装置により発電された入力電流が入力する入力端子と、出力電圧が出力する出力端子と、一端が前記入力端子に接続され、他端が基準電位に接続された第1キャパシタと、一端が前記出力端子に接続され、他端が基準電位に接続された第2キャパシタと、一端が前記第1キャパシタの一端に接続され、他端が前記第2キャパシタの一端または他端に接続され、前記入力電流および前記第1キャパシタから出力される電流の少なくとも一部が第1電流として流れることにより磁界エネルギーが蓄積され、前記磁界エネルギーにより前記第2キャパシタを蓄電する第2電流を誘起するインダクタと、略一定の周期でオンおよびオフし、1周期の間にオンする期間が略一定であり、オンすることにより前記インダクタに前記第1電流が流れ、前記インダクタに前記第2電流が流れるときオフしているスイッチング素子と、を備え、前記第1キャパシタのキャパシタンスをC1、前記インダクタのインダクタンスをL、前記周期をT1、前記周期の1周期の間に前記スイッチング素子がオンする期間の長さをT2、前記入力電流の角周波数をとしたとき、 $C1 < (T2^2 / (2 \times L)) / (\times T1)$ であり、前記振動発電装置の出力インピーダンスに対して入力インピーダンスを整合させた、電力変換回路。

【請求項2】

$C1 > T22 / (2 \times L)$ である請求項 1 に記載の電力変換回路。

【請求項 3】

$C1 < (T22 / (2 \times L)) / (5 \times T1)$ である請求項 1 または 2 に記載の電力変換回路。

【請求項 4】

$C1 > 5 \times T22 / (2 \times L)$ である請求項 1 から 3 のいずれか一項に記載の電力変換回路。

【請求項 5】

前記振動発電装置の出力が直流の場合には前記振動発電装置の出力キャパシタンスは $C1$ より小さく、前記振動発電装置の出力が交流の場合には整流回路を介した前記振動発電装置の出力キャパシタンスは $C1$ より小さい請求項 1 から 4 のいずれか一項 に記載の電力変換回路。

10

【請求項 6】

前記入力端子に加わる入力電圧が閾値電圧に達すると、前記入力電圧を変換し前記出力端子に出力電圧として出力する電圧変換動作を開始し、

前記入力端子に入力する前記入力電流が大きいときの前記閾値電圧は前記入力電流が小さいときの前記閾値電圧より高い、

請求項 1 に記載の電力変換回路。

【請求項 7】

前記入力端子に入力する前記入力電流に基づき、前記入力電流が大きいときの前記閾値電圧が、前記入力電流が小さいときの前記閾値電圧より高くなるように前記閾値電圧を設定する設定回路と、

20

前記入力電圧が前記閾値電圧に達したか否かを判定する判定回路と、
を備え、

前記判定回路の出力に基づき前記電圧変換動作を開始する請求項 6 に記載の電力変換回路。

【請求項 8】

前記出力インピーダンスを Z_{out} 、前記入力端子に入力する前記入力電流が I_{in} のときの前記閾値電圧を V_{th} としたとき、 $0.3 \times Z_{out} \times V_{th} / I_{in} \leq Z_{out}$ である請求項 6 または 7 に記載の電力変換回路。

30

【請求項 9】

請求項 1 から 8 のいずれか一項に記載の電力変換回路と、
前記電力変換回路に関係した機能回路と、
を備える半導体装置。

【請求項 10】

請求項 1 から 8 のいずれか一項に記載の電力変換回路と、
前記電力変換回路から電力が供給される機能ユニットと、
を備える電子機器。

【発明の詳細な説明】

【技術分野】

40

【0001】

本発明は、電力変換回路、半導体装置および電子機器に関する。

【背景技術】

【0002】

振動発電装置等の環境発電装置により発電された電力の変換には、AC (Alternating Current) - DC (Direct Current) コンバータや DC - DC コンバータ等の電力変換回路が用いられている。圧電素子を用いた振動発電装置により発電された電力を AC - DC 変換するときにインピーダンス整合させることが知られている (例えば非特許文献 1)。

【先行技術文献】

【非特許文献】

50

【 0 0 0 3 】

【非特許文献1】Journal of Intelligent Material Systems and Structures, Vol. 21, pp. 1293-1301, September, 2010

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 4 】

環境発電装置では、発電量が刻々変化するため、電力変換回路に入力する入力電流が刻々変化する。入力電流の変化にともない電力変換回路の入力インピーダンスが変化し、環境発電装置の出力インピーダンスと電力変換回路の入力インピーダンスとが整合し難くなる。非特許文献1では、インダクタを流れる電流が不連続な昇圧型または降圧型のDC-DCコンバータにおいて入力インピーダンスを環境発電装置の出力インピーダンスに自律的に整合させている。このため、スイッチング周期を一定とし、インダクタのインダクタンス等を所定の値とする。

10

【 0 0 0 5 】

第1の課題について説明する。非特許文献1では、容量成分が大きな無機ピエゾ素子による発電を想定しているため、電力変換回路側に1次キャパシタを設けていない。しかし、環境発電装置によっては、入力電圧を安定させるため電力変換回路の入力端子に1次キャパシタを設ける。例えば有機ピエゾ素子またはMEMS素子のような容量成分が小さな素子を用いる場合、1次キャパシタを設けることがある。1次キャパシタを設けたときに、インピーダンス整合を容易とするための、インダクタのインダクタンスおよび1次キャパシタのキャパシタンスの好ましい範囲については知られていない。インピーダンスを整合できなければ、電力変換効率が低下する。

20

【 0 0 0 6 】

第2の課題について説明する。また、非特許文献1のように、インダクタのインダクタンス等を所定の範囲に設定しようとしても、難しい場合もある。例えば、発電装置の出力の時間変動が速い場合、スイッチング周期を一定にする方法ではスイッチング周波数を高く設定することが必要となり、そのため消費電力が高くなる。消費電力を低くしようとすると、インダクタのインダクタンス等が所定の範囲から外れるため、インピーダンス整合を行えない場合もある。インピーダンスが整合されない場合、電力変換効率が低下する。

30

【 0 0 0 7 】

本発明は、上記課題に鑑みなされたものであり、電力変換効率を向上させることを目的とする。

【課題を解決するための手段】

【 0 0 0 8 】

本発明は、入力電流が入力する入力端子と、出力電圧が出力する出力端子と、一端が前記入力端子に接続され、他端が基準電位に接続された第1キャパシタと、一端が前記出力端子に接続され、他端が基準電位に接続された第2キャパシタと、一端が前記第1キャパシタの一端に接続され、他端が前記第2キャパシタの一端または他端に接続され、前記入力電流および前記第1キャパシタから出力される電流の少なくとも一部が第1電流として流れることにより磁界エネルギーが蓄積され、前記磁界エネルギーにより前記第2キャパシタを蓄電する第2電流を誘起するインダクタと、略一定の周期でオンおよびオフし、1周期の間にオンする期間が略一定であり、オンすることにより前記インダクタに前記第1電流が流れ、前記インダクタに前記第2電流が流れるときオフしているスイッチング素子と、を備え、前記第1キャパシタのキャパシタンスを C_1 、前記インダクタのインダクタンスを L 、前記周期を T_1 、前記周期の1周期の間に前記スイッチング素子がオンする期間の長さを T_2 、前記入力電流の角周波数を ω としたとき、 $C_1 < (\omega T_2)^2 / (2 \times L)$ である電力変換回路であり、前記振動発電装置の出力インピーダンスに対して入力インピーダンスを整合させた、電力変換回路である。

40

【 0 0 0 9 】

上記構成において、 $C_1 > \omega^2 T_2^2 / (2 \times L)$ である構成とすることができる。

50

【0010】

上記構成において、 $C1 < (T2^2 / (2 \times L)) / (5 \times T1)$ である構成とすることができる。

【0011】

上記構成において、 $C1 > 5 \times T2^2 / (2 \times L)$ である構成とすることができる。

【0013】

上記構成において、前記振動発電装置の出力が直流の場合には前記振動発電装置の出力キャパシタンスはC1より小さく、前記振動発電装置の出力が交流の場合には整流回路を介した前記振動発電装置の出力キャパシタンスはC1より小さい構成とすることができる。

10

【0014】

上記構成において、前記入力端子に加わる入力電圧が閾値電圧に達すると、前記入力電圧を変換し前記出力端子に出力電圧として出力する電圧変換動作を開始し、前記入力端子に入力する前記入力電流が大きいときの前記閾値電圧は前記入力電流が小さいときの前記閾値電圧より高い構成とすることができる。

【0015】

上記構成において、前記入力端子に入力する前記入力電流に基づき、前記入力電流が大きいときの前記閾値電圧が、前記入力電流が小さいときの前記閾値電圧より高くなるように前記閾値電圧を設定する設定回路と、前記入力電圧が前記閾値電圧に達したか否かを判定する判定回路と、を備え、前記判定回路の出力に基づき前記電圧変換動作を開始する構成とすることができる。

20

【0018】

上記構成において、前記入力端子に接続される電力源の出力インピーダンスを Z_{out} 、前記入力端子に入力する入力電流が I_{in} のときの前記閾値電圧を V_{th} としたとき、 $0.3 \times Z_{out} \times V_{th} / I_{in} < 3 \times Z_{out}$ である構成とすることができる。

【0019】

本発明は、上記電力変換回路と、前記電力変換回路に関係した機能回路と、を備える半導体装置である。

【0020】

本発明は、上記電力変換回路と、前記電力変換回路から電力が供給される機能ユニットと、を備える電子機器である。

30

【発明の効果】

【0021】

本発明によれば、電力変換効率を向上させることができる。

【図面の簡単な説明】

【0022】

【図1】図1は、実施例1、2およびその変形例に係る電力変換回路を用いた振動発電システムのブロック図である。

【図2】図2は、振動発電装置に加わる振動を模式的に示した例であり、時間に対する加速度を示す例である。

40

【図3】図3(a)から図3(c)は、実施例1に用いられる電力変換回路の例を示す回路図である。

【図4】図4は、実施例1における時間に対するスイッチング素子のオンおよびオフ、インダクタを流れる電流 I_L を示す図である。

【図5】図5は、実施例1の変形例1に係る電力変換回路の回路図である。

【図6】図6は、実施例1の変形例1における時間に対するスイッチング素子のオンおよびオフ、各電流および電圧を示す図である。

【図7】図7は、実施例2に係る電力変換回路の回路図である。

【図8】図8は、実施例2における電流検出回路を示す回路図である。

【図9】図9は、実施例2における時間に対するスイッチング素子のオンおよびオフ、各

50

電流および電圧を示す図である。

【図10】図10(a)は、実施例3に係る半導体装置のブロック図、図10(b)は、実施例3の変形例1に係る電子機器のブロック図である。

【発明を実施するための形態】

【0023】

以下、図面を参照し実施例について説明する。

【実施例1】

【0024】

第1の課題を解決する実施例1について説明する。実施例1に係る電力変換回路は1次キャパシタを有している。スイッチング周期を一定とし、発電装置の出力インピーダンスに入力インピーダンスを自律的に整合させる電力変換回路において、インダクタのインダクタンスおよび1次キャパシタのキャパシタンス等の好ましい範囲について説明する。

10

【0025】

図1は、実施例1、2およびその変形例に係る電力変換回路を用いた振動発電システムのブロック図である。電力変換回路は、電圧変換回路10と図3(a)から図3(c)等において後述する制御回路20等を備えている。キャパシタC01およびC02は電圧変換回路10に含まれるが、図1では、電圧変換回路10の外に図示している。図1に示すように、振動発電システムは、振動発電装置14、整流回路12および電圧変換回路10を備えている。振動発電装置14は、例えば道路または橋梁等に設けられており、歩行者または車両など通過時の振動により発電する。整流回路12は発電された電力を整流する。電圧変換回路10は、整流された電力の電圧を変換する。

20

【0026】

電圧変換回路10の入力端子T_{in}には1次キャパシタC01が接続され、出力端子T_{out}には2次キャパシタC02が接続されている。入力端子T_{in}には整流回路12から入力電流I_{in}が入力する。電圧変換回路10は入力端子T_{in}の電圧V₁を電圧V₂に変換する。出力端子T_{out}から出力電圧V₂が出力される。電圧変換回路10の入力インピーダンスはZ_{in}であり、整流回路12を介した振動発電装置14の出力インピーダンスはZ_{out}である。

【0027】

図2は、振動発電装置に加わる振動を模式的に示した例であり、時間に対する加速度を示す例である。図2では、歩行者が歩行したときの振動を示している。図2に示すように、様々な周期および周波数の加速度が振動発電装置14に加わる。これにより、振動発電装置14が出力する電力は刻々変化する。

30

【0028】

図1において、振動発電装置14は、例えば環境の振動により振動する振動子と振動子の振動を電力に変換する発電素子とを備えている。発電素子は、例えばPZT(チタン酸ジルコン酸鉛)等の無機圧電材料を用いた無機圧電素子、たとえばPVD(ポリフッ化ビニリデン)等の有機圧電材料を用いた有機圧電素子、またはMEMS(Micro Electro Mechanical Systems)を用いたMEMS素子である。MEMS素子に比べると、無機圧電素子および有機圧電素子のインピーダンスZ_oはキャパシタンス成分C_oが大きく、Z_o = 1 / iωC_oである。無機圧電素子および有機圧電素子のC_oはそれぞれ100nF程度および1nF程度である。ω/2は、圧電素子の出力電流の周波数であり、無機圧電素子の典型的なω/2は100Hz程度であり、例えば10Hz~1kHzである。有機圧電素子の典型的なω/2は10Hz程度であり、例えば1Hz~100Hzある。図2における振動の周波数が同じであっても、振動子の共振周波数等の相違により、有機圧電素子と、無機圧電素子とでは、ω/2が異なる。一方、MEMS素子の出力インピーダンスは容量成分が10pF~100pFと小さいため抵抗成分R_oが支配的であり、Z_o = R_oである。MEMS素子のR_oの典型的な値は1M程度である。MEMS素子の典型的なω/2は100Hz程度である。

40

【0029】

50

無機圧電素子のように C_0 の大きな振動発電装置では、1次キャパシタ C_{01} を設けなくても電圧 V_1 は比較的安定し易い。しかし、有機圧電素子およびMEMS素子のように C_0 が小さい、またはMEMS素子のように、 C_0 が無視できるほど小さい振動発電装置では、1次キャパシタ C_{01} を設けることで電圧 V_1 を安定化させる。電圧変換回路10の入力インピーダンス Z_{in} は数式1となる。

$$Z_{in} = (I_{in} / V_1 + i \omega \times C_1)^{-1} \quad (\text{数式1})$$

ω は入力電流 I_{in} の変動の角周波数である。 ω は例えば図2の加速度を受けて振動する振動子の振動の角周波数成分に相当する。 i は虚数単位である。 C_1 はキャパシタ C_{01} のキャパシタンスである。振動発電装置14の整流回路12を介した出力インピーダンス Z_{out} と1次キャパシタ C_{01} を有する電圧変換回路10の入力インピーダンス Z_{in} とを整合させる場合、キャパシタ C_{01} のキャパシタンス C_1 を考慮することが重要である。

10

【0030】

図3(a)から図3(c)は、実施例1に用いられる電力変換回路の例を示す回路図である。図3(a)は、降圧型DC-DCコンバータの回路図であり、図3(b)は、昇圧型DC-DCコンバータの回路図であり、図3(c)は、反転型DC-DCコンバータの回路図である。

【0031】

図3(a)から図3(c)に示すように、電力変換回路は、電圧変換回路10および制御回路20を備えている。いずれのDC-DCコンバータにおいても、電圧変換回路10においては、入力端子 T_{in} と出力端子 T_{out} との間にノード $N_1 \sim N_3$ が設けられている。キャパシタ C_{01} の一端はノード N_1 に接続され、他端はグランド(基準電位)に接続されている。キャパシタ C_{02} の一端はノード N_2 に接続され、他端はグランド(基準電位)に接続されている。制御回路20は、スイッチング素子 SW_1 および SW_2 にそれぞれ制御信号 S_1 および S_2 を出力する。例えば、制御信号 S_1 および S_2 がハイレベルのときスイッチング素子 SW_1 および SW_2 はオンし、制御信号 S_1 および S_2 がローレベルのときスイッチング素子 SW_1 および SW_2 はオフする。制御回路20は、専用の論理回路でもよいし、ソフトウェアで動作するプロセッサでもよい。

20

【0032】

図3(a)に示すように、降圧型DC-DCコンバータでは、インダクタ L_0 の一端はノード N_3 に接続され、他端はノード N_2 に接続されている。スイッチング素子 SW_1 の一端はノード N_1 に接続され、他端はノード N_3 に接続されている。スイッチング素子 SW_2 の一端はノード N_3 に接続され、他端はグランドに接続されている。電圧 V_2 は電圧 V_1 より低い電圧である。スイッチング素子 SW_1 および SW_2 がそれぞれオンおよびオフすると、キャパシタ C_{01} に蓄積された電荷の一部は電流 I_1 としてインダクタ L_0 を流れノード N_2 に至る。これにより、インダクタ L_0 に磁界エネルギーが蓄積される。続いて、スイッチング素子 SW_1 および SW_2 がそれぞれオフおよびオンとなる。これにより、インダクタ L_0 に蓄積された磁界エネルギーにより電流 I_2 がグランドからインダクタ L_0 を流れノード N_2 に至る。これらの動作により、電圧 V_2 は所望の値に維持される。

30

40

【0033】

図3(b)に示すように、昇圧型DC-DCコンバータでは、インダクタ L_0 の一端はノード N_1 に接続され、他端はノード N_3 に接続されている。スイッチング素子 SW_1 の一端はノード N_3 に接続され、他端はグランドに接続されている。スイッチング素子 SW_2 の一端はノード N_3 に接続され、他端はノード N_2 に接続されている。電圧 V_2 は電圧 V_1 より高い電圧である。スイッチング素子 SW_1 および SW_2 がそれぞれオンおよびオフすると、キャパシタ C_{01} に蓄積された電荷の一部は電流 I_1 としてインダクタ L_0 を流れグランドに至る。スイッチング素子 SW_1 および SW_2 がそれぞれオフおよびオンとなると、インダクタ L_0 に蓄積された磁界エネルギーにより電流 I_2 がノード N_1 からインダクタ L_0 を流れノード N_2 に至る。これらの動作により、電圧 V_2 は所望の値に維持

50

される。

【 0 0 3 4 】

図 3 (c) に示すように、反転型 D C - D C コンバータでは、インダクタ L 0 の一端はノード N 3 に接続され、他端はグラウンドに接続されている。スイッチング素子 S W 1 の一端はノード N 1 に接続され、他端はノード N 3 に接続されている。スイッチング素子 S W 2 の一端はノード N 3 に接続され、他端はノード N 2 に接続されている。電圧 V 2 は電圧 V 1 とは符号が反転した電圧である。スイッチング素子 S W 1 および S W 2 がそれぞれオンおよびオフすると、キャパシタ C 0 1 に蓄積された電荷の一部は電流 I 1 としてインダクタ L 0 を流れグラウンドに至る。スイッチング素子 S W 1 および S W 2 がそれぞれオフおよびオンとなると、インダクタ L 0 に蓄積された磁界エネルギーにより電流 I 2 がノード N 2 からインダクタ L 0 を流れグラウンドに至る。これらの動作により、電圧 V 2 は所望の値に維持される。なお、図 3 (a) から図 3 (c) において、電流 I 1 はキャパシタ C 0 1 から出力される電流以外に入力電流 I i n の少なくとも一部が加わることもある。

10

【 0 0 3 5 】

図 4 は、実施例 1 における時間に対するスイッチング素子のオンおよびオフ、インダクタを流れる電流 I L を示す図である。インダクタ L 0 を流れる電流 I L として、電流 I 1 を実線で示し、電流 I 2 を破線で示す。

【 0 0 3 6 】

図 4 に示すように、時刻 t 1 より前において、制御回路 2 0 はスイッチング素子 S W 1 および S W 2 をオフとなるように制御する。電流 I L が 0 である時刻 t 1 において、制御回路 2 0 は、スイッチング素子 S W 1 をオンし、スイッチング素子 S W 2 のオフを維持するように制御する。時刻 t 1 と t 2 との間において電流 I L は増加する。電流 I L の増加率は V_L / L となる。ここで、 V_L はインダクタ L 0 の両端の電圧差である。図 3 (a) の降圧型 D C - D C コンバータでは、 $V_L = V_1 - V_2$ である。図 3 (b) の昇圧型 D C - D C コンバータでは、 $V_L = V_1 - 0 = V_1$ である。図 3 (c) の反転型 D C - D C コンバータでは、 $V_L = V_1 - 0 = V_1$ である。インダクタ L 0 には磁界エネルギーが蓄積される。

20

【 0 0 3 7 】

時刻 t 2 において、制御回路 2 0 は、スイッチング素子 S W 1 をオフし、スイッチング素子 S W 2 をオンするように制御する。なお、スイッチング素子 S W 1 がオフするタイミングとスイッチング素子 S W 2 がオンするタイミングは若干ずれていてもよい。インダクタ L 0 に蓄積された磁界エネルギーが電流 I L に変換され、電流 I 2 が流れる。電流 I 2 は時間とともに減少する。時刻 t 3 において、制御回路 2 0 は、電流 I 2 が 0 となると、スイッチング素子 S W 2 をオフし、スイッチング素子 S W 1 のオフを維持するように制御する。時刻 t 1 ' 以降は時刻 t 1 以降と同じ動作を繰り返す。スイッチング素子 S W 1 および S W 2 のオンおよびオフの周期を T 1 (スイッチング周期) とし、スイッチング素子 S W 1 のオンする期間の長さを T 2 とし、スイッチング素子 S W 2 のオンする期間の長さを T 3 とする。

30

【 0 0 3 8 】

[インピーダンス整合]

電圧変換回路 1 0 の入力端子 T i n から整流回路 1 2 を介して振動発電装置 1 4 をみたときの出力インピーダンス Z o u t (すなわち、整流回路 1 2 と振動発電装置 1 4 との合わせたインピーダンス) はほぼ抵抗成分となるように調整されている。このため、電圧変換回路 1 0 の入力インピーダンス Z i n の抵抗成分 R e (Z i n) を振動発電装置 1 4 の出力インピーダンス Z o u t に整合させ、電圧変換回路 1 0 の入力インピーダンス Z i n のリアクタンス成分 I m (Z i n) を抵抗成分 R e (Z i n) に比べ小さくする。これにより、電圧変換回路 1 0 の入力インピーダンス Z i n を振動発電装置 1 4 の出力インピーダンス Z o u t に整合させることができる。

40

【 0 0 3 9 】

数式 1 の入力インピーダンス Z i n のうち C 1 が十分小さいと仮定すると、 $Z i n = V$

50

1 / I_{in} である。図3(a)および図3(c)の降圧型および反転型DC-DCコンバータでは、入力電流 I_{in} は電流 I_1 の平均値となる。図3(b)の昇圧型DC-DCコンバータでは、入力電流 I_{in} は電流 I_1 および I_2 の平均値となる。ここでは、入力電流 I_{in} が電流 I_1 の平均値とする。このとき、電流 I_1 の時間に対する傾きが略一定と仮定すると、入力電流 I_{in} は、期間 T_2 における電流 I_1 の平均電流に T_2 / T_1 を乗じた値である。時刻 t_2 における電流 I_1 を $I_1(t_2)$ とすると、期間 T_2 における電流 I_1 の平均電流は $1 / 2 \times I_1(t_2)$ となる。これにより、入力電流 I_{in} は数式2となる。

$$I_{in} = 1 / 2 \times I_1(t_2) \times T_2 / T_1 \quad (\text{数式 2})$$

ここで、インダクタ L_0 のインダクタンスを L とすると、 $I_1(t_2) = T_2 \times V_L / L$ である。よって、数式2の入力電流 I_{in} は数式3となる。

$$I_{in} = (T_2^2 \times V_L) / (2 \times L \times T_1) \quad (\text{数式 3})$$

【0040】

数式1の入力インピーダンス Z_{in} のうち ωC_1 が I_{in} / V_1 に比べ十分小さければ、入力インピーダンス Z_{in} は数式4となる。

$$Z_{in} = V_1 / I_{in} = (2 \times L \times T_1) / T_2^2 \times V_1 / V_L \quad (\text{数式 4})$$

【0041】

図3(a)の降圧型DC-DCコンバータにおいて、電圧 V_2 が電圧 V_1 より非常に小さいと仮定する。図3(b)および図3(c)の昇圧型および反転型DC-DCコンバータでは、 $V_L = V_1$ である。これらの場合、数式4の入力インピーダンス Z_{in} は数式5となる。

$$Z_{in} = V_1 / I_{in} = (2 \times L \times T_1) / T_2^2 \quad (\text{数式 5})$$

【0042】

数式4および数式5では、入力インピーダンス Z_{in} は入力電流 I_{in} に依存していない。数式4または数式5で示す入力インピーダンス Z_{in} が振動発電装置14の出力インピーダンス Z_{out} とおよそ一致するように、周期 T_1 および期間 T_2 、インダクタ L_0 のインダクタンス L を適切に設定する。

【0043】

言い換えると、入力インピーダンス Z_{in} が数式5の場合、出力インピーダンス Z_{out} が数式6に示すように表されるように、インダクタ L_0 のインダクタンス L 、周期 T_1 および期間 T_2 それぞれの値を設定する。

$$Z_{out} = (2 \times L \times T_1) / T_2^2 \quad (\text{数式 6})$$

インダクタ L_0 のインダクタンス L の値は設計の際に設定し、周期 T_1 および期間 T_2 の値は制御回路20によるスイッチング素子 SW_1 および SW_2 のオンオフのタイミングを制御するパラメータに反映させる。これにより、入力電流 I_{in} の大きさによらず、電圧変換回路10の入力インピーダンス Z_{in} を振動発電装置14の出力インピーダンス Z_{out} に整合させることができる。

【0044】

入力インピーダンス Z_{in} を出力インピーダンス Z_{out} と整合させるためには、インダクタンス L 、周期 T_1 および期間 T_2 は、 $0.3 \times ((2 \times L \times T_1) / T_2^2) \leq Z_{out} \leq 3 \times ((2 \times L \times T_1) / T_2^2)$ の範囲で設定することが好ましく、 $0.5 \times ((2 \times L \times T_1) / T_2^2) \leq Z_{out} \leq 1.5 \times ((2 \times L \times T_1) / T_2^2)$ の範囲で設定することがより好ましい。これにより、入力インピーダンス Z_{in} が出力インピーダンス Z_{out} に整合し、電力変換効率が向上する。

【0045】

図3(b)の昇圧型DC-DCコンバータにおいて、入力電流 I_{in} を電流 I_1 および I_2 の平均値とする場合、図3(a)の降圧型DC-DCコンバータにおいて、 $V_L = V_1 - V_2$ とする場合においても、入力インピーダンスの Z_{in} を入力電流 I_{in} に依存しないように設定できる。よって、各値を適切に設定することで、電圧変換回路10の入力インピーダンス Z_{in} を自律的に振動発電装置14の出力インピーダンス Z_{out} に整

10

20

30

40

50

合させることができる。なお、図3(b)の昇圧型DC-DCコンバータの場合には期間T2に加え期間T3を略一定とする。

【0046】

[C1の上限]

数式1において、 $\omega C1$ が $I_{in}/V1$ より大きい場合、数式4および5の入力インピーダンス Z_{in} を出力インピーダンス Z_{out} に合わせても $\omega C1$ がインピーダンス整合の障害になる。そこで、 $I_{in}/V1$ が $\omega C1$ より充分大きいことが好ましい。すなわち、数式7であることが好ましい。

$$1 / (\omega C1) \leq V1 / I_{in} \quad (\text{数式7})$$

数式5および7より数式8であることが好ましい。

$$C1 \leq (T2^2 / (2 \times L)) / (\omega T1) \quad (\text{数式8})$$

【0047】

数式8より、 $C1 < (T2^2 / (2 \times L)) / (\omega T1)$ が好ましく、 $C1 < (T2^2 / (2 \times L)) / (\omega T1) / 5$ がより好ましく、 $C1 < (T2^2 / (2 \times L)) / (\omega T1) / 10$ がさらに好ましい。これらにより、振動発電装置14の出力インピーダンス Z_{out} と電圧変換回路10の入力インピーダンス Z_{in} とのインピーダンス整合が容易となる。

【0048】

[C1の下限]

キャパシタC01のキャパシタンスC1が小さい場合には、電圧V1が変動し易くなる。キャパシタC01から放出される電荷量をQ1とすると、電圧V1の変動量 $\Delta V1 = Q1 / C1$ である。電荷量Q1は、図3(a)の降圧型DC-DCコンバータおよび図3(c)の反転型DC-DCコンバータでは電流I1に相当する電荷であり、図3(b)の昇圧型DC-DCコンバータでは電流I1およびI2に相当する電荷である。電荷量Q1は電流I1に相当する電荷とすると、電圧V1の変動量 $\Delta V1$ は数式9により求められる。

$$\Delta V1 = Q1 / C1 = 1 / 2 \times I1(t2) \times T2 / C1 \quad (\text{数式9})$$

電圧V1の変動量 $\Delta V1$ は電圧V1より十分小さいことが好ましい。よって、 $\Delta V1 \leq V1$ とし、 $I1(t2) = T2 \times VL / L$ を数式9に代入すると、数式10となる。

$$T2^2 \times VL / (2 \times L \times C1) \leq V1 \quad (\text{数式10})$$

【0049】

$VL = V1$ と仮定すると、キャパシタンスC1の好ましい範囲は数式11となる。

$$C1 \geq T2^2 / (2 \times L) \quad (\text{数式11})$$

【0050】

数式11より、 $C1 > T2^2 / (2 \times L)$ が好ましく、 $C1 > 5 \times T2^2 / (2 \times L)$ がより好ましく、 $C1 > 10 \times T2^2 / (2 \times L)$ がさらに好ましい。これにより、電圧V1の変動を小さくできる。

【0051】

周期T1、期間T2、インダクタンスLおよびキャパシタンスC1の設定例について説明する。数式8および11から、 $T1 \leq 1 / \omega$ である。 $\omega = 2 \times 50 \text{ Hz}$ とすると、T1は300 μs 以下が好ましい。T2はT1の数分の1が適度であり、例えば100 μs とする。LとC1は数式8および11から、 $T2^2 / 2 \leq L \times C1 \leq T2^2 / (2 \times T1 \times \omega)$ を満たせばよい。例えばL = 100mHとすると、C1 = 150nFが好ましい。

【0052】

[実施例1の変形例1]

実施例1の変形例1は、昇降圧DC-DCコンバータの例である。図5は、実施例1の変形例1に係る電力変換回路の回路図である。図5に示すように、実施例1の変形例1の電力変換回路は、電圧変換回路10aおよび制御回路20aを備えている。スイッチング素子SW1の一端はノードN1に接続され、他端はノードN3aに接続されている。インダクタL0の一端はノードN3aに接続され、他端はノードN3bに接続されている。スイッチング素子SW4の一端はノードN3bに接続され、他端はノードN2に接続されて

10

20

30

40

50

いる。スイッチング素子 $SW2$ の一端はノード $N3a$ に接続され、他端は接地されている。スイッチング素子 $SW3$ の一端はノード $N3b$ に接続され、他端は接地されている。制御回路 $20a$ は、スイッチング素子 $SW1 \sim SW4$ をそれぞれオンおよびオフさせる制御信号 $S1 \sim S4$ を出力する。その他の回路構成は実施例 1 の図 3 (a) から図 3 (c) と同じであり説明を省略する。

【 0 0 5 3 】

図 6 は、実施例 1 の変形例 1 における時間に対するスイッチング素子のオンおよびオフ、各電流および電圧を示す図である。図 1 の発電システムでは、入力電流 I_{in} が刻々変化するが、図 6 では入力電流 I_{in} が一様に増加する例について説明する。図 6 に示すように、時刻 t_1 までは、制御回路 $20a$ は、スイッチング素子 $SW1 \sim SW4$ をオフする
10
ように制御する。電流 I_1 および I_2 は 0 である。入力電流 I_{in} がキャパシタ $C01$ を充電するため電圧 V_1 は徐々に高くなる。時刻 t_1 において、制御回路 $20a$ は、スイッチング素子 $SW1$ および $SW3$ をオンし、スイッチング素子 $SW2$ および $SW4$ のオフを維持するように制御する。時刻 t_1 と t_2 の間では、電流 I_1 は徐々に大きくなる。キャパシタ $C01$ から放電されるため電圧 V_1 は徐々に低くなる。

【 0 0 5 4 】

時刻 t_2 において、制御回路 $20a$ は、スイッチング素子 $SW1$ および $SW3$ をオフし、スイッチング素子 $SW2$ および $SW4$ をオンするように制御する。時刻 t_2 の直前の電流 I_1 と時刻 t_2 の直後の電流 I_2 の大きさはほぼ同じである。時刻 t_2 と t_3 との間では、電流 I_1 は流れず、電流 I_2 は徐々に小さくなる。入力電流 I_{in} がキャパシタ $C01$ を充電するため電圧 V_1 は徐々に高くなる。時刻 t_3 において、制御回路 $20a$ は、スイッチング素子 $SW2$ および $SW4$ をオフし、スイッチング素子 $SW1$ および $SW3$ のオフを維持するように制御する。時刻 t_3 と t_1' との間において電流 I_1 および I_2 は流れず、電圧 V_1 は徐々に高くなる。その後、時刻 t_1' において、スイッチング素子 $SW1$ および $SW3$ がオンする。
20

【 0 0 5 5 】

スイッチング周期 T_1 、スイッチング素子 $SW1$ および $SW3$ がオンする期間 T_2 、およびスイッチング素子 $SW2$ および $SW4$ がオンする期間 T_3 は、各々略一定である。入力電流 I_{in} が大きくなると、電流 I_1 および I_2 のピークが大きくなる。電圧 V_1 は上下を繰り返しながら徐々に高くなる。各周期 T_1 における電圧 V_1 の平均は、各周期 T_1 の $Z_{out} \times I_{in}$ の破線とほぼ同じとなる。すなわち、 $Z_{in} = V_1 / V_{in}$ は Z_{out} とほぼ同じになる。このように、入力電流 I_{in} が変動しても、入力インピーダンス Z_{in} を振動発電装置 14 の出力インピーダンス Z_{out} に整合させることができる。よって、電力変換効率が向上する。
30

【 0 0 5 6 】

実施例 1 およびその変形例によれば、図 3 (a) から図 3 (c) のように、インダクタ $L0$ の一端は、キャパシタ $C01$ (第 1 キャパシタ) の一端に接続され、他端は、キャパシタ $C02$ (第 2 キャパシタ) のノード $N2$ 側の一端またはグランド側の他端に接続されている。インダクタ $L0$ には、入力電流 I_{in} およびキャパシタ $C01$ から出力される電流の少なくとも一部が電流 I_1 (第 1 電流) として流れることにより磁界エネルギーが蓄積される。磁界エネルギーにより誘起される電流 I_2 (第 2 電流) によりキャパシタ $C02$ が蓄電される。スイッチング素子 $SW1$ および $SW2$ は、略一定の周期 T_1 でオンおよびオフし、1 周期の間にオンする期間 T_2 が略一定である。スイッチング素子 $SW1$ (実施例 1 の変形例 1 ではスイッチング素子 $SW1$ および $SW3$) がオンすることによりインダクタ $L0$ に電流 I_1 が流れ、インダクタ $L0$ に電流 I_2 が流れるときスイッチング素子 $SW1$ (実施例 1 の変形例 1 ではスイッチング素子 $SW1$ および $SW3$) はオフしている。これにより、入力電流 I_{in} が変動しても、入力インピーダンス Z_{in} を一定にできる。よって、電力変換効率が向上させることができる。なお、周期 T_1 、期間 T_2 および期間 T_3 が略一定とは、 $\pm 20\%$ 程度または $\pm 10\%$ 程度の変動を許容する。
40

【 0 0 5 7 】

10

20

30

40

50

キャパシタC01のキャパシタンスC1が大きいと、数式1の Z_{in} が $V1 / I_{in}$ から外れて、入力インピーダンス Z_{in} を振動発電装置14の出力インピーダンス Z_{out} に整合させることが難しくなる。そこで、数式8より、 $C1 < (T2^2 / (2 \times L)) / (\times T1)$ とする。これにより、自律的なインピーダンス整合が可能となる。振動発電装置14では、図2のように、様々な周期の環境振動から振動子で振動エネルギーを取り出して発電するため、入力電流 I_{in} の角周波数は振動子の角周波数に一致する。振動子が調和振動子であればその共振周波数を とすることができ、非調和振動子であれば入力電流 I_{in} をフーリエ級数展開したスペクトルにおいて最も大きなピークに相当する角周波数を とすることが好ましい。なお、 $C1 > 0$ である。

【0058】

このように、 は、振動発電装置14の振動周波数に対応する角周波数である。例えば、振動発電装置14が共振周波数を有する場合には、 を振動発電装置14の共振周波数に対応する角周波数とすることが好ましい。複数の共振周波数を有する場合には、最も入力電流 I_{in} の大きな共振周波数に対応する角周波数を とすることが好ましい。非調和振動子であれば入力電流 I_{in} をフーリエ級数展開したスペクトルにおいて最も大きなピークに相当する角周波数を とする。非調和振動子を用いる場合には、このために非調和振動子を事前に振動させ、入力電流 I_{in} を測定し、フーリエ級数展開した結果から最も大きなピークに相当する角周波数を とする。

【0059】

また、電圧 $V1$ の変動が大きくなると、入力インピーダンス Z_{in} を一定に保つことが難しくなる。そこで、数式11より、 $C1 > T2^2 / (2 \times L)$ とする。これにより、電圧 $V1$ の変動を小さくできる。

【0060】

入力端子 T_{in} に振動発電装置14により発電された電流が入力電流 I_{in} として入力する例を説明したが、電圧変換回路10または10aを、太陽電池または風力発電等の環境発電装置の電力変換に用いてもよい。太陽電池のように発電が直流の場合は、整流回路12を省略できる。環境発電装置の発電量は変動し易く、電圧変換回路10または10aの入力インピーダンスが変動しやすい。実施例1およびその変形例の電圧変換回路10または10aを環境発電装置に用いることにより、電圧変換回路10または10aの入力インピーダンスを環境発電装置の出力インピーダンスに整合させることができる。実施例1およびその変形例の電圧変換回路10または10aを、他の用途に用いてもよい。

【0061】

有機圧電素子またはMEMS素子のように、振動発電装置14のキャパシタンスが小さいとき、電圧 $V1$ を安定化させるため、1次キャパシタC01を設ける。よって、キャパシタC01のキャパシタンスC1の範囲を数式7および数式10の範囲とすることが好ましい。この場合、振動発電装置14の出力が直流の場合には振動発電装置14の出力キャパシタンスはキャパシタンスC1より小さくなる。また、振動発電装置14の出力が交流の場合には整流回路を介した振動発電装置14の出力キャパシタンスはC1より小さくなる。

【実施例2】

【0062】

第2の課題を解決する実施例2について説明する。実施例1およびその変形例に係る電力変換回路では、周期 $T1$ および期間 $T2$ を一定にし、インダクタンス L およびキャパシタンス $C1$ を数式8および数式11を満足するように設定する。しかし、数式8および数式11を満足するようにインダクタンス L およびキャパシタンス $C1$ を設定すると、スイッチング周波数が高くなりすぎて消費電力が増加することがある。以下の実施例2においては、周期 $T1$ および期間 $T2$ は一定でなくてもよい。また、インダクタンス L およびキャパシタンス $C1$ を数式8および数式11を満足するように設定しなくてもよい。

【0063】

実施例2は、降圧型DC-DCコンバータの例である。図7は、実施例2に係る電力変

10

20

30

40

50

換回路の回路図である。図7に示すように、コンパレータ22は、電圧 V_1 が閾値電圧 V_{th} 以上のとき電圧 V_{dc} としてハイレベルを出力し、電圧 V_1 が閾値電圧 V_{th} より小さいとき電圧 V_{dc} としてローレベルを出力する。 V_{th} 設定回路24は、図8を用いて後述する電流検出回路により検出される入力電流 I_{in} の値に基づき閾値電圧 V_{th} を設定する。制御回路20bは、電圧 V_{dc} がハイレベルとなると、制御信号 S_1 および S_2 の生成を開始する。これにより、電圧変換回路10bは電圧変換動作を開始する。その他の回路構成は実施例1の図3(a)と同じであり説明を省略する。

【0064】

図8は、実施例2における電流検出回路を示す回路図である。図8に示すように、キャパシタ C_{01} とグランドとの間にNFEETM1が接続されている。NFEETM1のソースはグランドに接続され、ドレインはノードN4に接続され、ゲートに電源電圧 V_{DD} として例えば1Vが供給される。NFEETM1はシャント抵抗として機能する。電流検出回路26は、複数のダイオード $D_1 \sim D_8$ およびコンパレータ25a~25cを備えている。ダイオード $D_1 \sim D_8$ は電源電圧 V_{DD} が供給される電源端子とグランドとの間に順方向に直列接続されている。電源端子とグランドとの間の所定の箇所にノード $N_{5a} \sim N_{5c}$ が設けられている。例えば、ノード N_{5a} はダイオード D_1 と電源端子との間に位置し、ノード N_{5b} はダイオード D_4 と D_5 との間に位置し、ノード N_{5c} はダイオード D_7 と D_8 との間に位置する。コンパレータ25a~25cの入力端子は、ノードN4とノード $N_{5a} \sim N_{5c}$ がそれぞれ接続されている。コンパレータ25a~25cが出力する信号 $V_a \sim V_c$ は V_{th} 設定回路24に出力される。

【0065】

入力端子 T_{in} からノードN1に流れる入力電流 I_{in} がキャパシタ C_{01} に流入すると、キャパシタ C_{01} の電極間の電荷量をバランスするためキャパシタ C_{01} からNFEETM1を介しグランドに電流 I_{m1} が流れる。キャパシタ C_{01} から電圧変換回路に流れる電流を考慮しなければ、電流 I_{m1} は入力電流 I_{in} とほぼ等しくなる。入力電流 I_{in} が大きくなるとノードN4の電位 V_4 が高くなる。ノード N_{5a} の電位 V_{5a} は V_{DD} であり、ノード N_{5b} の電位 V_{5b} は $5/8 \times V_{DD}$ であり、ノード N_{5c} の電位 V_{5c} は $1/8 \times V_{DD}$ である。なお、電位 $V_{5a} \sim V_{5c}$ は、電源電圧、ダイオード $D_1 \sim D_8$ の個数およびノード $N_{5a} \sim N_{5c}$ の位置により任意に設定可能である。コンパレータ25a~25cは、ノードN4とノード $N_{5a} \sim N_{5c}$ の電位をそれぞれ比較する。コンパレータ25a~25cは、ノードN4の電位がノード $N_{5a} \sim N_{5c}$ の電位より高いとき、信号 $V_a \sim V_c$ としてそれぞれハイレベルを出力する。コンパレータ25a~25cは、ノードN4の電位がノード $N_{5a} \sim N_{5c}$ の電位より低いとき、信号 $V_a \sim V_c$ としてそれぞれローレベルを出力する。

【0066】

入力電流 I_{in} が小さく、電位 V_4 が電位 V_{5c} より低いとき、信号 $V_a \sim V_c$ はいずれもローレベルである。このとき、 V_{th} 設定回路24は、閾値電圧 V_{th} を最も小さい V_{th1} に設定する。入力電流 I_{in} が大きくなり、電位 V_4 が電位 V_{5c} と V_{5b} の間するとき、信号 V_a および V_b はローレベルであり、信号 V_c はハイレベルである。このとき、 V_{th} 設定回路24は、閾値電圧 V_{th} を V_{th1} より高い V_{th2} に設定する。入力電流 I_{in} が大きくなり、電位 V_4 が電位 V_{5b} と V_{5a} の間するとき、信号 V_a はローレベルであり、信号 V_b および V_c はハイレベルである。このとき、 V_{th} 設定回路24は、閾値電圧 V_{th} を V_{th2} より高い V_{th3} に設定する。入力電流 I_{in} が大きくなり、電位 V_4 が電位 V_{5a} より高いとき、信号 $V_a \sim V_c$ はいずれもハイレベルである。このとき、 V_{th} 設定回路24は、閾値電圧 V_{th} を V_{th3} より高い V_{th4} に設定する。

【0067】

図8の電流検出回路26を用いることで、入力電流 I_{in} に基づき、閾値電圧 V_{th} を設定できる。ノード $N_{5a} \sim N_{5c}$ の個数およびコンパレータ25a~25cの個数は任意に設定できる。

10

20

30

40

50

【0068】

図9は、実施例2における時間に対するスイッチング素子のオンおよびオフ、各電流および電圧を示す図である。図9に示すように、入力電流 I_{in} が一様に増加する例について説明する。 V_{th} 設定回路24は、入力電流 I_{in} が大きくなると、閾値電圧 V_{th} が高くなるように V_{th} を生成する。 V_{th} 設定回路24は、入力電流 I_{in} が I_{in1} の範囲のとき閾値電圧 V_{th} を V_{th1} とし、入力電流 I_{in} が I_{in2} の範囲のとき閾値電圧 V_{th} を V_{th2} とし、入力電流 I_{in} が I_{in3} の範囲のとき閾値電圧 V_{th} を V_{th3} とする。閾値電圧 V_{th} は、ほぼ $Z_{out} \times I_{in}$ となるように設定される。

【0069】

例えば、入力電流 I_{in} が範囲 I_{in1} 内のいずれかのとき、 $V_{th1} = Z_{out} \times I_{in}$ となる。同様に、入力電流 I_{in} が範囲 I_{in2} 内のいずれかのとき、 $V_{th2} = Z_{out} \times I_{in}$ となり、入力電流 I_{in} が範囲 I_{in3} 内のいずれかのとき、 $V_{th3} = Z_{out} \times I_{in}$ となる。

【0070】

V_{th} 設定回路24（設定回路）は、閾値電圧 V_{th} を、 $0.3 \times Z_{out} \times V_{th} / I_{in}$ 、 $0.5 \times Z_{out} \times V_{th} / I_{in}$ 、 $1.5 \times Z_{out} \times V_{th} / I_{in}$ となるように設定することが好ましく、 $0.5 \times Z_{out} \times V_{th} / I_{in}$ となるように設定することがより好ましい。これにより、入力インピーダンス Z_{in} が出力インピーダンス Z_{out} に整合し、電力変換効率が向上する。

【0071】

時刻 t_1 までは、制御回路20bは、スイッチング素子 SW_1 および SW_2 をオフするように制御する。電流 I_1 および I_2 は0である。入力電流 I_{in} がキャパシタ C_{01} を充電するため電圧 V_1 は徐々に高くなる。時刻 t_1 において、電圧 V_1 が閾値電圧 V_{th} に達すると、電圧 V_{dc} はハイレベルとなる。制御回路20bは、電圧 V_{dc} がハイレベルとなってから期間 T_2 の間、スイッチング素子 SW_1 をオンし、スイッチング素子 SW_2 のオフを維持するように制御する。時刻 t_1 と t_2 との間において、電流 I_1 が徐々に大きくなる。電圧 V_1 は徐々に低くなる。

【0072】

時刻 t_2 において、制御回路20bは、スイッチング素子 SW_2 をオンし、スイッチング素子 SW_1 をオフするように制御する。電流 I_1 は0となる。時刻 t_2 と t_3 の間において、電流 I_2 は徐々に小さくなり、電圧 V_1 は徐々に高くなる。時刻 t_3 において、制御回路20bは、スイッチング素子 SW_2 をオフし、スイッチング素子 SW_1 のオフを維持するように制御する。時刻 t_3 と t_1' の間において、電流 I_1 および I_2 は0である。電圧 V_1 は徐々に高くなる。時刻 t_1' において、電圧 V_1 が閾値電圧 V_{th} になると、電圧 V_{dc} はハイレベルとなる。

【0073】

入力電流 I_{in} が大きくなると、閾値電圧 V_{th} は V_{th1} より大きな V_{th2} となる。さらに入力電流 I_{in} が大きくなると閾値電圧 V_{th} は V_{th2} より大きな V_{th3} となる。これにより、電圧 V_1 は入力電流 I_{in} が大きくなると高くなる。閾値電圧 V_{th} を $Z_{out} \times I_{in}$ と同程度とすることで、電圧 V_1 はほぼ $Z_{out} \times I_{in}$ となる。これにより、入力電流 I_{in} が変動しても、入力インピーダンス $Z_{in} = V_1 / I_{in}$ を振動発電装置14の出力インピーダンス Z_{out} に整合させることができる。よって、電力変換効率を向上できる。

【0074】

実施例2によれば、電圧変換回路10bは、入力端子 T_{in} に加わる入力電圧 V_1 が閾値電圧 V_{th} に達すると、入力電圧 V_1 を変換し出力端子 T_{out} に出力電圧 V_2 として出力する電圧変換動作を開始する。入力端子 T_{in} に流入する入力電流 I_{in} が大きいときの閾値電圧 V_{th} は入力電流 I_{in} が小さいときの閾値電圧 V_{th} より高い。このように、入力電流 I_{in} が変動すると閾値電圧 V_{th} が変わるため、入力電流 I_{in} が変動しても入力インピーダンス Z_{in} の変化を小さくできる。よって、入力インピーダンス Z_{in}

10

20

30

40

50

nを振動発電装置14の出力インピーダンス Z_{out} に整合させることができる。よって、電力変換効率を向上できる。

【0075】

閾値電圧 V_{th} を $0.3 \times Z_{out} \cdot V_{th} / I_{in} \sim 3 \times Z_{out}$ とすることで、入力インピーダンス Z_{in} を振動発電装置14の出力インピーダンス Z_{out} に整合させることができる。 $0.5 \times Z_{out} \cdot V_{th} / I_{in} \sim 1.5 \times Z_{out}$ がより好ましい。

【0076】

実施例2の図9のように、 V_{th} 設定回路24は、入力電流 I_{in} に基づき、入力電流 I_{in} が大きい I_{in2} の範囲のときの閾値電圧 V_{th2} が、入力電流 I_{in} が小さい I_{in1} の範囲のときの閾値電圧 V_{th1} より高くなるように閾値電圧 V_{th} を設定する。コンパレータ22(判定回路)は、入力電圧 V_1 が閾値電圧 V_{th} に達したか否かを判定する。電圧変換回路10bは、コンパレータ22の出力に基づき電圧変換動作を開始する。これにより、入力インピーダンス Z_{in} を振動発電装置14の出力インピーダンス Z_{out} に整合させることができる。よって、電力変換効率を向上させることができる。

【0077】

実施例2として、降圧型DC-DCコンバータを例に説明したが、図3(b)および図3(c)のような昇圧型DC-DCコンバータまたは反転型DC-DCコンバータでもよい。すなわち、電圧変換回路10bでは、インダクタ L_0 は、一端が入力端子 T_{in} に接続され、他端がキャパシタ C_02 (第2キャパシタ)の一端および他端のいずれか一方の端に接続されている。インダクタ L_0 には、入力電流 I_{in} の少なくとも一部が電流 I_1 (第1電流)として流れることにより磁界エネルギーが蓄積され、磁界エネルギーにより誘起される電流 I_2 (第2電流)によりキャパシタ C_02 が蓄電される。スイッチング素子 SW_1 がオンすることによりインダクタ L_0 に電流 I_1 が流れ、インダクタ L_0 に電流 I_2 が流れるときスイッチング素子 SW_1 はオフしている。

【0078】

制御回路20bは、入力電圧 V_1 が閾値電圧 V_{th} に達すると、スイッチング素子 SW_1 をオンさせる。これにより、電圧変換回路10bの電圧変換動作が開始される。

【0079】

実施例2では、 V_{th} 設定回路24が入力電流 I_{in} に基づき閾値電圧 V_{th} を設定する例を説明したが、 V_{th} 設定回路24は入力電流 I_{in} に関連する情報に基づき閾値電圧 V_{th} を設定してもよい。例えばMEMS素子の振幅情報はMEMS素子の出力電流量に相関する。そこで、 V_{th} 設定回路24はMEMS素子の振幅情報に基づき閾値電圧 V_{th} を設定してもよい。例えば、MEMS素子は、電力変換回路の入力電流として電力を出力する主MEMS振動子と、振幅が主MEMS振動子の振幅と同程度のセンシング用MEMS振動子と、を有し、センシング用MEMS振動子の出力電流をシャント抵抗等により電圧信号に変化し、振幅情報としてもよい。

【0080】

実施例1およびその変形例1では、キャパシタ C_01 のキャパシタンス C_1 が制限される。実施例2では、キャパシタンス C_1 に制限なく適用することができる。また、実施例2では、積極的にインピーダンスを整合させるため、実施例1およびその変形例1よりインピーダンス整合し易く、電力変換効率が向上し易い。一方、実施例2では、コンパレータ22を用いるため消費電力が大きく、振動発電装置14の発電電力が小さい場合(例えば100nW以下の場合)には、適用が難しい場合もある。実施例1およびその変形例1では、コンパレータ22を用いなくてもよいため、消費電力が小さく、振動発電装置14の発電電力が小さい場合(例えば100nW以下の場合)に適用し易くなる。

【0081】

実施例1、2およびその変形例では、電力源として振動発電装置14を例に説明したが、電力源は他の発電装置等でもよい。実施例1、2およびその変形例の電力変換回路は、SEPIC(Single-Ended Primary Inductor Converter)、ZETA回路、Cuk回路、昇圧チョッパ回路、降圧チョッパ回路でもよい。

【 0 0 8 2 】

実施例 1、2 およびその変形例において、スイッチング素子 S W 1 ~ S W 4 は、例えば F E T (Field Effect Transistor)、 I G B T (Insulated Gate Bipolar Transistor) またはバイポーラトランジスタ等のトランジスタである。制御信号 S 1 ~ S 4 はゲートまたはベースに入力する。制御信号 S 1 ~ S 4 により、スイッチング素子 S W 1 ~ S W 4 のソースとドレインとの間またはエミッタとコレクタとの間がオンおよびオフする。スイッチング素子 S W 2 および S W 4 はダイオードでもよい。

【 実施例 3 】

【 0 0 8 3 】

実施例 3 は、実施例 1 および 2 の電力変換回路を搭載した半導体装置の例である。図 1 0 (a) は、実施例 3 に係る半導体装置のブロック図である。半導体装置 3 0 は、電力変換回路 3 2、入力部 3 4、機能回路 3 6 および出力部 3 8 を備えている。半導体装置 3 0 は、例えば半導体チップまたは半導体チップが実装されたパッケージである。電力変換回路 3 2 は、実施例 1 または 2 に係る電力変換回路である。入力部 3 4 は、例えば半導体チップ上に設けられたパッドまたはパッケージに設けられた端子であり、振動発電装置等の外部装置から電力が供給される。出力部 3 8 は、例えば半導体チップ上に設けられたパッドまたはパッケージに設けられた端子であり、電力変換回路 3 2 が変換した電力を外部装置に供給する。機能回路 3 6 は、電力変換回路に関係した回路であり、例えば電力変換回路を制御する制御回路 2 0、2 0 a、2 0 b、V t h 設定回路 2 4 および電流検出回路 2 6 の少なくとも一部を含む。

【 0 0 8 4 】

半導体装置 3 0 が半導体チップの場合、シリコン基板等の半導体基板上に、電力変換回路 3 2 のスイッチを構成するトランジスタ、キャパシタおよびインダクタが形成されている。また、半導体基板上に、機能回路 3 6 を構成するトランジスタ、ダイオードおよび受動素子の少なくとも一部が形成されている。

【 0 0 8 5 】

半導体装置 3 0 が半導体チップを搭載するパッケージの場合、半導体チップには、電力変換回路 3 2 のスイッチを構成するトランジスタ、機能回路 3 6 として制御回路 2 0、2 0 a、2 0 b、V t h 設定回路 2 4 および電流検出回路 2 6 を構成するトランジスタ、ダイオードおよび受動素子の少なくとも一部が形成されている。パッケージには、電力変換回路 3 2 のうち半導体チップに形成されていない要素（例えばインダクタおよびキャパシタ）の少なくとも一部が実装されていてもよい。

【 0 0 8 6 】

[実施例 3 の変形例 1]

実施例 3 の変形例 1 は、実施例 1 および 2 の電力変換回路を搭載した電子機器の例である。図 1 0 (b) は、実施例 3 の変形例 1 に係る電子機器のブロック図である。電子機器 4 0 は、例えば振動発電装置等の環境発電装置により機能する電子機器であり、例えば街灯、表示板または雨量計などの環境計測機器である。

【 0 0 8 7 】

電子機器 4 0 は、実施例 1 および 2 の電力変換回路 4 2、入力部 4 4、機能ユニット 4 6 および蓄電器 4 8 を備えている。電力変換回路 4 2 は、実施例 1 または 2 に係る電圧変換回路 1 0、1 0 a または 1 0 b である。入力部 4 4 は、例えば端子であり、振動発電装置等の外部装置から電力が供給される。蓄電器 4 8 は、例えば二次電池またはキャパシタであり、電力変換回路 4 2 が変換した電力を蓄電する。機能ユニット 4 6 には、電力変換回路 4 2 が変換した電力または蓄電器 4 8 に蓄電された電力が供給され、機能を発揮する。

【 0 0 8 8 】

実施例 3 のように、電力変換回路 3 2 は、半導体装置 3 0 に搭載されていてもよい。実施例 3 の変形例 1 のように、電子機器 4 0 は電力変換回路 4 2 を備えていてもよい。これにより、電子機器 4 0 の電力効率が向上する。

10

20

30

40

50

【 0 0 8 9 】

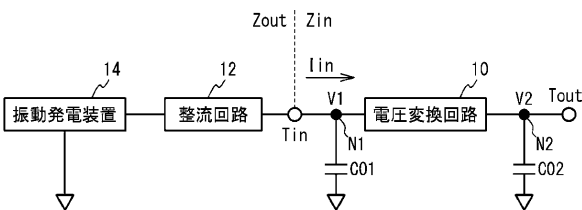
以上、本発明の好ましい実施例について詳述したが、本発明は係る特定の実施例に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

【 符号の説明 】

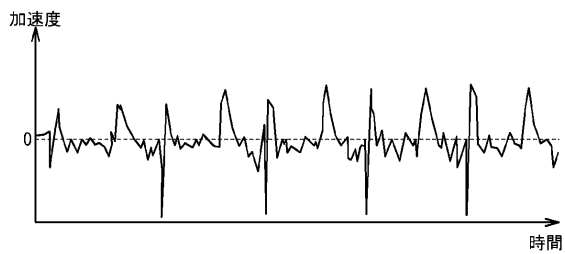
【 0 0 9 0 】

- 1 0、1 0 a、1 0 b 電圧変換回路
- 1 2 整流回路
- 1 4 振動発電装置
- 2 0、2 0 a、2 0 b 制御回路
- 2 2 コンパレータ
- 2 4 V t h 設定回路
- 3 0 半導体装置
- 3 6 機能回路
- 4 0 電子機器
- 4 6 機能ユニット

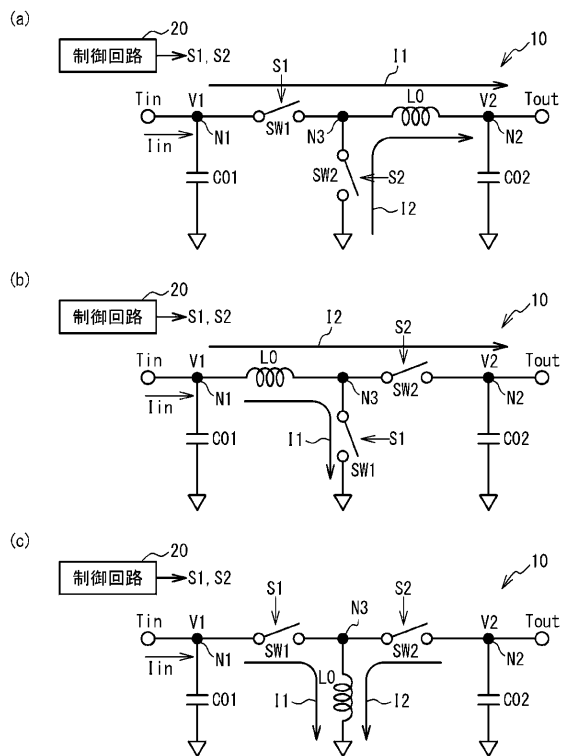
【 図 1 】



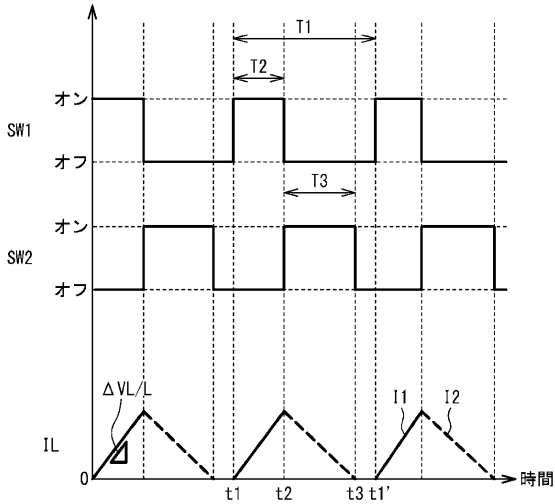
【 図 2 】



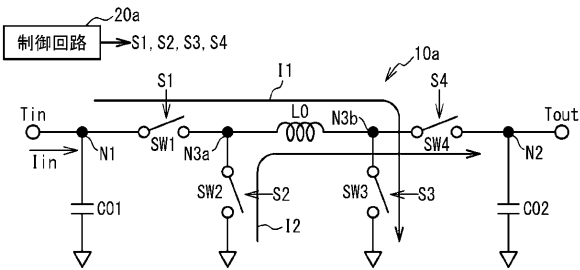
【 図 3 】



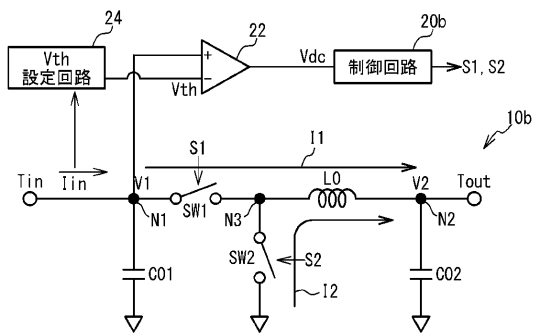
【図4】



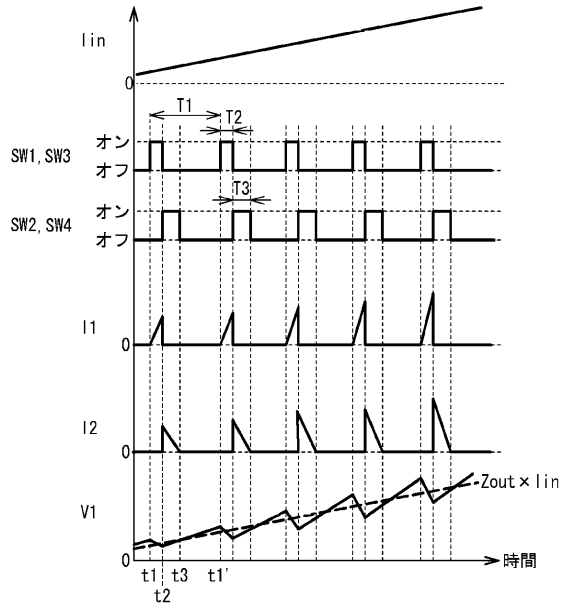
【図5】



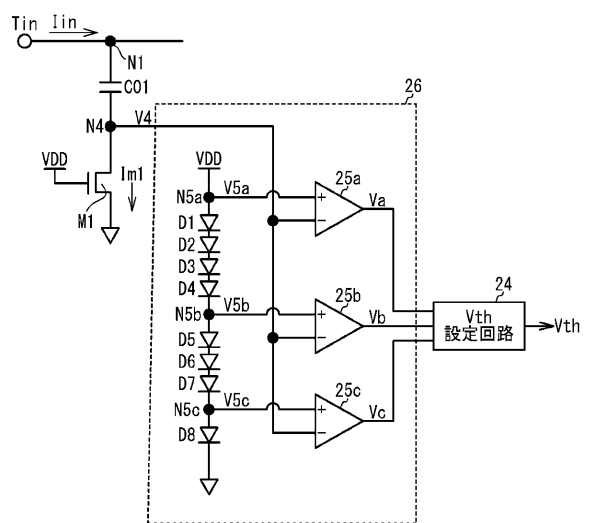
【図7】



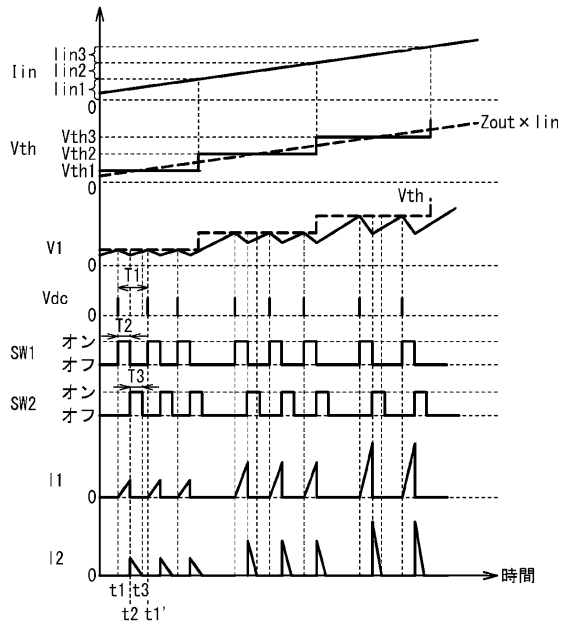
【図6】



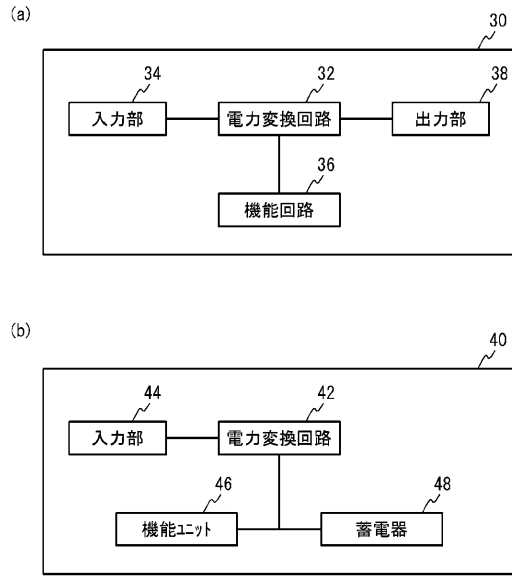
【図8】



【図9】



【図10】



フロントページの続き

(56)参考文献 特表2019-502348(JP,A)
特開2019-216584(JP,A)
特開2019-213296(JP,A)
米国特許出願公開第2010/0165686(US,A1)
特開2008-043146(JP,A)
特開2019-144729(JP,A)

(58)調査した分野(Int.Cl., DB名)

H02M 1/00 - 7/98