

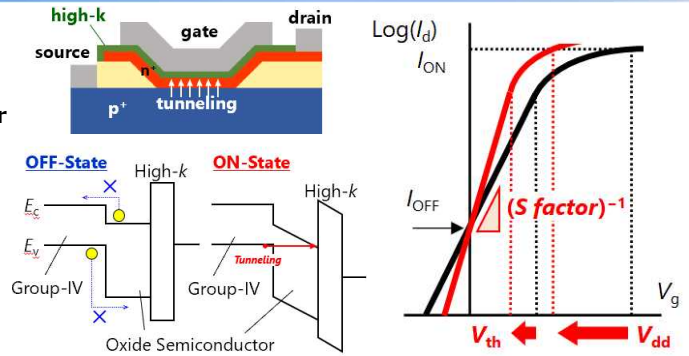
酸化物半導体/IV族半導体 超低消費電力トンネルトランジスタ ～IoTデバイスの電池寿命を急増させる新規トンネルトランジスタ～

発明のポイント

酸化物/IV族半導体ヘテロ界面の垂直トンネリングを利用したトンネル電界効果トランジスタ (TFET*)

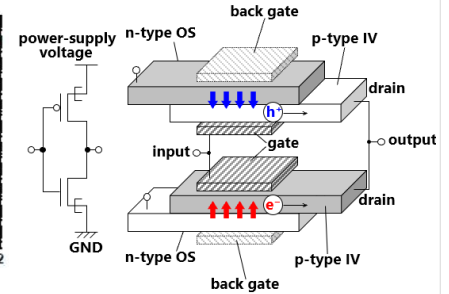
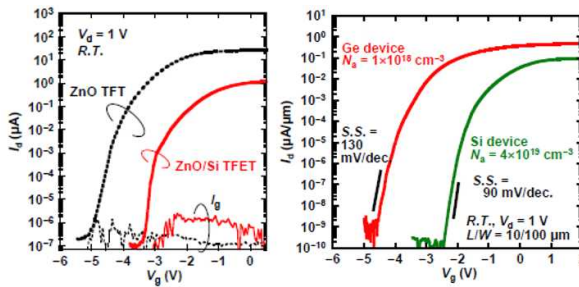
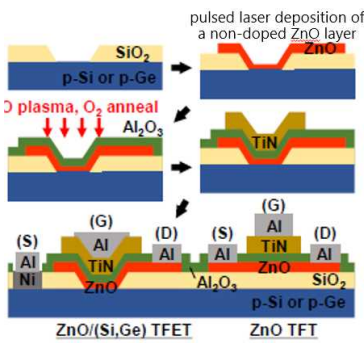
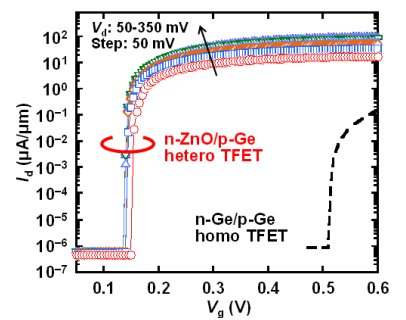
*TFET: tunneling field-effect transistor

ON電流 および ON/OFF比 を大きく維持したまま、電界効果トランジスタ(FET: field-effect transistor)に比較して、ドレイン電流のサブスレッシュホールド係数 (Sファクタ)を 大幅減



発明の概要

- 垂直トンネリングによる高いON電流 (右図: シミュレーション結果)
- 簡便プロセスで製造可(下左図)、同時試作した薄膜トランジスタ(TFT: thin film transistor)に対するSファクタの低減を確認(下中央図)
- タイプIIヘテロ界面を構成する 酸化物半導体(ZnO)/IV族半導体(SiまたはGe) 二層構造により、ON/OFF比(OFF電流リークに対するON電流の比)を増大 報告されたTFETの中で最大のON/OFF比 10^8 を達成実証(下中央図)
- 低電力回路向けに相補(complementary)型も実現可(下右図)



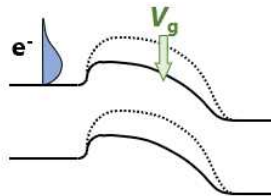
従来技術との比較・優位性

【Sファクタ小、かつ ON電流 および ON/OFF比 大】

従来技術の課題

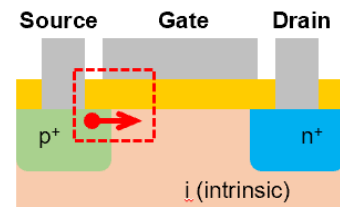
1. FET

キャリアのボルツマン分布における裾がSファクタを律速 (最小60 mV/dec @ 室温)



2. プレーナTFET

表面のみでのバンド間トンネル電流がON電流を律速



想定される用途

- ◎ 高効率IoTデバイス
- ◎ エネルギーハーベスティングを併用したバッテリーフリーIC

発明者: 高木 信一 (東京大学・教授)

ライセンス可能な特許

発明の名称: トンネル電界効果トランジスタおよび電子デバイス

登録番号: 特許第7164204号

連絡先: JST知的財産マネジメント推進部 ライセンス担当

電話) 03-5214-8486

メール) license@jst.go.jp

URL) www.jst.go.jp/chizai/

