

大面積電子デバイス用基盤技術のための大気圧マイクロプラズマ処理装置の開発

育成研究：JSTイノベーションプラザ・サテライト茨城 平成18年度採択課題
「大面積電子デバイス用基盤技術のための大気圧マイクロプラズマ処理装置の開発」



代表研究者：〔埼玉大学 大学院理工学研究科 教授 白井 肇〕

研究概要

液晶ディスプレイ(liquid crystal display: LCD)・有機発光ダイオード(organic light-emitting diode: OLED)駆動用薄膜トランジスタ(thin film transistor: TFT)の基盤材料である多結晶シリコン(poly-Si)製造技術として、大気圧熱プラズマトーチによる非晶質シリコン(a-Si)膜の結晶化技術を開発する。

研究内容、研究成果

現在、LCD-, OLED-TFTの基盤材料としてpoly-Siが広く活用されている。poly-Si薄膜は、高価な高出力エキシマレーザー等によるa-Si膜の急速熱処理(rapid thermal process: RTP)により結晶化する技術が利用されている。本研究では、大気圧高周波熱プラズマトーチを熱源として、プラズマ直下の可動基板上に設置したa-Siの結晶化技術を開発し、OLED-TFTに適用可能な結晶技術を開発した。

- 1) 純アルゴンプラズマトーチにより、領域15mm幅/回、基板ステージ速度10-30mm/sで石英基板の上のa-Si膜を結晶化する処理装置を開発した(図1)。
- 2) 脱水素化を必要とせず、結晶化が可能で、且つ結晶化前後で表面形態の変動がないことがわかった。
- 3) プラズマ結晶化過程における基板表面温度および透過・反射率プロファイルの実時間その場計測システムを構築により、Si膜の光学定数(光学吸収係数)の実時間その場計測が可能となり、結晶化過程の診断を実現した(図2)。これによりa-Siの結晶化は、100ミリ秒の時間帯の固相結晶化(solid phase crystallization: SPC)が支配的であることを明らかにした。
- 4) 本装置による結晶化で生成される結晶の粒径は平均150-250nmまで拡大できることがわかった(図3)。
- 5) 照射条件の選択により、プラズマ処理結晶化Si-TFT移動度は、初期の非晶質Si-TFT移動度の0.5-1cm²/Vsから、トップゲートTFT構造で51~55cm²/Vsに達した。この値は、OLED-TFT駆動用に適応するに十分な性能である(表1-A)。
- 6) 金属酸化膜型(Metal Oxide Semiconductor: MOS)ゲート電極および化学気相蒸着(Chemical Vapor Deposition: CVD)酸化膜をゲート絶縁膜としたボトムゲートTFT構造において、移動度31-32cm²/Vs、閾値電圧2.5-2.8Vを達成し、ボトムゲートTFT構造への応用が可能であることがわかった(表1-B)。

今後の展開、将来の展望

今後、G4サイズ(730×920mm)基板の上のa-Si結晶化を数分で処理できるプラズマ源へ展開する。特にプラズマの高温化を図り、ライン状に高温プラズマを閉じ込め、基板走査することで結晶化できる技術へ拡張し、より実用化を睨んだ研究開発を進める。具体的には、ライン状に高温プラズマを処理基板表面近傍に閉じ込めることで、a-Si膜の結晶化技術のみならず、各種表面処理技術の開発を進める。これらの成果は、各種表面処理技術への応用のみならず、機能性薄膜の直接的形成技術(大気圧CVD)への展開が期待される。



図1 プラズマ結晶化装置の概要とプラズマ発光

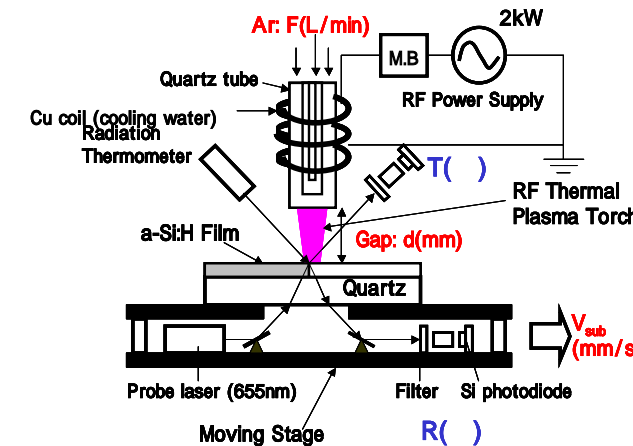


図2 透過・反射率から吸収係数の実時間その場計測による結晶化過程の診断

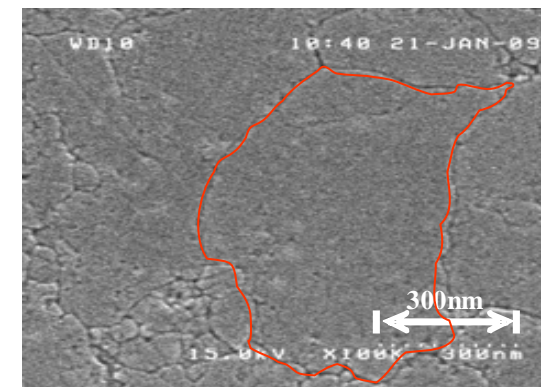


図3 セコエッチ後の結晶化SiのSEM像

項目	A. トップゲートTFT構造			B. ボトムゲートTFT構造		
	a	b	c	a	b	c
測定場所	a	b	c	a	b	c
閾値電圧(V)	3.2	3.5	3.1	2.5	2.8	2.6
移動度(cm ² /Vs)	55	51	53	32	34	31

表1 TFTの性能評価 (A. トップゲートTFT構造、B. ボトムゲートTFT構造)

研究体制

- ◆ 代表研究者
〔埼玉大学 大学院理工学研究科 教授 白井 肇〕
- ◆ 研究者

武村 祐一朗（JST イノベーションサテライト茨城）、長谷川 靖洋（埼玉大学）、森田 寛之（埼玉県産業技術総合センター）、清水 宏一（埼玉県産業技術総合センター）、
齋田 吉裕（埼玉県産業技術総合センター）、原島 和仁（北野精機株式会社）、平岡 正夫（日本電鍍工業株式会社）、中村 孝一（ナノテック株式会社）

◆ **共同研究機関**

埼玉大学、JST イノベーションサテライト茨城、埼玉県産業技術総合センター
北野精機株式会社、日本電鍍工業株式会社、ナノテック株式会社

研究期間

平成18年12月 ~ 平成21年9月