

研究開発課題名：バンドル型CNTトランジスタの作製技術基盤の確立

研究開発代表者：木野 久志 九州大学 大学院システム情報科学研究院 准教授

共同研究機関：群馬大学



目的：

低次元半導体素子であるCNT(Carbon nanotube)トランジスタをトップダウンプロセスに対応したCNTの固相成長プロセスにより実現し、サブナノメートル世代の半導体集積回路用のプロセス基盤技術を構築する。

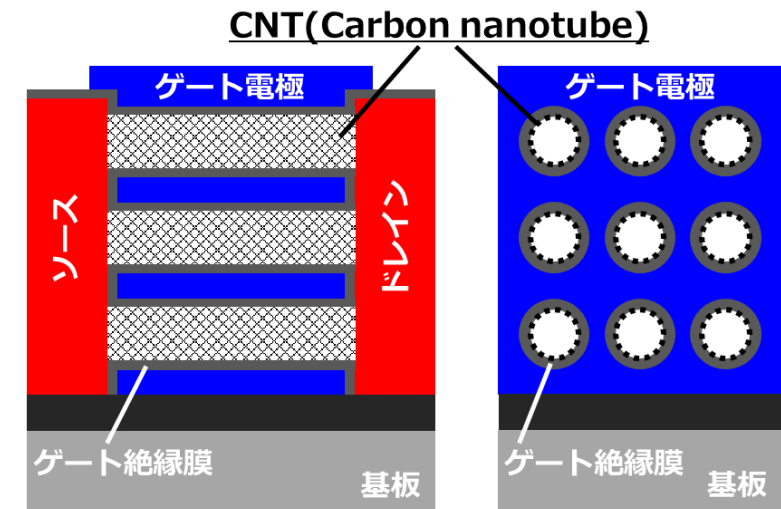
研究概要：

・ 取り組む課題

- 1) リソグラフィ技術に基づくトップダウンプロセスに対応した固相成長法によるCNT形成技術の確立
- 2) CNTの本数により設計者が自在に駆動電流を制御可能なバンドル型CNTトランジスタの作製技術基盤を構築

・ カーボンニュートラル貢献へのシナリオ

AI技術の進展により、データセンタにおける消費電力は増大の一途を辿っている。現行のSiトランジスタと比較し、CNTトランジスタは10倍を超える駆動電流が期待される。CNTトランジスタへ置き換えにより電力効率を向上させることでデータセンタでの消費電力は大幅に削減され、CO₂排出量の削減に貢献する。



本研究の目的である整列したCNT（バンドル型CNT）を有するトランジスタの断面模式図（電流に平行な断面(左)と電流に垂直な断面(右)）

Semiconductor

R&D Project Title: Process Technology Developments for Bundled CNT Transistors

Project Leader: Hisashi Kino

Associate Professor, Faculty of Information Science and Electrical Engineering, Kyushu University



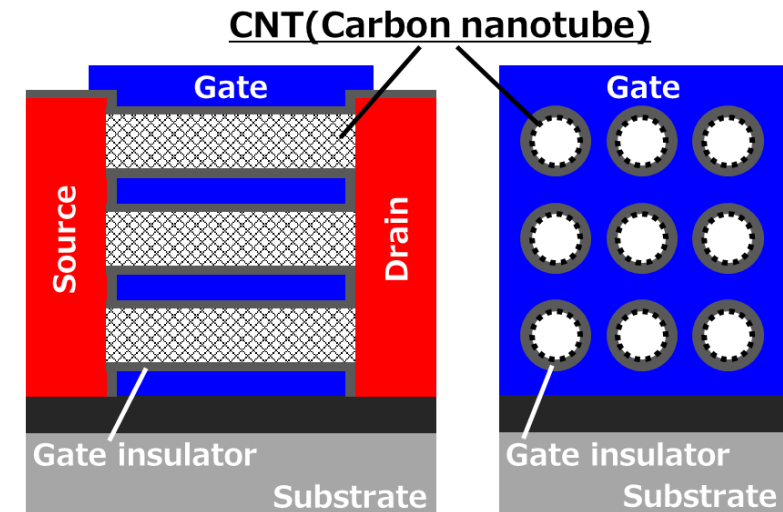
R&D Team : Gunma University

Summary:

We will realize CNT (carbon nanotube) transistors, which are low-dimensional semiconductor devices, using solid-phase grown CNTs that are compatible with lithography-based top-down processes. We will establish the process technologies for sub-nanometer technology node semiconductor integrated circuits by using solid-phase growth CNT technologies.

First, we will develop CNT formation technology using a solid-phase growth that is compatible with top-down processes based on lithography technology. Then, we will establish the technological foundation for fabricating bundled CNT transistors that can control the drive current depending on the number of CNTs.

Compared to Si transistors, CNT transistors are expected to have more than 10 times the drive current. We believe that using CNT transistors instead of Si transistors will greatly improve the energy efficiency of data centers and contribute to reducing CO₂ emissions.



Cross sectional schematic image of a bundled-CNT transistor.
(Cross sections parallel (left) and perpendicular (right) to the current.)