

研究成果展開事業 研究成果最適展開支援プログラム
本格研究開発ステージ ハイリスク挑戦タイプ 事後評価報告書

研究開発課題名	: TSV バンプ形状の超高精度・高速全数検査装置の開発
プロジェクトリーダー	: (株)安永
所属機関	: (株)安永
研究責任者	: 藤垣元治 (和歌山大学)

1. 研究開発の目的

半導体チップを三次元的に積層する技術の一つである TSV(through silicon via)を用いた積層方式は、高速化の解決が見込めることから各国で熾烈な開発競争がなされており、次世代半導体製造技術の主流になると予想される。しかしながら製造工程での難易度が高く、本格的な普及には至っていない。普及のためには製造工程の歩留まり(不良率)を向上させる検査器が必須である。

本課題では、TSV 三次元積層工程で不可欠な微小バンプの形状を検査する検査ユニットを開発する。検査対象表面に格子パターンを投影し、その輝度測定値から形状を計測する位相シフト法においては、高精度・高速化するために、精細な格子投影機構、安定な格子パターンシフト機構、画像撮影の高感度化、画像データ処理技術の高速化が必要である。本研究開発では、「全空間テーブル化手法」と「光源切替位相シフト法」の二つのシーズを使い、径 $10\mu\text{m}$ までのバンプ形状を、製造工程で求められる検査速度で全数検査ができる装置の開発を目指す。

2. 研究開発の概要

①成果

TSV に用いられる微細なバンプを高速、高精度に測定するために、①測定精度の向上と②検査時間の短縮が求められるが、これらの要素はトレードオフの関係になることが多く、同時にバランスよく達成することが重要である。そこで高速、高精度な測定を可能にする和歌山大学の技術である全空間テーブル化手法を用いる。その上に必要な要素を積み上げて目標を達成する。具体的には、測定精度の向上のために微細な格子投影機構を考案・作成することと、画像処理の高速化である。微細格子の投影については、大学で LED の光源切替法を元に光ファイバ、SLD を用いた新たな技術が開発され、企業でも DLP モジュールを作成し、高い性能を示した。高速化についても並列処理を駆使して目標の達成を可能にした。また TSV 用バンプ以外にも、インターポーザ基板用バンプの検査機としての適用を検討し、全数検査装置を製作した。

研究開発目標	達成度
①繰返し測定精度 $\sigma 0.3\mu\text{m}$ の達成	①企業で作成したマスターワーク(被測定物原器)に対して 10 回の繰返し測定を行い、バンプ高さの繰返し測定ばらつき $\sigma < 0.3\mu\text{m}$ ($3\sigma < 1.0\mu\text{m}$) を達成した。
②検査時間 0.5sec 以内	②測定開始から検査の処理終了までに要する時間を 0.5sec 以内にする事ができた。

②今後の展開

今回の開発により、TSV バンプへの適用への可能性を見出すことができた。またインターポーザ基板検査については、全数検査装置まで開発が完了して販売可能なレベルに達した。

インターポーザ検査装置の販売を通じて、TSV の微小バンプの市場動向について情報を収集し、実際のTSV 製品への検査能力の適用、確認を実施することで販売につなげていきたい。

3. 総合所見

一定の成果は得られており、イノベーション創出が期待される。

概ね目標は達成できているが、未達成である投影格子の微細化を含め、最終的な検査精度の見通しについて論理的な考察が必要と思われる。

まずは、今後マーケット拡大が見込まれるインターポーザ基板用の検査装置として、ビジネス展開を期待する。