

ダイレクト光接続を用いた高バンド幅コンピューティング

成瀬 誠

要旨

100Gbps を超えるワイヤスピードで動作する超高速光デバイスや回折限界を超える微小化を可能にしたナノフォトニクス技術など、最近の光技術はこれまでの光システム的前提を根底から覆しています。そのため、これに対応した新しいシステム技術が必要になってきます。そこで本研究では、新しい物理層的前提を踏まえたコンピューティングを考えました。タイミング・時空融合をキーワードとして、①超高速時間域の光の特徴を生かすコンピューテーション(超高速)、②ナノフォトニクスのダイナミクスを用いた超高集積メモリベースアーキテクチャ(超高集積)、③光処理のための簡易な制御方式(アービトレーション)、の三つの観点からさきがけたるブレイクスルーを目指しました。

1. 研究のねらいと全体のまとめ

あらゆるコミュニケーションの情報伝送ニーズや、ありとあらゆる現象・情報がデジタル化され大量の情報処理が必要になる将来のコンピューテーションニーズに応えるため、光技術のさらなる飛躍が期待されています。実際、最近の光技術の進歩は目覚ましく、100Gbps を超える速度で動作する光スイッチデバイスや、回折限界と呼ばれる従来の光の集積限界を超えたナノフォトニクスなどの新しい実現技術が萌芽し、また、ネットワークの全光化も検討されています。「光コンピューティング」は20世紀中盤に構想され、残念ながら20世紀末にはその姿を消していきましたが、近年のナノテクノロジーの進歩と社会の要求により、別の形でリバイバルしつつあるとも言えます。しかしながら、単に最新の光技術を用いて従来の実現技術を置換しただけでは、システム全体の革新的性能・機能向上は期待できません。光のもたらす新しい前提を踏まえたアーキテクチャを示し、また、現実のデバイスを用いた実証が重要になります。

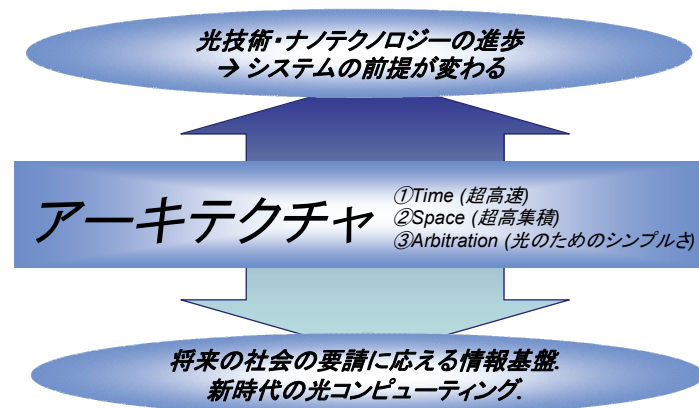


図1 将来のコンピューテーションニーズのための新しい光コンピューテーションのアーキテクチャの研究

こうした研究背景をもとに、本研究では将来の光システムにおいて基本的に重要となると考えられる要素を抽出し、新しいシステム提案を積み上げる戦略を取り、具体的には次の3つの観点に注目しました。

① **超高速性を生かすコンピューテーション**：たとえば回線速度 1Tbps(毎秒 1 テラ=1 兆ビット)の通信では隣り合う信号の間隔はおよそ 0.3mm に過ぎず、タイミング管理が極めて重要となります。他方で、超高速領域のタイミングを利用できれば、膨大な情報処理が光領域で実現されることとなります。こうした超高速域でのコンピューテーションを考えます。

② **超高集積性を生かすコンピューテーション**：20 世紀の光コンピューティングが開花しなかった理由の一つは、集積度の悪さにあります。すなわち、回折による物理限界のためおよそ波長のスケール以下には光の集積化は不可能でした(シリコン VLSI の線幅は既に 90nm 程度であるのに対し通信波長は 850nm や 1.5 μ m で 10 倍程度大)。ところが回折限界を打破するナノフォトニクス技術によって、この前提が現在では覆っています。そのため、光の微細化を踏まえた新しいコンピューテーションは如何なるフレームにおいて可能か、という重大な研究要素が派生します。そこで本研究では近接場光の局在的なダイナミクスを用いつつ、機能的には大域的な機構であるデータの和算(summation)やデータの同報(broadcast)機構を考察しました。これにより、20 世紀に夢と終わった光ベクトル演算をナノスケールで実現する可能性が示されました。

③ **シンプルな物理構造とアービトレーション**：上記の①や②で前提とされる光技術、また他の光デバイス技術においても未だ実現されていない機能に、光のランダムアクセスメモリ(RAM)があります。このために、複雑な演算を光領域で実現するのは現状では困難と言わざるを得ません。また、膨大な光デバイスを制御するために必要な電気配線などの実装上の制約に対応するために、光デバイスの構造的なシンプルさも重要になります。他方で、例えばネットワークのノードにおけるパケットスイッチングでは、回線速度の高速化に対応して、パケット毎に割り当て可能な計算時間は益々短くなっています。すなわち、光技術の物理的制約と応用の要求の双方の観点から、「構成や方式のシンプルさ」は重要な観点と言えます。本研究では、構造と制御のシンプルさを備えたパケットスイッチング方式を提案しました。

以降、2 章から 5 章では上記 3 項の概要を順にご紹介いたします。

2. 超 100G 時代のコンピューテーション

光は「速い」と言われ、1 秒間に 1 兆ビットの情報(1 テラビット)を自在に扱うことも期待されています。確かに、光は 1 秒間に地球を約 8 周もするので「速い」ですが、しかし、1 テラビットを 1 秒で送るとなると、1 ピコ(1 兆分の 1)秒間隔、長さではおよそ 0.3mm 間隔で信号を並べる必要があります。しかも光の伝わり方はわずかな環境変化で容易に変動します。例えば長さ 50m の光ファイバに、0.1 $^{\circ}$ C の温度変化が生じるだけで約 750 フェムト秒(1 フェムト秒は 1000 兆分の 1 秒)もの揺らぎが生じてしまいます。すなわちジッタやスキューなどのタイミング揺らぎ要件が極めて厳しく、フェムト秒オーダーでタイミングを注意深くコントロールしなければ、時間領域の超高速演算はあり得ません(図 2(a))。しかしもしそれができ

れば、「超高速」を付加価値にした、光ではじめて可能になる革新的技術に繋がる可能性があります。

まず、このような超高速現象は、単純に受光素子で光電変換といった低速で常識の方法だけでは観測不可能であるため、相対的に低速な系において観測可能とさせるシステムが必要です。その媒介となる非線形光デバイスとして、富士ゼロックス（株）の開発した面型光スイッチ FESLAP を用いました。これは、有機色素（スクエアリリウム J 会合体）の薄膜ですが、光を当てた部分だけが透明になり、その応答が極めて速いという特徴を持っています。FESLAP は、制御光が当たった場所だけがその瞬間に透明になりますから、場所によって制御光が到着する時刻が異なるように

しておき、光信号はそれらの場所に同時に到着するように仕組みておけば、「光信号が通過した場所を見る」ことで、逆に、「その光信号がいつ到着したか」がわかります。これは時空間変換と呼ばれるテクニックの一形態です。したがって信号光のタイミング揺らぎは FESLAP の透過光の位置揺らぎとして検出されます。さらにその情報を利用して、タイミングをアクティブに制御することも可能になります。図 2(b) のシステムでは、最大約 600 フェムト秒のスキューが制御により 1/10 以下に低減（デスクュー）されました（図 2(c)） [5]。

前記のデモンストレーションでは実時間画像処理技術やフィードバック構造の導入がシステム構成上のキーになっていますが、さらなる高性能化には様々な周辺技術にも多様なアプローチが不可欠です。たとえば検出系に CCD カメラを用いればサンプリングレートは 30Hz に制限され、超高速光スイッチの潜在性能は現実にはここで律速されます。こうした局面では、光電子融合 VLSI との融合も有効で、本研究では、検出器毎に処理系を備えたアレイサイズ 128 × 128 光電子並列 VLSI とオンチップの簡単なアルゴリズムによって、パルスの重心情報（すなわちタイミング）を高フレームレート (1,000 frame/sec) で抽出することに成功しました [6]。図 2(d) には従来技術との比較が示されています。このような高バンド幅システムは、前記のデスクューシステムなどの応答特性を高めるだけでなく、様々な光計測システムや光加工システムの革新的なスループット向上に結びつきます。また、全光超高速スイッチが超高速現象を観測可能としながら、光電子回路が機能的役割を担ったダイナミクス（時間）及び空間構造についての階層並列アーキテクチャがポイントになっています。

さらに、このような超高速の時間域のタイミング情報（膨大なタイムスロット）を、論理と対応させれば超高速の時間域においてデータのエラー検出やフィルタリングなどの一定の機能性を備えることに繋がる可能性があります。そこで、ここではその基礎として論理の完備系を

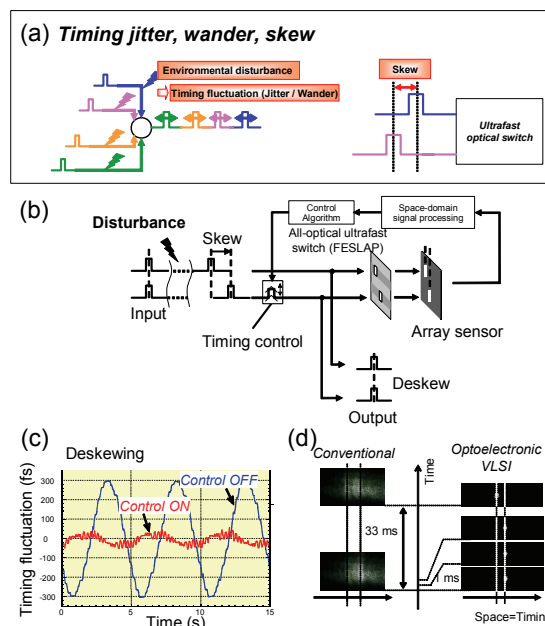


図 2 超高速光処理のためのデスクューシステム

考えます。ここではパルス位相変調と論理演算を光領域で対応づけたアーキテクチャを示します [2]。すなわち 2 値論理を時間軸上の 2 タイムスロットを用い、光パルスの {1, 0}、{0, 1} と対応づけます。たとえば反転 (NOT) はタイムスロットの入れ替え操作と等価となります。入力信号 A を {a1, a2} と入力信号 B を {b1, b2} とすれば、論理の完備系を構成するための NOT、AND、OR はタイミング制御と各タイムスロットでの積演算及びタイミング調整により再構成されます。図 3(a) のような論理の時空間ダイヤグラムを用いれば、4 個の積 ($a_1 \cdot b_1$, $a_1 \cdot b_2$, $a_2 \cdot b_1$, $a_2 \cdot b_2$) を、適当な線分により 2 領域に分離することが演算に対応します。ところで前記の光制御光スイッチは制御光・信号光を 2 個の入力信号と見なせば、積演算を空間並列に大量に同時実行するリソースと見なせます。2 値論理の場合には、3 個の異なる相対的タイミング差に対応した入力系列に対してスイッチングを行うことで AND 及び OR が実行されると分かります。図 3(b) は AND 動作の原理確認実験結果であり、タイミング調整と光スイッチ動作のみで実現されることが確認されました。実験のタイムスロットは 400 fs で、電気素子ではあり得ないビットレート換算 2.5 Tbps の超高速信号に対する論理処理に対応します。

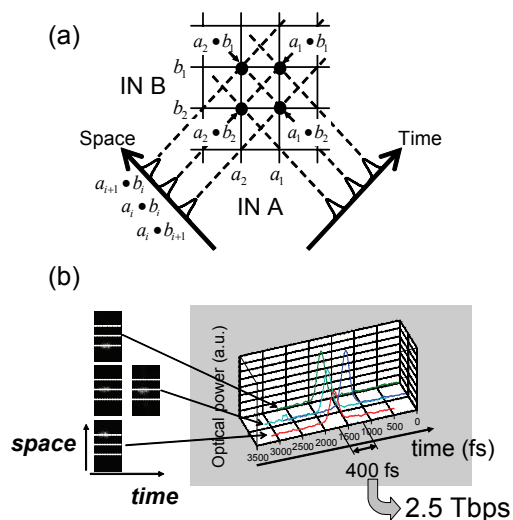


図 3 時空融合に基づく超高速論理処理

3. 超高集積光コンピューティング

光領域での機能性が直接的に有効と期待されている適用領域として、ヘッダーとルーティングテーブルの照合演算など、所定のルックアップテーブルとの照合演算機構があります。しかしながら、現状の光システムでは多数の導波路デバイスを用いざるを得ず、全体として準備すべき固体デバイスの規模が大きく集積性に問題があります。一方、近接場光を用いたナノフォトニクス技術では、従来の光技術で不可避の回折限界が存在しません。そこで本研究では、上記のテーブルルックアップのような応用の要求と、ナノフォトニクスによる新しい物理原理を踏まえ、超高集積光コンピューティングの実現へ向けた基本的課題を議論します。

3.1 ナノフォトニクスの局在性と機能的な大域性

前記のデータの照合演算は、より一般には Content Addressable Memory (CAM) と呼ばれるアーキテクチャとして整理されます。すなわち、入力信号(コンテンツ)がメモリシステムに入力され、これにマッチするメモリ内アドレスが返される構造です。この構造をさらに抽象化すると、二つの基本的な重要な問題が導かれます。第一に、入力データは複数ビットで構成されており、それらビット全体に対してのある種の評価結果を導く必要があります。ナノフォトニクスの動作原理は、物理的な局在性に顕著な特徴がありますが、機能的には大域的な振る舞い(この

場合は複数ビットへの対応)が必要になります。第2に、入力データは数多くのテーブルデータに対して共通して供給されること、すなわち、データのブロードキャスト機構が必要となることです。後続の4章のテーマでもありますが、ナノスケールの膨大なデバイスに対して個別配線することは配線ボトルネック問題に陥る可能性があり、システムレベルでの工夫が必要です。

こうした大域的な機能性は、実際には従来の光技術が本質的に有効でした。すなわち、光には伝搬特性があるので、レンズや光導波路を用いれば異なる場所からの情報を統合することは自然に実現されます。20世紀の光コンピューティングが依拠した光の属性のひとつがここにあるとも言えます。しかし、その重大な課題は回折限界であり、機能的システムを実現するには、全体サイズが非現実的に大きくなっています。一方でナノフォトニクスの特徴は、近接場光が通常の光と異なり、伝搬しないこと(局在性)にあるので、物理的な局在性を用いつつも機能的には大域性を達成することがポイントのひとつになります。

そこでここでは、次の二つの特徴、すなわち、①近接する量子ドット間の共鳴的エネルギー移動機構、②このエネルギー移動は従来の伝搬光では禁制であることを、を活用したアーキテクチャを考えます。

3.2 データの和算機構 (Summation) [1]

近接する量子ドット間の近接場光による相互作用を用いて、適当な量子ドット構成を取ること、特定の量子ドットへエネルギーを集めることができます。詳細は略しますが、大きさが a の量子ドットと大きさが $\sqrt{2}a$ の量子ドットの間には共鳴エネルギー順位が存在し、この共鳴レベルを介して、小さなドットに発生した信号(励起子)は大きなドットへ移動することができます。そこで、図4(b)に示されるように小さなドットが大きなドットを取り囲む構造を取れば、小さなドットに存在する信号(励起)は大きなドットへ移動します。これにより、大域的演算である積算機構 $\sum x_i$ は、適当なサイズの量子ドットを適当に配置することでナノスケールで実現されことになります。積算の対象となるデータ x_i が2変数 a_i, b_i の積であれば、全体として内積演算 $\sum a_i \cdot b_i$ が実現されます。こうした内積演算が回折限界を超えた微小領域に大量に実装されることになります。ただし、照合演算では排他性の確保が課題で、単なる内積演算の実現では不十分です。例えば、Nビットの入力データ $A=(a_1, \dots, a_N)$ とテーブル内参照データ $B=(b_1, \dots, b_N)$ のマッチングは、積算機構を生かした $\sum a_i \cdot b_i$ のみでは判定できず、入力及び参照データの反転データによる評価も必要です。(例えば $B=(1010)$ のとき $A_1=(1010), A_2=(1110)$ のいずれも内積は2となりますが、正解は A_1 のみです。)一方、反転機構を光領域で確保するのは現状では困難です。このような状況では、2章で示されたケースと同様にデータのフォーマットを適宜設定することが有用になります。例えば

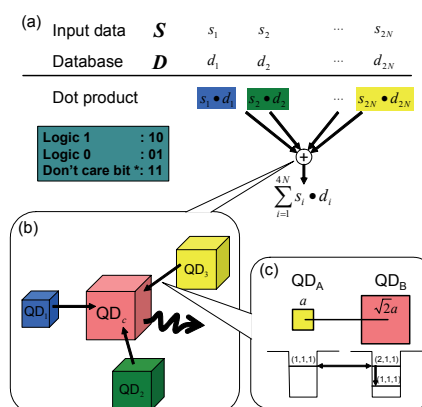


図4 超高集積光和演算アーキテクチャ

論理レベルを二つの内部変数によって、論理 1=(1, 0)、論理 0=(0, 1) で表現すれば、照合演算は内積と同等となります。なお、Longest Prefix Match などで必要な Don't care ビットは(1, 1) でコーディングすればよいことになります。

ここで、和算機構の原理を補足説明します。例えば、大きさ a の量子ドット QD_A と大きさ $\sqrt{2}a$ の量子ドット QD_B 間では共鳴エネルギー準位が存在して、この準位を介して QD_A の励起子は QD_B へ移動し、 QD_B の下準位に散逸を伴って遷移します。 QD_B の下順位が出力信号に関係することになります。ここで、 QD_B の下準位が他のドットからの信号によって既に占有されているときは、パウリの排他律のために上準位に存在する励起子は下準位へのエネルギー移動が許されませんが、 QD_B の下準位が空くまで、 QD_A と QD_B の上準位の間において励起子が行き来を繰り返す章動現象が起きるため、最終的には、 QD_B の下準位へ励起子は移動できます。このような信号の双方向性が許されるために前記の和算機構がもたらされることとなります。図 5 には初期状態において、① QD_A にのみ励起子が存在した場合、② QD_A 及び QD_B (上準位) の双方に励起子が存在した場合、のそれぞれにおける、 QD_B の下準位のポピュレーションの時間変化のシミュレーション結果です。出力信号の比率は、①の場合と②の場合でおよそ 1:1.86 となり、初期状態における励起子の個数が反映されていると言えます。

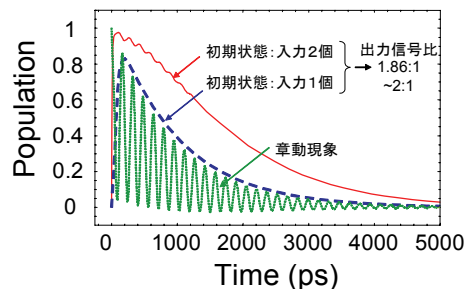


図5 量子ドット間のエネルギー移動に基づく和算機構のシミュレーション

3.3 データのブロードキャスト (Broadcast)

前記のテーブルルックアップ機構では、入力データを共通して複数の要素に供給する必要がありますが、ここで、前記の近接場光による局在的な現象は、伝搬光では禁制であるということに着目します。ナノデバイス内部の動作に影響を及ぼさない周波数であれば、伝搬光によって波長スケール程度の内部に存在する複数の機能ブロックに対して一括してデータを供給することができます。すなわち、ナノデバイスの内部動作に介在するエネルギーレベル Ω_{int} 、入出力に介在するエネルギーレベル Ω_{in} 、 Ω_{out} に重ならない設計とすれば、異なる周波数の光を伝搬光で照射することで複数のビットをブロードキャストできます。この方式は、周波数多重の点で波長多重 (WDM) チップ間インターコネクに類似しますが、異なる周波数の光に応じて波長スケールの個別の受光素子を準備する必要は全くなく、内部動作が近接場のダイナミクスによるために、受信部においても空間多重される点で非常に異なります。

上記のように Summation や Broadcast などの大域的

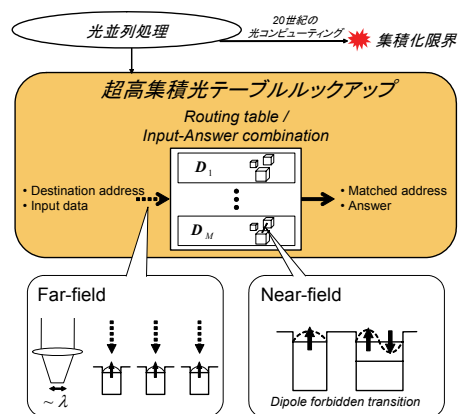


図 6 回折限界を打破する超高集積光テーブルルックアップアーキテクチャ

な機能性を新しい光のダイナミクスによって実現することで、図 6 のような超高集積光ルックアップテーブルが実現される可能性が示されました。なお、CuCl 量子ドットを用いた原理確認実験も JST SORST ナノフォトニクスチームと共同で示されています。

4. 光処理のための簡単な構造・制御の研究 (アービトレーションフリー)

今日の光技術において残念ながら実現されていない重大な機能要素として、光のランダムアクセスメモリ (RAM) があります。このため複雑な演算を光領域で実現するのは現状では困難です。

たとえば、情報の衝突回避には遅延時間の制御を基本とする必要があります。他方で、例えばネットワークのノードでは、回線速度の高速化のため単位時間内に処理すべきパケット数が増加しており、パケット毎に割り当て可能な計算時間が短くなっています。すなわち、光技術の物理的制約からも、応用の要求からも、シンプルな制御方式 (アービトレーションフリーアーキテクチャ) が重要な観点のひとつと言えます。また、3 章のナノフォトニクスにおいても課題の一つでしたが、膨大な光デバイスを制御するための物理的な制御機構が個別的に必要となれば、配線などの実装において深刻なボトルネックが生じます。

そこで本研究では、負荷分散スイッチングと呼ばれる方式と光技術の親和性に着目し、予め定められた結合状態を周期的に更新するだけの物理的機構と極めて簡単なアルゴリズム (計算のオーダー $O(1)$) に基づくパケットのスイッチング方式を提案しました [4]。

図 7(a) に示されるように、システム全体は、①負荷分散スイッチ、②光遅延線によって構成されるバッファ、③時分割スイッチ、より構成されます。ここで、①および③は、 N 入力・ N 出力のスイッチですが、ここには単に N 個の入出力の結合パターンを周期的に更新することだけが求められます。重要なことは、結合パターンがフルアクセス、すなわちすべての入力が

すべての出力に到達可能である必要と、その更新の仕方が予め知られている、ということです。

たとえば、時刻 t において光遅延線部 (②) の入力ポート r に対して、宛先が d のパケットが到着したとします。この情報だけから、このパケットが光遅延線部から出力されるべきタイミングが求められます。すなわち、時分割スイッチ (③) の更新パターンは予め分かっているため、光遅延線部が出力所望の宛先 d と接続されるタイミングは直ちに決まります (図 8)。

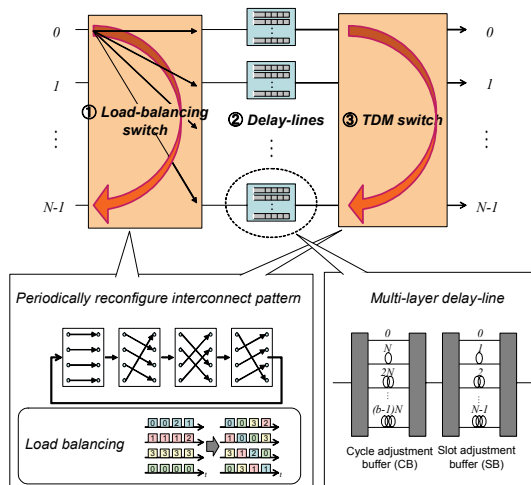


図7 負荷分散と時分割スイッチによるスイッチング

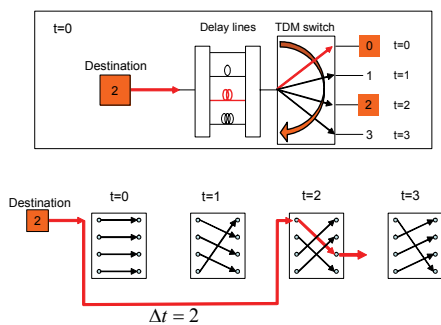


図8 出力側インターコネクションの周期的更新と遅延時間の決定

ここで、負荷分散スイッチは文字通り負荷分散のために作用し、これによって光遅延線バッファが次のような局面で有効に作用します。たとえば、特定の宛先のパケットが同一の入力ポートに連続して到着したとき、負荷分散機構がない場合には1個の光遅延線部でそれらすべてのパケットを取り扱う必要があるため、容易にパケットオーバーフローが生じ得ます。これに対し、負荷分散を用いれば、パケットはすべての遅延線部に分散されるため、オーバーフローの発生が抑えられます。ここで、時分割

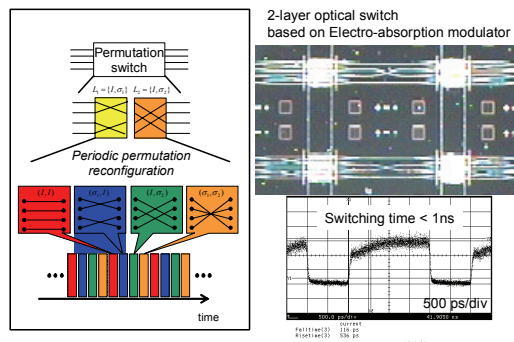


図9 多層構造光組み合わせスイッチ

スイッチはフルアクセスな結合の組み合わせを更新するだけであるため、光遅延線の入力及び出力においてチャンネル間の衝突は起きません。つまり、それぞれの光遅延線部はそれぞれが独立に制御を行えばよく、グローバルなコントローラが必要とされない構造となっています。

ところで負荷分散スイッチ及び時分割スイッチの要件を満たすスイッチの構成方式として、適当な固定の接続パターンを有するブロックを多層的に組み合わせれば、全体としてN入力N出力のスイッチの制御信号は $\log_2 N$ 個に低減されます。これはバンヤン網と呼ばれる古典的なネットワーク構成でもありますが、2次元超並列化も視野に入れた検討も行いました [3]。実験的なプロトタイプとして、電界吸収型光変調器を用い4入力4出力2層の高速光スイッチの試作を行っています。

さて、時分割スイッチは特定のインターコネクションパターンを周期的に更新するという属性に着目し、光遅延線部の内部構造を多層構造とすることでより合理的構成が可能となります。一般的な場合を示すことが可能ですが、以下では2層構造の一例を示します。図7(c)に示されるように、遅延線部は、(A)時分割スイッチの各接続パターンの時間に対応したスロット調整バッファ(Slot adjustment buffer (SB))、(B)接続パターンの更新周期に対応したサイクル調整バッファ(Cycle adjustment buffer (CB))、が(B)、(A)の順に直列接続されるとします。SBでは、N種類の時分割スイッチパターンに対応し、 $0, 1, \dots, N-1$ タイムスロットに対応したN種類の遅延が備えられ、CBでは、 $0, N, 2N, \dots, (b-1)N$ タイムスロットに対応したb種類の遅延が備えられます。

ここで、簡単のために時分割スイッチの入力iは時刻tで出力 $j = (i+t) \bmod N$ に接続されるとします。このとき、入力パケットの宛先がdであれば、遅延線部において与えるべき最小の遅延は、 $\Delta t = (d-r-t) \bmod N$ と直ちに求まります。ここで、同一宛先のパケットが連続して入力されるときにはSAの出力において衝突が起きるので、適当な

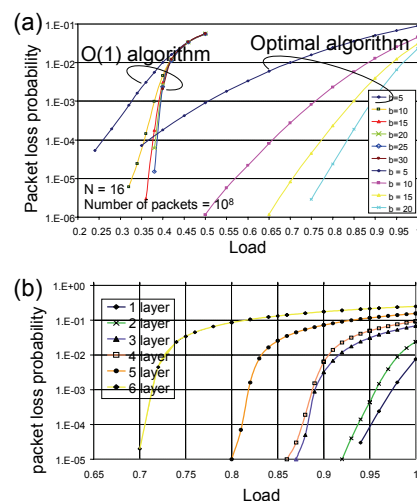


図10 性能評価シミュレーション

サイクル遅延 kN (k は適当な自然数) を加える必要があります。また、異なる宛先のパケットであっても、履歴によっては CB の出力において衝突が起きる場合があります。こうした衝突を回避するための制御(すなわち k を求めること)が必要になりますが、この計算を簡単に行うことが重要です。計算量のオーダー $O(1)$ として実現が可能であり [4]、また $O(b)$ とすれば最適とできます。図 10(a) にそれぞれのアルゴリズムを用いたときのパケット棄却率を示します。

遅延線部をさらに多層化することで、ハードウェア資源を削減することができますが、衝突管理のための計算コストは高まります。しかしながら、図 10(b) に示されるように多層化による性能の劣化は急激ではなく、ハードウェアコスト・計算コスト・目標性能を適当に定義すれば、最適な多層構成を得ることができると考えられます。

5. 今後の展望

本研究は、新しい光技術のもたらす物理層の前提の変化を踏まえた上で、将来必要になる高バンド幅コンピューティングで重要となるシステムレベルの諸課題を議論しました。すなわち、超高速化に対応するタイミングの問題や超高速域のコンピューティング、光の微細化を踏まえたナノ光コンピューティング、光の複雑な機能を回避するための簡単な制御方式の問題、です。しかしながら、光が十分に有効に機能したコンピューティングは依然として萌芽的段階であり、今後もあらゆる視点からのアプローチによる強化が必須です。その際、産業的なインパクト(経済的合理性)に当然配慮し、コアネットワークなどにおける全光処理や次世代の光インターコネクタなどの具体的なアプリケーション検討をさらに深める必要があると考えられます。一方で、例えば Neuroscience のような異分野の知見も踏まえることで、全く新しい計算の理論との関連性や、従来の電子システムでは物理的にあり得ない機能やシステムを、光のダイナミクスを用いて開拓することにも価値があると考えられます。物理層の光技術が今後さらに高度化するのにはほぼ確実であり、そうした新しい実現技術とシステムを繋ぐ境界領域には未知の問題が多分に潜在していると予想されます。

また、例えば 4 章で議論した多層構造の光スイッチの試作において改めて痛感されましたが、実際の光デバイス実現では、解決が決して簡単ではない多くの現実的課題があり、学術的成果にならないものの重要なエンジニアリングが必要不可欠です。こうした現実的エンジニアリングの様々な問題を、システムの学術研究とどのように折り合いをつけるかについて改めて検討する必要があると考えられます。

なお、本研究の初期では、成熟した光半導体デバイスを前提にした光インターコネクタシステム [7] や超並列システム [8] についての成果も得られましたが、本報告では超高速・超高集積・アービトレーションの 3 個の視点に着目した研究を示しました。

【謝辞】日頃よりご議論いただきます「情報基盤と利用環境」領域総括京都大学富田眞治教授、並びに領域アドバイザー各位、富士ゼロックス(株)古木 真様、東京大学大津元一教授、東京大学石川正俊教授、並びに関連の皆様にご心より感謝申し上げます。

発表リスト(抜粋)

1. M. Naruse, T. Miyazaki, F. Kubota, T. Kawazoe, K. Kobayashi, S. Sangu, M. Ohtsu: Nanometric summation architecture using optical near-field interaction between quantum dots, *Optics Letters*, in press (超高集積コンピューテーション)
2. M. Naruse, H. Mitsu, M. Furuki, I. Iwasa, Y. Sato, S. Tatsuura, M. Tian and F. Kubota: Terabit all-optical logic based on ultrafast two-dimensional transmission gating, *Optics Letters*, Vol. 29, No. 6, pp. 608-610, 2004 (超高速)
3. A. Cassinelli, M. Naruse and M. Ishikawa: Multistage Network with Globally-Controlled Switching Stages and its implementation using Optical Multi-interconnection Modules, *IEEE/OSA Journal of Lightwave Technology*, Vol. 22, No. 2, pp. 315-328, 2004 (アービトレーション)
4. A. Goulet, A. Cassinelli, M. Naruse, F. Kubota, M. Ishikawa: A load-balanced optical packet switch architecture with an $O(1)$ scheduling complexity, 9th OptoElectronics and Communications Conference/3rd International Conference on Optical Internet (OECC/COIN 2004) (Yokohama, 2004. 7. 15), post-deadline paper PD1-1, July 2004 (アービトレーション)
5. M. Naruse, H. Mitsu, M. Furuki, I. Iwasa, Y. Sato, S. Tatsuura and M. Tian: Femtosecond timing measurement and control using ultrafast organic thin films, *Applied Physics Letters*, Vol. 83, No. 23, pp. 4869-4871, 2003 (Also published in *Virtual Journal of Ultrafast Science*, December 2003, Vol. 2, Iss. 12, *Ultrafast Methods and Measurement Techniques*, <http://ojs.aip.org/dbt/dbt.jsp?KEY=VIRT05&Volume=2&Issue=12>) (超高速)
6. M. Naruse, F. Kubota, H. Mitsu, M. Furuki, I. Iwasa, Y. Sato, S. Tatsuura, and M. Tian: Femtosecond pulse timing measurement using an ultrafast organic molecular film and a computational sensor array, *Optical Fiber Communication Conference and Exposition (OFC 2004)* (Los Angeles, 2004. 2. 27), FF6, Feb. 2004 (超高速)
7. M. Naruse, A. Cassinelli, M. Ishikawa: Two-dimensional fiber array with integrated topology for short-distance optical interconnections, 2002 IEEE LEOS Annual Meeting(Glasgow, 2002.11.14)/Conference Proceedings, pp.722-723, 2002 (光インターコネクト)
8. M. Naruse, Y. Ide, T. Iino, and F. Kubota: Parallel VCSEL microscope: optimal design and instrumentation, *International Conference on Optics-photonics Design & Fabrication 2002*(Tokyo, 2002.11.1)/Conference Proceedings, PD06 (超並列光計測)