「電子・光子等の機能制御」 平成11年度採択研究代表者

小田 俊理

(東京工業大学 教授)

「ネオシリコン創製に向けた構造制御と機能探索」

1.研究実施の概要

ナノ結晶シリコンの粒径と粒子間隔を原子スケールで制御した「ネオシリコン」は、粒子内での電子の局在化と粒子間の相互作用により、電子輸送、光放出、電子放出特性において、従来の単結晶やアモルファスを超える新物性が期待できる第3のシリコン材料と位置づけられる。デジタルプラズマプロセスやラジカル窒化などユニークな材料制御技術により「ネオシリコン」の機能を明確にすることが研究のねらいである。

ナノシリコンの粒径制御は8±1nmをすでに実現し、1-2個のドットによる単電子トンネル特性や隣接ドットによる影響を観測しているが、さらにプラズマパルス条件と酸化条件の最適化により、粒径3-4nmを目指す。ナノシリコンの周囲に形成される酸化膜からのストレス効果により酸化の自己停止機構が発生し、ナノシリコン粒径を精度良く制御することが出来た。

ネオシリコンの電子輸送特性については、種々の大きさのポイントコンタクト素子により、シリコンナノ構造およびナノ粒子間の特異な電子現象を観測している。 単電子メモリ、ロジック素子回路の検討も進めている。

ネオシリコンからの電子放出特性に関しては、平坦化により放出効率 5 %以上が得られており、今後の発展が期待できる。ホットエレクトロン注入によるバリスティック伝導機構についても検討を加えている。発光特性についてもエキシトンボーア半径より粒径が小さくなると発光効率が増大する現象を見いだしている。

ネオシリコンの素子応用については、薄膜トランジスタ、面電子放出素子について、目標と課題の検討を行った。

2. 研究実施内容

1 . ネオシリコン試料作製グループ

ナノ結晶シリコンの粒径をこれまでの8nmから3-4nmに微小化すること、 粒子間隔を1-2nmで制御することを目的とする。ナノ結晶シリコンドットの 周囲に形成される酸化膜のストレス効果による酸化速度の自己停止機構を利用し た寸法制御法を検討した。750 で酸化を行うと、酸化速度の飽和が起こり、初期 の寸法10nmの粒子は4nmで安定することをTEM観察により確認した。さらに、フォトルミネッセンスの測定により、酸化時間の経過に従い、発光スペクトルピークは初め量子サイズ効果のためブルーシフトした後、ストレス効果のためレッドシフトが観測された。さらに、粒径が4nmになると、エキシトンの閉じこめ効果により発光効率が増大することを見いだした。

2. 電気特性評価グループ

シリコンナノ構造間のトンネル過程に着目して、ネオシリコンの電気特性を調べると同時に、単電子デバイス応用を検討した。種々の大きさのポイントコンタクトを形成し、シリコンナノ構造の電子輸送特性を系統的に調べた。特にポイントコンタクト中に結晶粒界が0個の場合はバリスティック伝導を観測し、1個の場合には非線形電流電圧特性を、複数個の場合には室温での単電子トンネル特性を観測した。

1 - 2個のナノシリコンドットを浮遊ゲートにした極微小単電子メモリの電気特性の温度依存性と過渡特性から、電子の蓄積は、シリコン・酸化膜界面準位ではなくナノシリコンドットで起こっていることを結論した。単電子ロジック回路の試作も行い、インバータ回路のゲインとして13を得た。また、2重ゲート構造の採用により背景電荷に基づく位相シフトの補償が可能であることを示した。

3.発光・電子放出特性評価グループ

シリコン発光素子については、発光層の酸化防止が赤色ELの量子効率の安定化に有効であること、および発光素子が光メモリ機能を有することを見いだした。シリコン光集積については、ファブリペロー共振器において、光励起およびキャリア注入による屈折率変化が非線形光学特性として現れることを観測した。電子放出素子については、多結晶シリコン薄膜を用いた素子で約1mA/cm²の弾道電子放出を得るとともに、プロトタイプの平面ディスプレイを開発した。また、ネオシリコン素子の溶融平坦化法により電界分布の最適化を図り、電子放出効率5%を観測した。

4. 少数電子・回路応用グループ

薄膜多結晶シリコンの単一もしくは極少数の結晶粒界を介する電子輸送を詳しく解析するために、薄膜多結晶シリコン上に粒径と同程度の大きさのポイントコンタクト素子を作製し、デバイスのサイズの違いによる電位障壁の高さを調べた。作製した全素子中、約33%の素子に非線形電流・電圧特性が見られた。素子の寸法を同一形状に作製しても、線形電流・電圧特性、または非線型電流・電圧特性のどちらかの特性を示していた。これはそれぞれチャネル部分に結晶粒界を含まない、または結晶粒界を含む素子に対応していると考えられる。線形電気特性が観測された素子は結晶粒界の電位障壁高さは約30meVを中心とするガウス分布状

に分布していたが、非線形電流・電圧特性が観測された素子は30meV~80meVに分散して分布していた。非線形電流・電圧特性が観測された素子の電位障壁高さは素子の寸法に依存しており、幅が広くなるほど小さく、長さが長くなるほど大きくなる傾向が見られた。この実験結果より、多結晶シリコン中のキャリアは、より低い電位障壁部分を介してパーコレーション的に結晶粒間を伝導していることを見出した。

5. 素子応用検討グループ

ネオシリコンの特徴を生かす応用先を探索する。その必要性能を、材料製作、評価にフイードバックし、本プロジェクトの効果的な研究推進に寄与する。そのため、材料機能の新規性、高機能性だけでなく、応用先の新規性、量産性、環境適合性をも考慮した。その結果、薄膜トランジスタ(TFT)と面電子放射素子(FED)を取り上げた。

- (1) TFTはLCD駆動用をはじめとして、超低オフ電流で高速動作素子を睨んでネオシリコン利用素子を検討した。SOI技術の先を行く技術となる可能性があり、単結晶シリコンのMOS素子を上回るオンオフ比と超低オフ電流の両立の可能性がある。日立ケンブリッジのシミュレーショングループと協力し、実現の可能性を探った。実験的な実証は困難も大きいが、この特性目標は、モバイル機器に必須のものであり、社会インパクトは極めて大きい。
- (2) FED実現の鍵となる高効率、高信頼の電子放出源が求められている。ポーラスシリコンおよびナノ結晶シリコンからの電子放出は大変興味有る結果であり、FEDでありながら真空不要の素子実現の可能性ある。その一例として、真空不要のFED利用発光素子の可能性を検討した。

シリコン結晶粒間の輸送現象を掘り下げて検討するため、単一結晶粒界の評価の重要性に注目している。11年度はその評価法として通常の導電度測定、Spin Dependent Transport法、電子線ホログラフィー法などを検討した。12年度はその試料作成装置の立ち上げと、試料の具体的な製作準備を行った。

3. 主な研究成果の発表(論文発表)

K. Nishiguchi and S. Oda, Conductance quantization in nanoscale vertical-structure silicon field-effect transistors with a wrap gate, Applied Physics Letters, 76(20), 2922-2924, 2000

小田俊理、21世紀への道 電子材料 - ナノシリコンとネオシリコン - Electrochemistry, 68(12), 294-296, 2000

A. Dutta, S. P. Lee, Y. Hayafune, S. Hatatani and S. Oda, Single Electron Tunneling Devices Based on Silicon Quantum Dots Fabricated by Plasma Process, Japanese Journal of Applied Physics, 39(1), 264-267, 2000

- B. J. Hinds, K. Nishiguchi, A. Dutta, T. Yamanaka, S. Hatatani and S. Oda, Two-Gate Transistor for the Study of Si/SiO2 Interface in SOI Nano-Channel and Nanocrystalline Si memory Device, Japanese Journal of Applied Physics, 39(7 B) 4637-4641, 2000
- A. Dutta, S. Oda, Y. Fu and M. Willander, Electron Transport in Nanocrystalline-Si Based Single Electron Transistors, Japanese Journal of Applied Physics, 39(7B), 4647-4650, 2000
- F. Yun, B. J. Hinds, S. Hatatani and S. Oda, Room temperature single-electron narrow channel memory with silicon nanodots embedded in SiO2 matrix, Japanese Journal of Applied Physics, 39(8A), L792-L795, 2000
- Amit Dutta, Yoshinori Hayafune and Shunri Oda, Single Electron Memory Devices Based on Plasma Derived Silicon Nanocrystals, Japanese Journal of Applied Physics, 39(8B), L855-L857, 2000
- K. Nishiguchi and S. Oda, Electron transport in a single silicon quantum structure using a vertical silicon probe, Journal of Applied Physics, 88(7), 4186-4190, 2000
- A. Dutta, S. P. Lee, Y. Hayafune and S. Oda, Electron-Beam Direct-Writing using RD2000N for Fabrication of Nano-Devices , Journal of Vacuum Science and Technology, 18(6), 2857-2861, 2000
- K. Nishiguchi, S. Hara, T. Amano, S. Hatatani and S. Oda, Preparation of Nanocrystalline Silicon Quantum Dots by Pulsed Plasma Processes with High Deposition Rates, Materials Research Society Symposium Proceedings, 571, 43-48, 2000
- Y. Fu, M. Willander, A. Dutta and S. Oda, Carrier conduction in Si-nanocrystal-based single electron transistor-I. Effect of a gate bias, Superlattices and Microstructures, 28(3), 177-187, 2000
- Y. Fu, M. Willander, A. Dutta and S. Oda, Carrier conduction in Si-nanocrystal-based single electron transistor-II. Effect of a drain bias, Superlattices and Microstructures, 28(3), 189-198, 2000
- F. Yun, B. J. Hinds, S. Hatatani, S. Oda, Q. X. Zhao and M. Willander, Study of Structural and Optical Properties of Nanocrystalline Silicon Embedded in SIO2, Thin Solid Films, 375(1-2), 137-141, 2000
- K. Nishiguchi and S. Oda, A self-alligned two-gate single-electron transistor derived from 0 .12µm lithography, Applied Physics Letters, 78(4), 2070-2072, 2001 小田俊理, 21世紀の単電子デバイス, 電気学会論文誌 C, 121-C(1), 19-22, 2001

- Y. T. Tan, T. Kamiya, Z. A. K. Durrani, and H. Ahmed: 'Single-electron effects in side-gated point contacts fabricated in low-temperature deposited nanocrystalline silicon films', Appl. Phys. Lett. 78, 1083 (2001)
- Y. T. Tan, Z. A. K. Durrani, and H. Ahmed: 'Electrical and structural properties of solid phase crystallised polycrystalline silicon and their correlation to single-electron effects', J. Appl. Phys, 89, 1262(2001).
- X. Sheng, A. Kojima, T. Komoda and N. Koshida, Efficient and ballistic cold electron emission from porous polycrystalline silicon diodes with a porosity multilayer structure, J. Vac. Sci. Technol. B 19, 64-67(2001)
- B. Gelloz and N. Koshida, Electroluminescence with high and stable quantum efficiency and low threshold voltage from anodically oxidized thin porous silicon diode, J. Appl. Phys. 87, 4319-4324(2000)
- T. Komoda, Y. Honda, T. Hatai, Y. Watabe, T. Ichihara, K. Aizawa, Y. Kondo and N. Koshida, Matrix flat-panel application of ballistic electron surface-emitting display, Society of Information Display Int. Symp., Digest of Technical Papers Vol. 31, Long Beach, 2000(SID, San Jose, 2000)pp. 428-431.
- K. Ueno and N. Koshida, Optical accessibility of light-emissive nanosilicon memory, Physica Status Solidi A Appl. Res. Vol. 182, 579-584(2000)
- M. Takahashi, Y.Toriumi, and N. Koshida, Current-Induced optical effect in porous silicon Fabry-Perot resonators, Physica Status Solidi A Appl. Res. Vol. 182, 567-572(2000)
- M.Takahashi, Y.Toriumi, T. Matsumoto, Y.Masumoto, and N.Koshida, Significant photoinduced refractive index change observed in porous silicon Fabry-Perot resonators, Appl. Phys. Phys. 76, 1990-1992 2000)