

「量子効果等の物理現象」  
平成7年度採択研究代表者

廣瀬 全孝

(広島大学工学部 教授)

## 「3次元集積量子構造の形成と情報処理への応用」

### 1. 研究実施の概要

シリコン量子ドットの自己形成及び位置制御により、共鳴トンネル素子、量子ドットメモリなどの素子機能を実現し、これらを超微細 MOS トランジスタと融合させた情報処理システムを探索する。また量子ドットを二次元及び三次元的に集積したときに現れる量子効果を利用した新しい情報処理機能体を設計する基礎を確立する。

### 2. 研究実施内容

#### (1) 高密度 Si 量子ドットの自己組織化形成法の研究

##### ・ SiO<sub>2</sub> 表面化学結合制御による Si 量子ドット選択成長

希弗酸処理と熱酸化の組み合わせによって、OH 結合で表面終端した領域を持つサブミクロン SiO<sub>2</sub> パターンを形成し、Si ドットが OH 終端領域に選択的に形成されることを明らかにした。これは、Si-OH 結合で終端された領域では、SiH<sub>4</sub> の熱分解反応で生じた前駆体 (SiH<sub>2</sub> 分子) が表面 OH 結合と反応し、脱水反応により高密度にドットの核形成が起こるのに対し、Si-O-Si 結合領域では、反応活性サイトの形成は Si-O 結合の開裂が必要なために核形成が進行せず、OH 結合終端表面に比べてドット密度が低くなるためである。また、原子間力顕微鏡 (AFM) を極微細電子ビーム源として用いた核形成サイト制御の研究を行った。具体的には室温・大気中で、AFM 探針に負バイアスを印加することにより、酸化膜表面上に低エネルギー電子ビームを照射し、表面に局所的に Si-OH 結合を形成し、直ちに減圧 CVD することで電子ビーム照射した領域に優先的に Si ドットが成長することを明らかにした。

##### ・ Si 量子ドットにおいて、エネルギーギャップ及び価電子帯エネルギー測定

自己組織化形成した Si ドットにおいて、エネルギーギャップ及び価電子帯上端エネルギーのドットサイズ依存性をそれぞれ光熱偏光分光 (PDS) 及び高分解能 X 線光電子分光 (XPS) により定量評価し、Si ドットにおける電子状態の量子化を実験的に確認すると共に、価電子帯の量子化については理論値と矛盾しないことを

示した。

- ・ Si 量子ドットフローティングゲート MOS メモリの開発

Si 量子ドットフローティングゲート MOS トランジスタ(FET)を製作し、ドレイン電流-ゲート電圧( $I_d$ - $V_g$ )特性を評価した。その結果、ドットへの電子注入を反映したしきい値電圧シフトが実測され、室温動作量子ドットメモリデバイスが実現可能であることを示した。ドット径が設計値より小さく、ドットへの電子注入特性が2段階になる、メモリリテンション特性が不十分などの問題がある。これを解決する制御性の高いプロセス技術の開発にブレークスルーが必要で、全力投球中である。

## (2) 量子細線の自然形成

- ・ ニッケル細線における非線形伝導観察

Al 薄膜の陽極酸化により形成されるナノホール規則配列に、交流電解めっきおよび無電解めっきを併用してニッケル埋め込み細線形成に成功した。直径 10nm、高さ  $3\mu\text{m}$  の Ni 細線を厚み約 5.0nm のバリア層( $\text{Al}_2\text{O}_3$ )を介してアルミニウム基板と接続した構造において、シングルバリアによるクーロンブロックード現象と解釈できる非線形電流-電圧特性を観測した。現在、量子ドットをダブルバリアで囲む構造の実現に力を入れている。

- ・ Al 酸化膜ナノホールマスク RIE による Si 基板ナノホール形成

シリコン基板上に形成した Al 酸化膜ナノホール配列をマスクとした異方性エッチングを試みた。その結果、シリコン表面に Al 酸化膜ナノホール径 25nm よりも小さい、直径 13nm のナノホール配列を得ることに成功した。これはエッチングマスクである酸化アルミニウムが僅かながら物理的にスパッタされて孔内部に堆積するために、孔径がエッチング過程で縮小したためである。このナノホールアレーを熱酸化し、孔内に選択的に金属又は半導体クラスタを埋め込み量子ドットアレーを実現する方向に研究を進める。

## (3) 原子層制御選択成長による Si 量子細線・量子箱形成法の研究

基板温度  $700^\circ\text{C}$ ~ $750^\circ\text{C}$ において、 $\text{SiO}_2/\text{Si}$  パターン上に  $\text{SiCl}_4$  と  $\text{NH}_3$  を交互供給すると、Si 上でのみ Si 窒化膜が選択成長する。これを利用して、窒化 Si 細線構造の形成を試みた。 $\text{SiO}_2$  膜上に形成した多結晶シリコンパターンを利用することで、その側壁部に窒化 Si の極微細線を形成できることを原子間力顕微鏡によって確認した。現在、Si 細線の選択成長技術の確立に努めている。

## (4) 極微細構造形成のための表面反応の原子スケール制御の研究

Si(111)表面のウェット化学処理を用いて、ステップ/テラス二次元配列構造形成の形成を行った。具体的には先ず Si 表面のメカノケミカルエッチングにおいて、傾斜研磨方位を $\langle 112 \rangle$ 方向からずらして精密研磨し、更に低溶存酸素  $\text{NH}_4\text{F}$

溶液処理することによりステップ端にキック構造を意図的に形成できることを明らかにした。〈101〉方向に 0.2. オフした Si(111)基板を 40%NH<sub>4</sub>F 処理することで、ステップ端にのみ Si-H<sub>2</sub>構造が存在する表面を形成し、AlH(CH<sub>3</sub>)<sub>2</sub> (DMAIH) の熱分解反応により形成した Al ドットの位置分布を調べた。その結果、基板表面のステップ/テラス構造を制御し、Si-H と Si-H<sub>2</sub> 結合の DMAIH の反応性の差を利用すれば、微細 Al 構造の形成位置を制御可能であることが示唆された。現在このモデルを実証する実験を進めている。

(5) 量子構造における少数電子系の理論解析

クーロン・ブロッケード(CB)現象の理論解析において、強結合領域を含む広範な系を取り扱うための一般的な理論的枠組みを構築し、新たな理論解析手法を開発した。本手法は、量子構造の伝導現象の解析を目指したものであり、Keldysh の非平衡グリーン関数を基礎とし、系の幾何学的構造、構成物質、相互作用、時間変化に関わらず電流や電子数などの物理量を取り扱えるだけでなく、ダイアグラム技法が使えるため、高次過程の分類と解析が系統的に行える点に特徴がある。今後、実験データとの比較検討により、理論の有効性を確認する。

(6) 超微細 MOS トランジスタの研究

・ 1.2nm 極薄ゲート酸化膜 MOSFET の作製と特性ゆらぎの評価

SiMOSFET の極限微細化の一環として、厚さ 1.2nm の極めて薄いゲート酸化膜を用いて MOSFET を製作した。その結果、厚さ 2.0nm のゲート酸化膜では見られない大きなしきい値ゆらぎが観測された。これは、極薄ゲート酸化膜を流れる直接トンネル電流によってゲート電極内での電圧降下が無視できなくなり特性ばらつきの問題を引き起こすためである。ゲート酸化膜の抵抗と厚さの関係を見積もった結果、ゲート電極の抵抗をシリサイド等を用いた多層化によって低減すれば、この問題はゲート酸化膜を 0.8 nm まで薄くしても顕在化しないと予測された。

・ 極浅接合形成技術

高速昇温が可能な RTA(rapid thermal anneal)装置を用いて、接合深さとシート抵抗の関係を調べた。その結果、接合深さは 20nm においても、1kΩsq.以下のシート抵抗を得ることができることが明らかになった。これらの技術を集約して、現在ゲート長 100nm 以下、ゲート幅 100nm 以下の超微細 MOSFET の製作を進めている。

(7) 3次元量子構造による情報処理アルゴリズムとアーキテクチャの研究

・ 確率的動作の単電子回路と連想処理回路の構成法

単電子トランジスタ(SET)と大容量のキャパシタの直列接続で構成された、新しい単電子機能回路を用いて、新しい連想処理回路を考案した。

この回路は、単電子回路実現に大きな障壁になっているオフセット電荷に対して耐性が高いという特長を持ち、さらにその影響を低減する方法も考案したので、従来の単電子回路に比べて実現可能性が非常に高い。トンネル電子の確率過程を積極的に活用して、回路の確率的動作を実現している。

更に、量子ドット間のクーロン反発力を利用した連想処理回路を考案した。

- ・ 非線形振動子を用いた画像分割処理モデルと回路アーキテクチャ

非線形演算を実行するパルス幅変調(PWM)回路を新たに考案し、システムおよび回路シミュレーションにより非線形振動子の基本動作及び画像領域分割動作を確認した。

- ・ 浮遊ゲート・アナログメモリの制御手法

PWM方式で浮遊ゲートの電荷書込み量を制御し、アナログ電圧及びパルス幅を制御性良く設定・保持できるアナログメモリ回路を考案し、回路シミュレーションにより6ビット以上の等価分解能で動作することを確認した。更に0.6 $\mu$ m CMOSプロセスを用いて制御回路を設計した。

### 3. 主な研究成果の発表 (論文発表)

- S.A.Ding, M.Ikeda, M.Fukuda, S.Miyazaki and M.Hirose, "Quantum Confinement Effect in Self-Assembled, Nanometer Silicon Dots", Applied Physics Letters, Vol.73 (1998) pp.3881-3883.
- Khairurrijal, S.Miyazaki, S.Takagi and M.Hirose, "Analytical Modeling of Metal Oxide Semiconductor Inversion-Layer Capacitance", Jpn. J. Appl. Phys., Vol.38 (1999) pp.L30-L32.
- Khairurrijal, S.Miyazaki and M.Hirose, "Calculation of Subband States in a Metal-Oxide-Semiconductor Inversion Layer with a Realistic Potential Profile", Jpn. J. Appl. Phys., Vol.38 (1999) pp.1352-1355.
- Khairurrijal, S.Miyazaki and M.Hirose, "Electron Field Emission from a Silicon Subsurface Based on a Generalized Airy Function Approach", J. Vac. Sci. & Technol. B, Vol.17 (1999) pp.306-310.
- M. Koh, K. Egusa, H. Furumoto, T. Shirakata, E. Seo, K. Shibahara, S.Yokoyama and M. Hirose, "Quantitative Evaluation of Dopant Loss in 5-10 keV As Implantation for Low-Resistive, Ultra Shallow Source/Drain Formation", Jpn. J. Appl. Phys., Vol. 38 (1999) pp.2324-2328.
- M. Koh, K. Iwamoto, W. Mizubayashi, K. Murakami, T. Ono, M. Tsuno, T. Mihara, K. Shibahara, S.Yokoyama, S. Miyazaki, M.M. Miura and M. Hirose, "Threshold Voltage Fluctuation Induced by Direct Tunnel Leakage Current

through 1.2-2.8 nm Thick Gate Oxides for Scaled MOSFETs", Technical Digest of International Electron Devices Meeting (San Fransisco, 1998) pp.919-922.

○M. Koh, K. Egusa, H. Furumoto, K. Shibahara, S.Yokoyama and M. Hirose, "Quantitative Evaluation of Dopant Loss in Low Energy As Implantation for Low-Resistive, Ultra Shallow Source/Drain Formation", Extended Abstracts of the 1998 Int. Conf. Solid State Devices and Materials (Hiroshima, 1998) pp.18-19.

○S.A. Ding, M. Ikeda, M. Fukuda, S. Miyazaki and M. Hirose, "Quantum Confinement Effect in Self-Assembled, Nanometer Silicon Dots", Extended Abstracts of the 1998 Int. Conf. Solid State Devices and Materials (Hiroshima, 1998) pp.64-65.

○A. Kohno, H. Murakami, M. Ikeda, H. Nishiyama, S. Miyazaki and M. Hirose, "Single Electron Charging to a Si Quantum Dot Floating Gate in MOS Structures", Extended Abstracts of the 1998 Int. Conf. Solid State Devices and Materials (Hiroshima, 1998) pp.174-175.

○S. Miyazaki, K. Shiba, K. Nakagawa, M. Ikeda, A. Kohno, and M. Hirose, "Optical Properties of Self-Assembled, Nanometer Silicon Dots", Proc. 5th China-Japan Symposium on Thin Films (Xi'an, 1998) pp.37-42.

他 8 件