

## 研究課題別中間評価結果

1. 研究課題名：アーキテクチャと形式的検証の協調による超ディペンダブル VLSI

2. 研究代表者：坂井 修一（東京大学大学院情報理工学系研究科 教授）

### 3. 研究概要

社会インフラとしての情報システムの重要性は加速度的に増しており、その基盤となる VLSI のディペンダビリティは社会の安全・安心に欠かせないものとなっている。VLSI のディペンダビリティは、従来、シミュレーションによる動作検証や冗長回路による多重実行などの手段によって確保されてきたが、VLSI の微細化・複雑化と用途の拡大によって、従来にはなかった高度なディペンダビリティが求められるようになった。

本研究課題は、VLSI システムのディペンダビリティを飛躍的に向上させる技術を新規提案し、その有効性を検証することを目標とする。特に従来は得ることのできなかった VLSI の信頼性の獲得を飛躍的に高める技術を提案し、シミュレーションと試作機の製作・評価を通してこれを検証する。検証技術とディペンダブル・アーキテクチャ技術の2つを核としてこれにテスト技術・回路技術を加え、それぞれを新規に研究開発するとともに、これら諸技術の協調によって、個々の技術では達成できないディペンダビリティを VLSI 上に実現する技術を研究開発する。

### 4. 中間評価結果

#### 4-1. 研究の進捗状況及び研究成果の現状

（課題、目標の設定）

VLSI のディペンダビリティを大局的に捉えた課題を設定し、検証技術とアーキテクチャの面から対応している。目標は VLSI システムのディペンダビリティを「飛躍的に向上させる」との設定となっている。中間評価時点に来て、課題設定や目標をより具体化、絞込みする必要が見えてきている。

（成果状況）

形式的検証は自身または企業から提供された評価回路例に適用しデータを積んでいる。目標とする数千～1 万行規模の解析能力の確認、実設計への適用はまだこれからと思われる。ポストシリコン・デバッグと、算術演算回路の自動合成に新しい考案がある。

ディペンダブル・アーキテクチャでは、回復プログラムをソフトウェアとして実装して回復用の論理回路のオーバーヘッドを取除くとの興味深いアイデアを得ている。耐タイミング故障における動作領域拡大のアイデアとともに実証中である。回路レベルでは、入力ばらつきを考慮し、遅延時間の許容範囲を拡大するクロッキング方式を考案している。

マルチコア、メニコアのアーキテクチャにおいて、オン・チップネットワークのルータに持たせた機能を活用してディペンダビリティを向上させる研究を平成 20 年度から開始している。ルータを核とした多重コアによる冗長実行により、ディペンダビリティ可変のスケラブル・アーキテクチャの発想を得ている。

（外部との連携）

形式的検証の研究では適用事例につき企業、EDA ベンダ、他大学と、アーキテクチャでは想定適用につき JAXA と接触がある。全体に入口、出口の連携の強さはまだ十分とは言えず、実際に VLSI が設計され使用される外部機関との連携なしには不可能な具体的な適用対象・課題の特定と掘り下げも今後に残されている。

#### 4-2. 今後の研究に向けて

全体目標、「諸技術の協調によって、個々の技術では達成できないディペンダビリティを VLSI 上に実現する」はなおかなり遠いように思われる。まず、個々のサブテーマについて、本気で使ってくれる利用者をさがし、アプリケーションからくる要求項目を把握して研究内容を再点検するのがよいであろう。領域内の他チームとの連携

をさらに強化して研究の効果を増大させることも工夫の余地がある。

等価性検証については、システムの性能の向上を図りながら、包括的なシステムを提供できるEDAベンダとの連携や大口ユーザとの連携を多角的に探ることになる。

ディペンダブル・アーキテクチャについては、宇宙適用を考えるにもまず動的再構成技術が本当に利用できるかのスタディが必要である。再構成回路パターン網羅的確認ができるか、再構成中の故障耐性を担保できるかなど様々な懸念がある。JAXA の大型プロジェクトマネージャー経験者と相談し、課題をじゅうぶん理解することが望ましい。

マルチコア、メニコア向け高機能ルータについては、高性能コンピューティング、自動車制御など想定している実利用環境をより絞り込んだ機能の発案展開、ルータ制御法の開発などが望まれる。

#### 4-3. 総合的評価

回路レベルからアーキテクチャまでの階層上での高ディペンダビリティ構造と設計検証やテストツールとの組み合わせ、特に高位階層における横断的連携を特徴とする研究である。設計等価性検証ツールは実験的適用を積み上げ、実践的な試行段階に到達している。高ディペンダビリティアーキテクチャ、故障耐性回路、マルチコア/メニコア・アーキテクチャにおける高機能ルータに新規なアイデアが考案されている。高性能コンピューティング、VLSI 設計検証ツールの研究にアカデミック、または実践的な実績のある研究チームであり、出口連携も強化されつつあるので大きな成果の達成が期待される。継続推進が適当である。