

研究課題別中間評価結果

1. 研究課題名：革新的電源制御による次世代超低電力高性能システム LSI の研究

2. 研究代表者：中村 宏（東京大学大学院情報理工学系研究科 准教授）

3. 研究概要

高性能なシステム LSI は高度情報化社会を支える基盤として広く利用されているが、そのさらなる高性能化は消費電力の面で限界にきている。本研究は、回路実装、アーキテクチャ・コンパイラ、システムソフトウェアの各階層が真に連携・協調し、革新的な電源制御を行うことで、これらの問題を解決することを目的とし、ハイエンド向けシステム LSI の消費電力あたり処理能力を、研究終了時点で現状の 100 倍に向上させることを目標とする。

4. 中間評価結果

4-1. 研究の進捗状況及び研究成果の現状

グループ間の協調を実現させるための共通プラットフォームとして、MIPS-CPU (R3000) 互換のプロセッサ（開発コード名：Geysers-0 及び Geysers-1）の設計・試作を行った。Geysers は、パワースイッチによる細粒度の電源制御によりリーク電力を大幅に削減することで低消費電力化を目指す汎用プロセッサである。90nm テクノロジーを用いた Geysers-0 を設計しシミュレーションによる詳細評価を実施したところ、リーク電力を 25°C の場合に半減できること、また通常の動作条件に近い温度ではより削減効果が高くなり 100°C の場合ではダイナミック電力を考慮しても総電力をほぼ半減できることが分かった。さらに、65nm テクノロジーを採用する Geysers-1 の設計・試作を行い、正常動作させることに成功した。

電力効率アクセラレータとして大規模リコンフィギャラブルプロセッサ Silent Mega Array (SMA) の電力モデル構築とアーキテクチャ検討および 65nm テクノロジーでの設計を行った。シミュレーション評価では、一部アプリケーションでは一桁以上電力を削減できるという予備評価結果が得られている。

このほかに、細粒度パワーゲーティングの回路技術・実装技術に関する研究、動作時のリーク電流を測定するリークモニタ回路の設計、動的リコンフィギャラブルアーキテクチャの試作と評価検討、超低消費電力を実現する新しい動的リコンフィギャラブルアーキテクチャ SMA (Silent Mega Array) の基本設計、パワーゲーティング方式と親和性の高い命令コード生成技術の検討、細粒度パワーゲーティング向けコンパイラの研究、SMA アーキテクチャ向けコード生成技術の検討、などを行った。

Geysers-0, Geysers-1, SMA 等の試作、およびそれによる評価などの成果が得られていることから、ハードウェアレベルでの進捗は順調であると判断できる。今後は、ソフトウェア (OS, コンパイラ) の開発とハードウェアシステムとの連携が重要な要素となってくると考えられ、全体のバランスを考慮した統合的な設計手法の指針を示すことを期待する。

目標達成の観点からは、特に汎用プロセッサでのデータレジダント制御による電力削減効果が当初の期待値よりもかなり小さい印象を受けるが、SMA をうまく組み合わせることで、トータルシステムとして超低消費電力を達成できる見込みは十分にあると思われる。

研究体制は、近距離に集まっている研究グループの特徴を活かして、纏まりよく研究チームが運営されている。相互の協力関係も良く、代表者のリーダーシップが発揮されている。

4-2. 今後の研究に向けて

細粒度電源制御という成果は出ているので、今後はその上にさらに積み上がるような LSI 設計技術、特にデータレジダンスの概念を活かすアーキテクチャや技術体系を考えて欲しい。

Geysers-X の試作と OS 搭載、および SMA へのパワーゲーティング適用は、本研究の目標達成に不可欠であると同時に、本研究の成果をアピールする上で重要な項目であり、これらの達成に全力をあげてほしい。成果の見せ方等も含めて、システムとしての統一性のあるものに仕上げたい。具体的なアプリケーションを設定することも一つの考え方である。

4-3. 総合的評価

2種のLSI試作(Geyser-0とMuCCRA-3を含めると4種)に成功するなど、着実に成果をあげている。その反面、堅実すぎて冒険が少ない。もう少し大きな構想と基本方針を打ち出して冒険して欲しい。着実に成果を上げる部分と、将来大きく化ける技術の提案を両立するような形が望ましい。データレジデントの概念を活かして、高度なシステムLSIの低電力アーキテクチャ設計論としてより積極的に提唱しつつ研究をまとめる工夫が望まれる。