

国際科学技術協力基盤整備事業
日本－台湾研究交流
終了報告書 概要

1. 研究課題名：「ナノスケール強誘電体トランジスタの研究開発と機械学習アクセラレータへの応用」
2. 研究期間：2020年4月～2023年3月
3. 主な参加研究者名：
日本側チーム

| | 氏名 | 役職 | 所属 | 研究分担 |
|---------------|------|----------|-----------|------------------|
| 研究代表者 | 小林正治 | 准教授 | 東京大学 | 強誘電体トランジスタの設計・評価 |
| 主たる共同研究者 | 岡田直也 | 主任研究員 | 産業技術総合研究所 | コンタクト形成技術開発 |
| 研究参加者 | 遠藤和彦 | グループリーダー | 同上 | 同上 |
| 研究参加者 | 入沢寿史 | シニア研究員 | 同上 | 同上 |
| 研究期間中の全参加研究者数 | | | 4名 | |

相手側チーム

| | 氏名 | 役職 | 所属 | 研究分担 |
|---------------|---------------|---------------------|--|-------------------------------|
| 研究代表者 | Chun-Jung Su | Associate Professor | National Yang-Ming Chiao-Tung University | Fin FeFET process integration |
| 主たる共同研究者 | Vita Pi-Ho Hu | Associate Professor | National Taiwan University | In-memory computing design |
| 研究参加者 | Yao-Jen Lee | Professor | National Yang-Ming Chiao-Tung University | Fin FeFET process integration |
| 研究期間中の全参加研究者数 | | | 3名 | |

4. 研究交流の概要

本研究は、IoT エッジデバイスでの高エネルギー効率な機械学習アクセラレータの実現を目指し、最先端の CMOS 技術に基づく強誘電体トランジスタのデバイス技術と回路・システム設計の基盤技術を研究開発することを目的とする。日本側チームは強誘電体トランジスタのデバイス設計・評価とプロセス要素技術の研究開発を行い、台湾側チームは強誘電体トランジスタのプロセスインテグレーションと回路・システム設計を行う。両チームがお互いの強みを生かしながら相補に協力することにより、一国では実施が難しい基礎物性研究から、回路・システム設計に至る一連の研究を実施することが特徴である。本研究によって機械学習アクセラレータに特化した強誘電体トランジスタの設計・試作技術および回路・システムを確立し、日本および台湾が半導体市場で新しい市場を切り開くことに貢献し、若手研究者の交流により双方が将来の半導体業界をリードしていくための研究協力体制を確立する。

5. 研究交流の成果

5-1 共同研究の研究・開発成果

本共同研究では、 HfO_2 系強誘電体の基礎物性研究をもとに **FeFET** のデバイスモデルを構築した。そしてナノスケールのフィン **FeFET** を試作し、良好なメモリ特性と高い信頼性を実証した。また 600°C の高温でも構造安定性を有するコンタクト形成技術を実現した。さらに **FeFET** を **in-memory computing** で用いる際の重み係数の線形性とグレインばらつきの関係を調査し、パターン認識の高精度化の手法を明らかにした。

5-2 国際連携による相乗効果

本研究では、日本チームではナノスケール **FeFET** のモデリング・設計・評価とプロセス要素技術に関する研究開発を行い、その成果を台湾側に提供することで、台湾チームではナノスケール **FeFET** の試作と、デバイスモデルおよび実測結果をもとに **in-memory computing** の回路・システム設計・評価を行い、両者による相乗効果で一国では成しえない、基礎物性研究から、回路・システムの設計・評価まで、行うことができた。

5-3 共同研究成果から期待される波及効果および進展

本研究では、強誘電体の基礎物性研究から、**FeFET** のモデリングと設計、ナノスケール **FeFET** の試作・評価、**FeFET** のデバイス特性が **in-memory computing** の性能に与える影響の調査まで一貫して行っており、製造を行う半導体メーカーから最終製品の設計会社に至るまで社会実装上有用となる知見を得られており波及効果は少なくない。

5-4 研究交流の有効性・継続性（研究交流を通じた人材育成、協働関係の継続・発展性）

本研究期間中は **COVID-19** の影響で、対面でのミーティング・ワークショップ・人材派遣を行うことができなかった。しかしオンラインで毎月欠かさず定例会議を行うことで本研究の目標を常に見定めながら、互いにアドバイスし合い、各自の研究を推進することができた。また継続して交流を続けることで若手研究者間の絆を深めることにも大いに役立った。日本-台湾の若手研究者間の研究交流は、日本および台湾が半導体市場で新しい市場を切り開くことに貢献し、若手研究者の交流により双方が将来の半導体業界をリードしていくための研究協力体制を築くために有効であり、継続すべきである。

Infrastructure Development for Promoting International S&T Cooperation
Japan – Taiwan Joint Research Exchange Program
Executive Summary of Final Report

1. Project Title : 「Research and development of nanoscale ferroelectric transistor and its application to machine learning accelerator」
2. Project Period : April, 2020 ~ March, 2023
3. Main Participants :

Japan-side

| | Name | Title | Affiliation | Role |
|---|--------------------|---------------------|--|---|
| PI | Masaharu Kobayashi | Associate Professor | The University of Tokyo | Design and characterization of FeFETs |
| Co-PI | Naoya Okada | Senior Researcher | National Institute of Advanced Industrial Science and Technology | Development of contact formation technology |
| Collaborator | Kazuhiko Endo | Group Leader | Same above | Same above |
| Collaborator | Toshifumi Irisawa | Senior Researcher | Same above | Same above |
| Total number of participating researchers in the project: | | | | 4 |

Partner-side

| | Name | Title | Affiliation | Role |
|---|---------------|---------------------|--|-------------------------------|
| PI | Chun-Jung Su | Associate Professor | National Yang-Ming Chiao-Tung University | Fin FeFET process integration |
| Co-PI | Vita Pi-Ho Hu | Associate Professor | National Taiwan University | In-memory computing design |
| Collaborator | Yao-Jen Lee | Professor | National Yang-Ming Chiao-Tung University | Fin FeFET process integration |
| Total number of participating researchers in the project: | | | | 3 |

4. Scope of the joint project

The objective of this research is to research and develop fundamental technologies of ferroelectric transistor and circuit-system for energy-efficient machine learning accelerator in IoT edge devices. The Japan team designs and characterizes ferroelectric transistor, and develop module process, while the Taiwan team conducts process integration of ferroelectric transistor fabrication and design circuit and system for machine learning accelerators. Both teams take advantages of their strength and collaborate in complimentary manner. This way, we can conduct comprehensive research from fundamental material science to circuit-system design. Based on the achievement in this project, we may contribute to the creation of new market of machine learning accelerator both in Japan and Taiwan. Furthermore, Japan and Taiwan will be able to establish leadership in the semiconductor industry through the collaboration among young researchers.

5. Outcomes of the joint project

5 – 1 Intellectual Merit

In this research, we developed a FeFET device model based on the fundamental physical property of HfO₂-based ferroelectric. Then, we fabricated nanoscale fin FeFETs and realized good memory characteristics and high reliability. In addition, we also achieved contact formation technology which realizes structural stability even after 600-deg anneal. Lastly, we investigated the relationship between ferroelectric grain variability and linearity of conductance as synaptic weight in FeFETs, and developed the method to achieve high precision in pattern recognition task.

5 – 2 Synergy from the Collaboration

In this joint research, the Japan team developed a nanoscale FeFET model and module process technology, and then transferred those technologies to the Taiwan team. The Taiwan team fabricated nanoscale FeFETs, and designed and characterized in-memory computing system based on the FeFET models. This way, both teams took advantages of their strength and collaborated each other for comprehensive research from fundamental physical property of ferroelectric-HfO₂ to circuit-system design and characterization.

5 – 3 Potential Impacts on Society

In this research, we conducted comprehensive research including FeFET modeling, FeFET design, process integration of nanoscale FeFETs, investigation of the impact of FeFET characteristics on in-memory computing. The achievement in this research will provide useful knowledge and know-how for realistic implementation of the technology to semiconductor manufacturers and product design companies.

5 – 4 Effectiveness and Continuity of Exchange

(Human Resource Cultivation, Development and Sustainability of the Cooperation, etc.)

Because of the COVID-19 situation, we could not have face-to-face meeting, workshop and human resource exchange during the research period. However, we had monthly meetings every month, and thus we were able to focus on the scope and goal of this project, advised us each other, promoted our research. Above all, we were able to maintain our friendship and grow our mutual trust. This joint research on FeFET-based machine learning accelerators not only contributes to scientific/engineering advancement and the creation of new market in semiconductor industry, but also establishes collaborative relationship between Japan and Taiwan to lead next generation of semiconductor academia and industry. We highly recommend to continue this joint project.

共同研究における主要な研究成果リスト

1. 論文発表等

*原著論文 (相手側研究チームとの共著論文)

[1] C. Jin, C. J. Su, Y. J. Lee, P. J. Sung, T. Hiramoto and M. Kobayashi, "Study on the Roles of Charge Trapping and Fixed Charge on Subthreshold Characteristics of FeFETs", IEEE Transactions on Electron Devices, 68, 3, 1304-1312, January 18 (2021), DOI: 10.1109/TED.2020.3048916

[2] Fei Mo, Jiawen Xiang, Xiaoran Mei, Yoshiki Sawabe, Takuya Saraya, Toshiro Hiramoto, Chun-Jung Su, Vita Pi-Ho Hu, and Masaharu Kobayashi, "Efficient Erase Operation by GIDL Current for 3D Structure FeFETs With Gate Stack Engineering and Compact Long-Term Retention Model", IEEE Journal of the Electron Devices Society, 10, pp. 115-122, January 11 (2022), DOI: 10.1109/JEDS.2022.3142046

[3] Yoshiki Sawabe, Takuya Saraya, Toshiro Hiramoto, Chun-Jung Su, Vita Pi-Ho Hu, and Masaharu Kobayashi, "On the thickness dependence of the polarization switching kinetics in HfO₂-based ferroelectric", Applied Physics Letters, Vol. 121, 082903, August 23 (2022), DOI: 10.1063/5.0098436

*原著論文 (相手側研究チームを含まない日本側研究チームの論文)

[1] Naoya Okada, Noriyuki Uchida, Shinichi Ogawa, and Toshihiko Kanayama, "Amorphous Si-rich tungsten silicide with a low work function near the conduction band edge of Si", Applied Physics Express 13, 061005, May 13 (2020), DOI: 10.35848/1882-0786/ab8d49

[2] Jixuan Wu, Fei Mo, Takuya Saraya, Toshiro Hiramoto, and Masaharu Koibayashi, "A first-principles study on ferroelectric phase formation of Si-doped HfO₂ through nucleation and phase transition in thermal process", Applied Physics Letters, 117, 252904, December 21 (2020), DOI:10.1063/5.0035139

[3] Zhuo Li, Jixuan Wu, Xiaoran Mei, Xingyu Huang, Takuya Saraya, Toshiro Hiramoto, Takanori Takahashi, Mutsunori Uenuma, Yukiharu Uraoka, and Masaharu Kobayashi, "A 3D Vertical-Channel Ferroelectric/Anti-Ferroelectric FET with Indium Oxide", IEEE Electron Device Letters, Vol. 43, No. 8, pp. 1227-1230, June, 20 (2022), DOI: 10.1109/LED.2022.3184316.

[4] Masaharu Kobayashi, Jixuan Wu, Yoshiki Sawabe, Saraya Takuya and Toshiro Hiramoto, "Mesoscopic-scale grain formation in HfO₂-based ferroelectric thin films and its impact on electrical characteristics", Nano Convergence, 9, 50, November 12 (2022), DOI: 10.1186/s40580-022-00342-6

*その他の著作物 (相手側研究チームとの共著のみ) (総説、書籍など)

*その他の著作物 (相手側研究チームを含まない日本側研究チームの総説、書籍など)
特になし。

2. 学会発表

*口頭発表 (相手側研究チームとの連名発表)

発表件数 : 4 件 (招待講演 : 1 件)

*口頭発表 (相手側研究チームを含まない日本側研究チームの発表)

発表件数 : 11 件 (招待講演 : 6 件)

*ポスター発表 (相手側研究チームとの連名発表)

発表件数 : 0 件

*ポスター発表（相手側研究チームを含まない日本側研究チームの発表）

発表件数：0 件

3. 主催したワークショップ・セミナー・シンポジウム等の開催
特になし。

4. 研究交流の実績

【Monthly meeting】

毎月 1 回定例会議を開催し、プロジェクトの目標の確認と進捗報告、技術ディスカッションと次回までのアクションアイテムを確認した。毎月欠かさず行い、3 年間で 36 回開催した。

5. 特許出願

研究期間累積出願件数：0 件

6. 受賞・新聞報道等

[1] 日本経済新聞、東大と奈良先端科技大、三次元垂直チャネル型の強誘電体・反強誘電体メモリデバイスを開発、2022 年 6 月 12 日

7. その他

特になし。