

プログラム名：無充電で長期間使用できる究極のエコ IT 機器の実現

PM 名： 佐橋 政司

プロジェクト名：電圧駆動 MRAM 開発タスクフォース

委 託 研 究 開 発

実 施 状 況 報 告 書 (成 果)

平成 28 年度

研究開発課題名：

電圧駆動 MRAM のための新材料素子の開発

研究開発機関名：

国立研究開発法人産業技術総合研究所

研究開発責任者

野崎 隆行

# I 当該年度における計画と成果

## 1. 当該年度の担当研究開発課題の目標と計画

本研究開発課題では電圧トルク MRAM 実現に向けた根幹技術形成を目的とし、電圧効果増大に向けた新材料 MTJ 素子の開発と、電圧による安定な情報書き込みの実現に向けた電圧書き込み特性評価の 2 つのテーマに取り組んでいる。平成 28 年度は、新材料 MTJ 素子の開発に関しては計算科学支援チームの理論予測に基づき 4d, 5d 系元素を導入した新規電圧効果用磁性材料の探索に注力し、500 fJ/Vm の達成を目標とした。電圧書き込み特性評価に関しては、垂直磁化型 MTJ 素子の構造最適化により書き込みエラー率  $10^{-5}$  の達成、および電圧パルス形状の揺らぎがメモリ動作の安定性に与える影響の検討を目標とした。

## 2. 当該年度の担当研究開発課題の進捗状況と成果

### 2-1 進捗状況

新材料 MTJ 素子の開発に関しては平成 27 年度に大きな電圧効果を観測した Cr/超薄膜 Fe/MgO 構造を基本として Fe/MgO 界面への電圧効果増大層挿入を試みた。5d 系元素の挿入に関してはイリジウム (Ir) の挿入により特異的な界面磁気異方性の増大と、実用上重要な異方性が低下する方向での 300 fJ/Vm 級の電圧効果を達成するとともに、高速応答性の実証に成功した。また、Cr/超薄膜 Fe/MgO 構造における大きな電圧効果の起源を探索する過程において、MgO 膜厚依存性や Fe/MgO 界面への Cr ドーピングなどの検討により 400 fJ/Vm 級の電圧効果を達成した。

電圧書き込み特性評価に関しては、CoFeB/MgO を基本としたスタンダードなスパッタ成膜垂直磁化 MTJ 素子において、Co 組成、およびアニール温度依存性を系統的に調査し、構造最適化に取り組んだ。さらにダイナミック磁化反転時の面内バイアス磁界の影響を明らかにし、単パルスによる書き込みエラー率  $1 \times 10^{-4}$  を達成した。

### 2-2 成果

#### (新材料 MTJ 素子の開発)

新材料 MTJ 素子の開発に関する主な成果として Ir 挿入効果についてまとめる。計算科学支援チームの理論提案を元に、Cr/超薄膜 Fe/MgO 界面への極薄 Ir 層導入効果を調べた。理論予測では界面への Ir 挿入は大きな電圧効果が期待されるものの、大きな面内磁気異方性を誘起するとの予測であったが、実験では最適条件において界面磁気異方性が大きく増大することを見出した。図 1 は界面磁気異方性の Ir 挿入層厚依存性をまとめた結果である。

わずか 0.05 nm の Ir 挿入によって界面磁気異方性が  $3.7 \text{ mJ/m}^2$  と Fe/MgO 界面と比較して約 1.8 倍に大きく増大することを見出した。NIMS グループによる構造

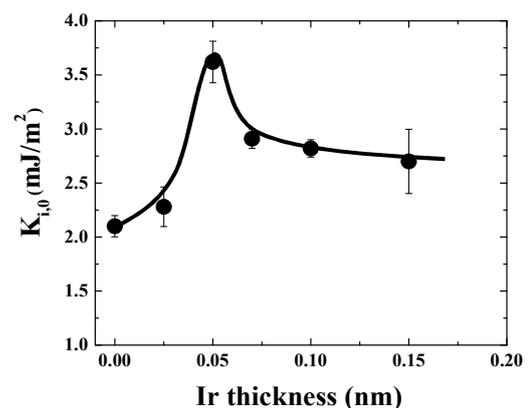


図 1 Cr/Fe/Ir/MgO 構造における界面磁気異方性の Ir 挿入層厚依存性

解析、および東北大グループの理論計算との比較により、Irは超薄膜Fe層内に拡散しており、Fe/MgO界面より2層目に位置するIrが界面磁気異方性を増大させる役割を担っていることが明らかとなった。また、電圧効果に関しても最大で320 fJ/Vmを達成し、電圧誘起FMRにより高速応答性も確認された。320 fJ/Vmは高速応答性が実証されている系としては最大の電圧効果効率となる。今後は組成、膜厚等の最適化と並行して磁化反転制御用スパッタ成膜素子への技術移管を進める。

### (電圧書き込み特性評価)

ダイナミック磁化反転のエラー率低減に関しては、CoFeB/MgO構造における下地層材料、CoFeB組成、およびアニール温度依存性を系統的に評価し、電圧効果の最大化とエラー率(WER)に対する影響を調査した。右図は膜厚設計により異なる熱安定性定数を有する

Ta/CoFeB/MgO構造の最適素子におけるエラー率のパルス電圧強度依存性の一例である。熱安定性と電圧効果のバランスと磁化の傾き角を最適化することで、ベストデータとして  $2 \times 10^{-5}$  のエラー率を達成することに成功

した。現状素子での電圧効果は50 fJ/Vm程度であることから、実用素子において100 fJ/Vm以上の電圧効果達成すれば、目標とする  $10^{-5}$  以下のエラー率が十分に到達可能であることが示された。今後はより大きな電圧効果が確認されているRu、Ru/Wバッファ、およびエ

ピタキシャル膜で大きな電圧効果が得られている材料系(Ir合金等)の導入によりさらなるエラー率低減を目指す。

また、反転電圧前に逆バイアスを印加することにより疑似的に熱安定性を向上させ、エラー率を低減する手法、およびそれを実現する回路を東芝チームと連携して開発した。今後は任意波形発生装置を用いた実験検証によるエラー率低減効果の検証にも取り組む。

### 2-3 新たな課題など

東芝チームとの回路設計に関する連携を通して、電圧制御型MTJの素子特性バラつき評価が回路動作安定性の評価において重要であることが指摘された。素子抵抗、MR比等の解析はある程度容易であるが、反転電圧や最適パルス幅、およびエラー率のバラつきを数百個単位で評価するには膨大な時間を要する可能性があるため、効率的な評価方法の確立が求められる。

### 3. アウトリーチ活動報告

該当無し

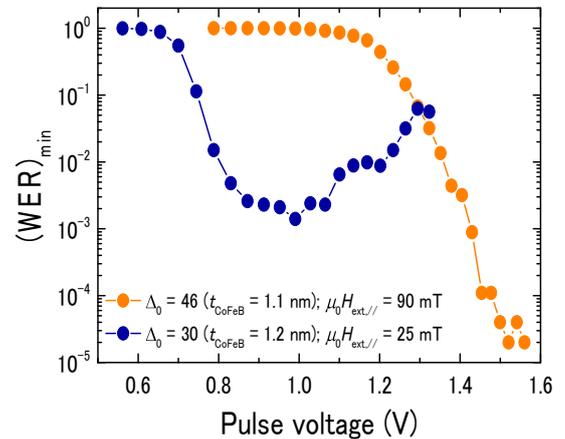


図 2 異なる熱安定性定数を有する Ta/CoFeB/MgO フリー層における書き込みエラー率のパルス電圧強度依存性