

次世代 LSI テスト設計自動化システムの研究開発

JSTイノベーションプラザ福岡 平成16年度採択課題
「次世代 LSI テスト設計自動化システムの研究開発」



代表研究者
九州工業大学 情報工学研究科
助教授 温 暁青

半導体 LSI 回路は設計・製造・テストの3段階の工程を経て完成される。テストでは、設計データに基づいて製造された LSI 回路に対して、テスト入力を印加しそれに対するテスト応答を期待値と比較することによって、故障の有無を判定する故障検出 (Fault Detection) または故障箇所を特定する故障診断 (Fault Diagnosis) が行なわれる (図 1)。テストは、LSI 回路の品質と信頼性を大きく左右するため、半導体産業の生命線とまで言われている。

本研究開発の目的は、半導体 LSI 回路のテストについて、革新的な基盤技術と応用技術を確立し、それを用いて次世代 LSI テスト設計自動化システムのプロトタイプを構築し、近い将来の事業化に備えることである。本研究開発及び事業化によって、半導体産業の国際競争力強化に貢献する。

■ 研究内容・研究成果

1. 故障検出に関する研究

故障検出に関しては、不良品を良品として判定してしまう低品質問題及び、良品を不良品として判定してしまう誤テスト問題が存在する。これらの問題は、次世代 LSI 回路の大規模化・微細化・複雑化・低電圧化・高速化・システム化によって、益々悪化していく傾向にある。本研究では、故障検出における低品質問題と誤テスト問題を解決する新しい技術として、テスト品質保証可能な X 判定、X 故障検出用テスト生成、誤テスト回避テスト手法などを提案し、大きな研究成果を上げた。(著書 1 冊 (1 章)、学会誌論文 5 編、国際会議発表 10 件、特許出願 4 件)。

特に、スキャンテストにおいてテスト応答をフリップ・フロップ (FF) に取り込むとき (キャプチャ時) の信号変化は正常動作時より多く、誤テスト問題の主因となっている。本研究では、この問題に重点的に取り組み、キャプチャ時の信号変化の削減手法を多数提案した。これらの手法は、故障検出率に影響を与えることなく未定値にしてもよいビット (X ビット) を特定し、キャプチャ時の信号値変化が少なくなるように最適な論理値を X ビットへ割り当てる X 埋め込み (X-Filling) に基づいており、高い有効性と実用性を有している。その一例 (PWT: Probabilistic Weighted Transition) の概要を図 2 に示す。PWT は FF の入出力での論理値相違の最小化という従来の手法と違って、回路内の全素子における信号値変化を考慮することで、高い信号値変化削減効果を実現している。

2. 故障診断に関する研究

故障診断に関しては、複雑な物理欠陥の論理的振る舞いが確定できないという故障モデリング問題と故障候補を精確に特定できないという低診断分解能問題が存在する。これらの問題は、次世代 LSI 回路の歩留まり低下という深刻な問題に直結している。本研究では、故障診断における故障モデリング問題と低診断分解能問題を解決する新しい技術として、拡張 X 故障モデル、論理的振る舞いの発生確率の計算、及び診断情報の数値化などを提案し、顕著な研究成果を上げた。(学会誌論文 1 編、国際会議発表 2 件、特許出願 1 件)。

故障モデリングに関しては、欠陥の確定できない論理的振る舞いを複数の異なる変数で表し、ピアやパッファも扱えるような拡張 X 故障モデルを提案した (図 3)。また、低診断分解能問題に関しては、拡張 X 故障モデルにおける故障時に出現可能な論理組合せの発生確率の計算方法を確立した。更に、複雑な多重故障と遅延故障をも扱える Per-Test 診断手法に基づき、故障診断に用いられる情報を数値化し、診断値を計算することによって、故障診断の精度向上を可能とした。

3. LSI テスト設計自動化システムの構築

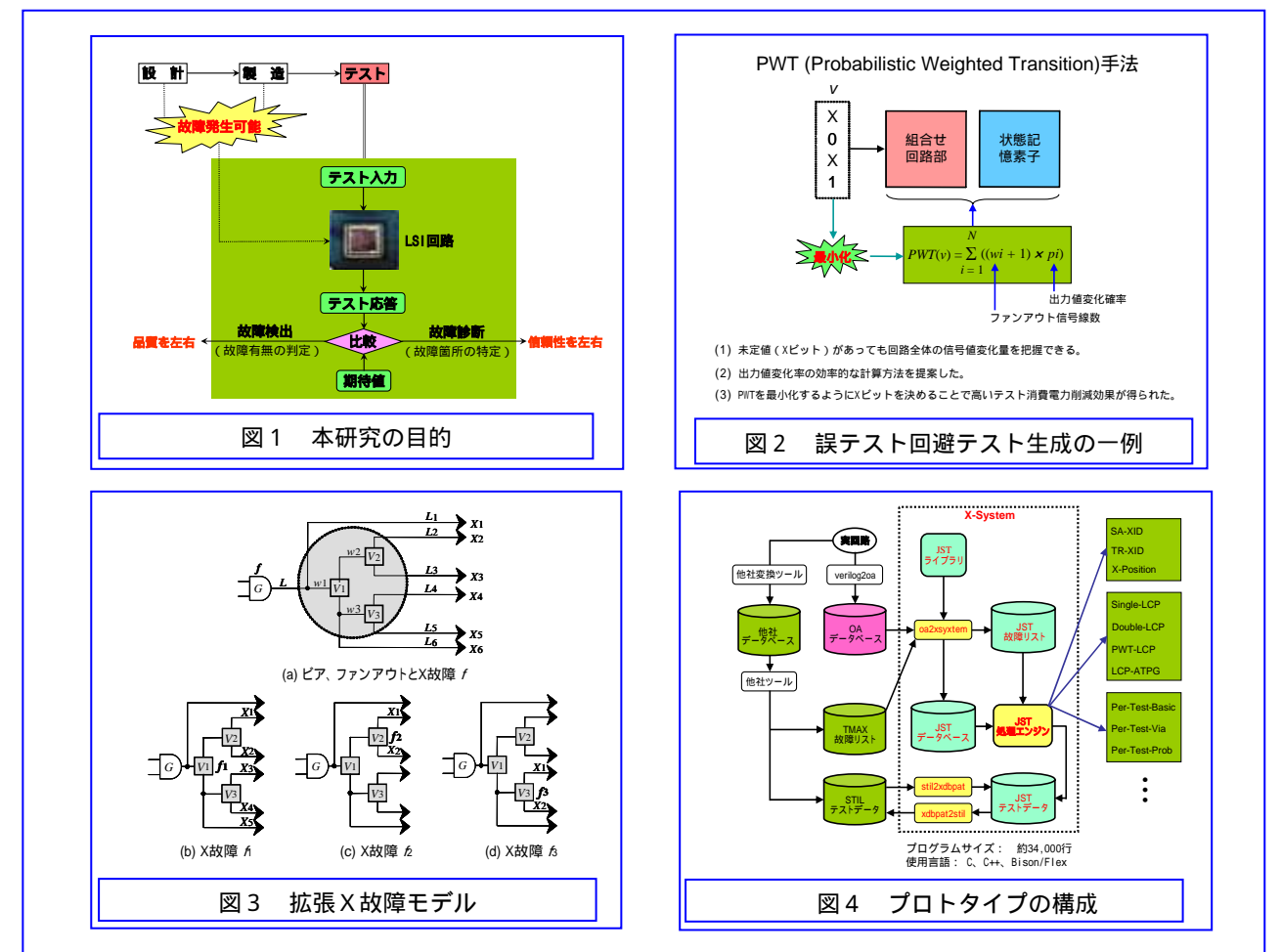
故障検出と故障診断に関する研究成果に基づき、LSI テスト設計自動化システムのプロトタイプ (X

システム) を構築した (図 4)。既存の設計フローに簡単に組み込むために、X システムの設計データベース部分及びテストデータの形式について、業界標準に近い OpenAccess™ 及び STIL を採用した。また、テストに関する研究成果はモジュール形式で JST 処理エンジンの部分に簡単に追加できるようになっている。このように、X システムは高い拡張性を有している。X システムは C、C++、Bison/Flex などの言語で記述され、約 34,000 行の規模となっている。実験では、X システムは 2 百万ゲートの大規模回路でも動作することが確認された。

■ 今後の展開・将来の展望

誤テスト回避テスト関連の研究成果は、共同研究企業の (株) システム・ジェイディーで実用化され、製品名 TestPowerOptimizer™ で事業化が展開されている。

今後は、高テスト品質と誤テスト回避を同時に達成する高度な故障検出技術及び、歩留まり向上に貢献する故障診断技術について、新規性・効果性・実用性に富んだ研究開発を行なっていく予定である。



■ 研究体制

- ◆ 代表研究者
温 暁青 (九州工業大学・助教授)
- ◆ 主な研究者
梶原 誠司 (九州工業大学) 伊達 博 ((株) システム・ジェイディー)
皆本 義弘・宮瀬 紘平 (科学技術振興機構)
- ◆ 共同研究機関
九州工業大学、(株) システム・ジェイディー、科学技術振興機構

■ 研究期間

- ◆ 平成 17 年 4 月 ~ 平成 19 年 3 月