

世界最大規模の光再構成型ゲートアレイ プロトタイプシステムの開発

JSTイノベーションプラザ福岡 平成15年度採択課題
「部分再構成可能な高密度光再構成型ゲートアレイの開発」



代表研究者
九州工業大学 情報工学部・システム創成情報工学科
講師 渡邊 実

既存 VLSI のゲート規模を大きく超える超巨大なゲート規模を有し、また、高速動的再構成により実装回路の劇的な高性能化が期待できる次世代 VLSI、高密度光再構成型ゲートアレイのプロトタイプシステムを開発した。世界最大規模の 11,424 ゲート規模 VLSI 部の開発、世界最高速の光再構成試験に成功している。

■ 研究内容、研究成果

高密度光再構成型ゲートアレイのプロトタイプシステムの要素技術として、高密度・光再構成型ゲートアレイ VLSI、そして、ホログラムメモリ部として、(a)銀塩系ホログラムの記録光学系とその光再構成システム、(b)計算機ホログラム生成ソフトウェアと同光再構成システム、(c)積層導波路ホログラムの記録再生光学系、試験装置・評価システムを開発し、これら要素技術をプロトタイプシステムとして統合した。また、デバイスの開発だけでなく、商品化時に必須となる、論理合成・配置配線ツール、動的再構成支援ツールも開発した。では、2つの世界初のアーキテクチャを提案し、世界最大規模である 11,424 ゲート規模の VLSI チップを開発、また世界最高速の光再構成試験に成功した。のホログラムやレーザーアレイを含む光再構成システムの開発では複数の光再構成アーキテクチャを提案し、そして、試験的に4つのコンテキストまでの実装試験を行い、それに成功した。そして、これら要素技術の開発を受けて、のプロトタイプシステムを制作し、大型ではあるが、各要素技術を統合、パッケージ化した。そして、のツールの整備により、商品化への足がかりを築いた。価格については、現在のプロトタイプシステムが200万円前後と非常に高価であるが、CD、DVDドライブの様に、今後、量産することでコストダウンが見込める。

■ 今後の展開、将来の展望

今後の企業化に向けた技術的問題点として、光再構成型ゲートアレイ VLSI 部のさらなる高密度化、光再構成型ゲートアレイ VLSI 受光部の高効率化、コンテキスト数の増大、コンパクト化などが挙げられる。これらは、今後の継続的な研究開発と共同研究体制の拡大によって達成できると見込んでいる。その一方で、約5年～8年程度時代を度先行する本デバイスを大規模に展開できる市場が、現在のところ存在せず、かつ、成熟するまでにさらに時間を要すると見込んでおり、即のビジネス展開は困難であると予測している。このため、当面は、商品化イメージを具現化するアプリケーションの研究に力を入れ、市場の成熟に向けた準備、改良、また量産を可能にする生産技術の開発を進めていく。そして、平成20年度後半程度から、まずは、新デバイスの評価システムとしての事業化を目指す。

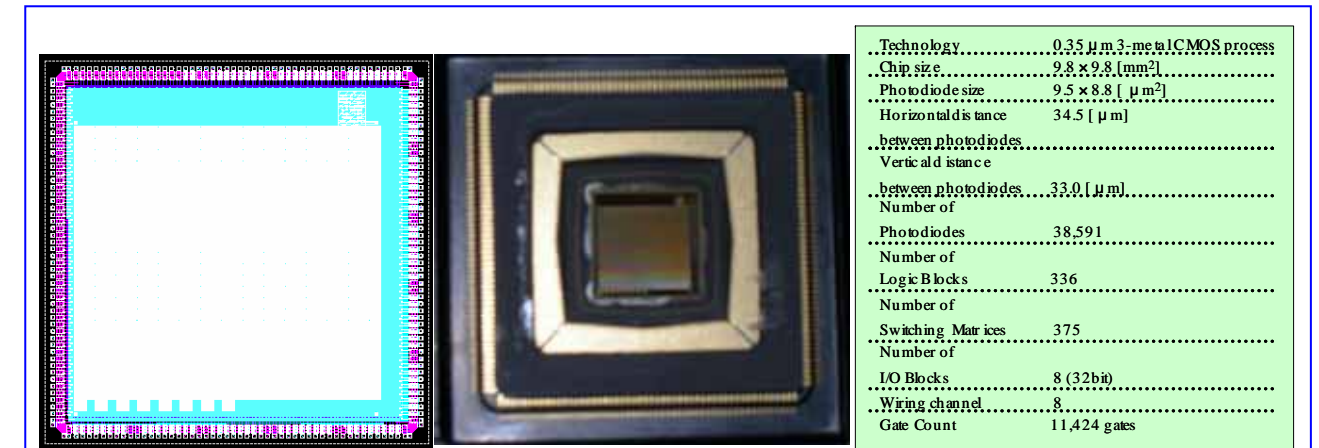


図1：0.35um CMOS プロセス-9.8mm 角・11,424 ゲート規模・ゼロオーバーヘッド・ダイナミック光再構成ゲートアレイ VLSI チップ CAD レイアウト (左)、チップ写真 (中央)、仕様表 (右)

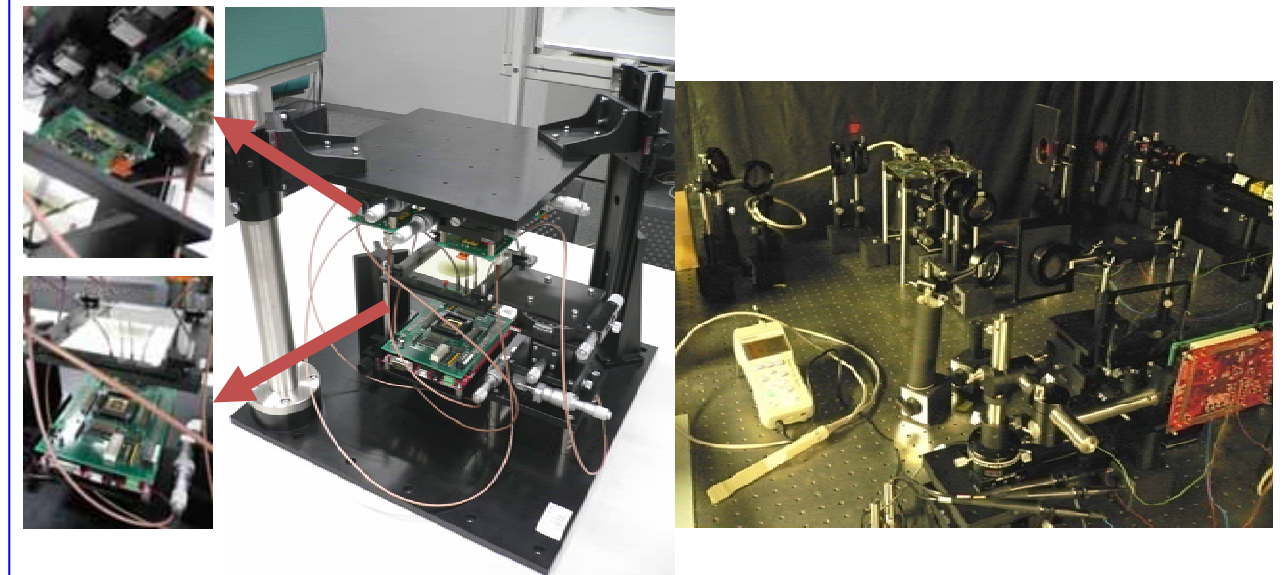


図2：光再構成型ゲートアレイ・プロトタイプシステム

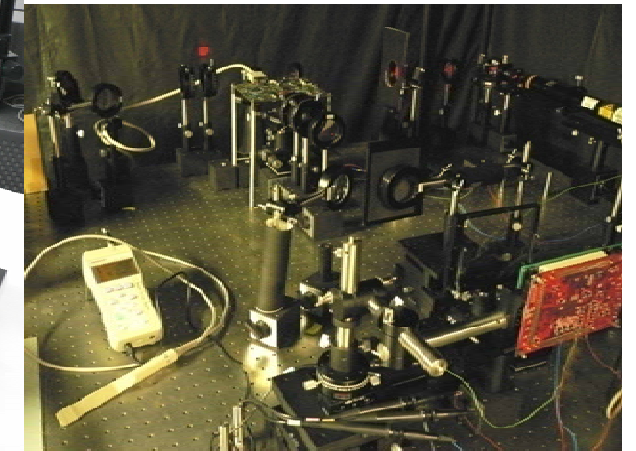


図3：ホログラム記録光学系

研究体制

- ◆ **代表研究者**
九州工業大学 情報工学部・システム創成情報工学科 講師 渡邊 実
- ◆ **研究者**
小林 史典 (九州工業大学) 大坪 順次 (静岡大学) 松原 俊明 (セイコーNPC (株))
宮崎 梨緒 (科学技術振興機構)
- ◆ **共同研究機関**
九州工業大学、静岡大学、セイコーNPC (株)、科学技術振興機構

■ 研究期間

平成16年4月 ~ 平成19年3月